

Análise de um amplificador de áudio padrão

Boldrin, Vinicius José
Curso de Engenharia Elétrica
Universidade Federal de São Carlos
São Carlos (SP), Brasil
viniciusjboldrin@gmail.com

De Francisco, Carlos Alberto
Departamento de Engenharia Elétrica
Universidade Federal de São Carlos
São Carlos (SP), Brasil
cfrancisco@ufscar.br

Resumo—Este trabalho faz a análise e a montagem do amplificador de áudio "Blameless" de 50 W projetado por Douglas Self em seu livro. Foram estudados os três estágios do amplificador, a malha de realimentação, e os mecanismos utilizados para que a distorção seja a menor possível, utilizando somente componentes vendidos nacionalmente, o que levou a alteração de alguns componentes no projeto original. O protótipo se mostrou condizente com o que Self idealizou, mostrando um desempenho satisfatório no que diz respeito a distorção.

Index Terms—Distorção, amplificador "Blameless", áudio

I. INTRODUÇÃO

Uma das invenções mais importantes para a cenário da música é, sem dúvida, o amplificador de áudio. Com ele é possível reforçar sinais de baixa potência, provenientes de microfones ou ondas de rádio, por exemplo, a níveis capazes de acionar alto falantes com potência de algumas grandezas de vezes maior.

Os desafios em projetos de amplificadores circulam em torno de diminuir a distorção e aumentar sua eficiência energética. Para isso, foram sendo descobertas e estudadas diferentes classes de operação, cada uma com suas vantagens e desvantagens.

Segundo a definição de [1], 99% dos amplificadores atuais são de classe AB. O autor define essa classe de operação como tendo uma tensão de polarização única, capaz de fazer os dois transistores da saída conduzirem, de modo que gere a menor distorção de crossover possível.

Mais ainda, [1] cria o conceito do amplificador de áudio "Blameless", que é projetado de modo que as fontes de ruído conhecidas sejam reduzidas a ponto de poderem ser ignoradas, é a arquitetura com a menor distorção que se pode conseguir com um amplificador puramente classe AB, que seja estável e possa ser reproduzida, independente do tipo de transistor utilizado.

A maioria das fontes de distorção podem ser reduzidas escolhendo componentes de qualidade e tomando cuidado na fabricação da placa de circuito impresso (PCI). É necessário então diminuir a distorção causada pelo estágio de entrada, utilizando feedback local para que só haja distorção acima de 20 kHz. No estágio de ganho de tensão é utilizado um transistor de melhoramento de beta e, para o estágio de saída, basta utilizar transistores de junção e não utilizar uma carga menor que 8Ω .

II. DISTORÇÃO HARMÔNICA TOTAL

O conceito de [1] para o amplificador "Blameless" requer que a saída tenha a menor distorção possível, então é importante explicar o conceito de distorção harmônica total (THD).

Um amplificador precisa reproduzir de maneira ampliada um sinal senoidal puro, com uma onda resultante também senoidal pura. A distorção ocorre quando a onda de saída apresenta componentes com amplitude significativa nas frequências múltiplas de fundamental. Assim, a THD é a combinação da distorção de cada elemento de acordo com a equação (1) [2]

$$THD = \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots}}{V_1}, \text{ onde} \quad (1)$$

V_1 é a tensão RMS da fundamental e V_n é a tensão RMS da n -ésima harmônica

III. TOPOLOGIA E ANÁLISE DO PROJETO

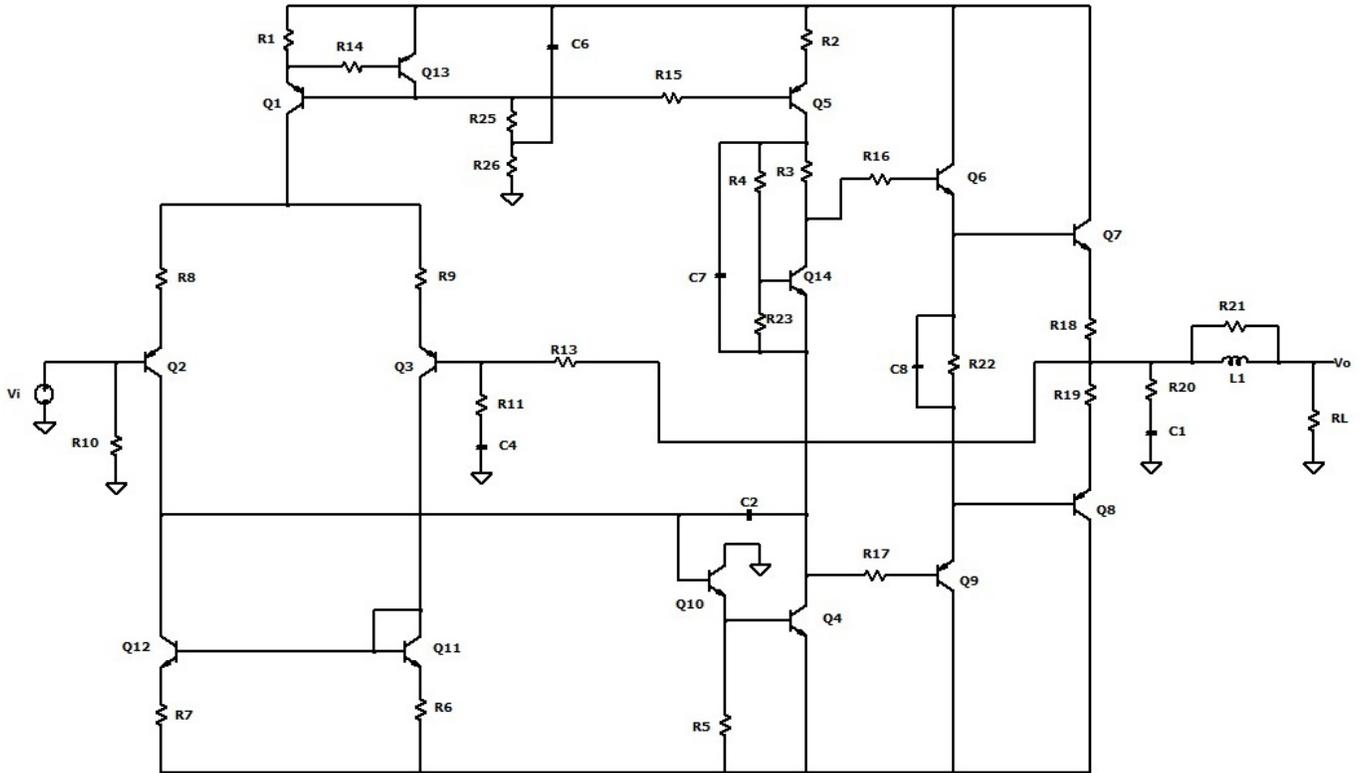
A. Topologia completa

A topologia escolhida é proposta por [1] para um amplificador padrão chamado "Blameless" classe AB de 50W mostrada na Figura 1. Segundo [1], os amplificadores com transistores de efeito de campo são mais caros, ineficientes e não lineares do que os montados com transistores de junção, por isso esta topologia é projetada somente com BJT's. O projeto será dividido em partes que serão descritas no desenvolvimento deste trabalho.

B. Estágio de entrada: par diferencial com carga ativa

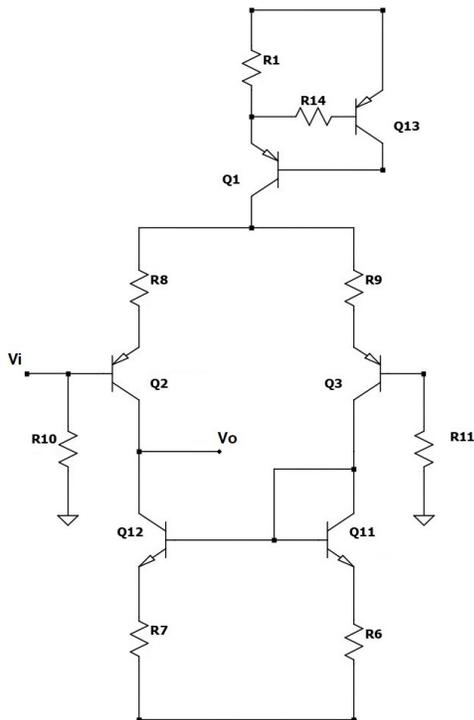
A Figura 2 mostra o 1º estágio do amplificador, que é um par diferencial com carga ativa, e uma fonte de corrente de cauda. De acordo com [1] os resistores R8 e R9 são responsáveis por degenerar o par diferencial formado por Q2 e Q3 de modo a atrasar o início da distorção de 3º harmônico. Do mesmo modo, R6 e R7 degeneram o espelho de corrente formado por Q11 e Q12, porém agora para diminuir a distorção dos 2º harmônicos. Além disso, o espelho de corrente ajuda a diminuir o desequilíbrio entre os transistores do par diferencial.

Figura 1: Amplificador "Blameless" Classe AB.



Fonte: Próprio autor.

Figura 2: Par diferencial com carga ativa.



Fonte: Próprio autor.

Segundo [3], um circuito como este tem como objetivo aumentar o ganho diferencial, já que a relação entre a tensão coletor emissor e a corrente de coletor do par diferencial é proporcional a resistência de saída do transistor, que em geral é muito maior do que os resistores utilizados no lugar da carga ativa.

Segundo [3], o ganho para esta topologia é dado pela equação (2).

$$A_v = \frac{V_o}{V_d} = -gm \cdot \left(\frac{R_{o2} \parallel R_{o12} \parallel R_L}{R8} \right), \text{ onde : } \quad (2)$$

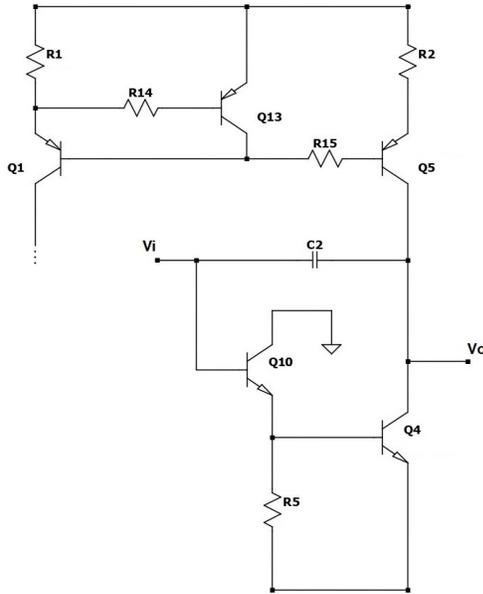
gm é a transcondutância do transistor,
 V_d é a tensão diferencial $V_{BQ2} - V_{BQ3}$,
 R_o é resistência de saída do transistor e
 R_L é a resistência de carga.

C. Segundo estágio: emissor comum com melhoramento de β

A Figura 3 mostra o 2º estágio do amplificador, formado pelo transistor emissor comum Q4, que é polarizado por uma fonte de corrente formada pelos transistores Q1, Q5 e Q13. Além disso, o transistor Q10 forma um par Darlington com Q4. Chamado por [1] de transistor de melhoramento de β , é um seguidor de emissor, que dentro do circuito de compensação Miller (formado por C2) é capaz de diminuir as não linearidades desse estágio de ganho.

Outra vantagem desse tipo de configuração, segundo [3] é o aumento da impedância de entrada do estágio de ganho, diminuindo o efeito de carregamento que seria gerado no 1º estágio. Isso é explicado mais facilmente ao analisar o modelo π de pequenos sinais, que mostra que a impedância de entrada pode ser aproximada por $2r_{\pi 10}$. Como essa grandeza é diretamente proporcional a $\beta_{10} \cdot \beta_4$, o valor da impedância de entrada fica na ordem de dezenas de milhares de Ω .

Figura 3: Emissor comum com transistor de melhoria de β .



Fonte: Próprio autor.

De [4], a equação (3) mostra o ganho para essa configuração.

$$A_v = \frac{V_o}{V_i} = -gm \cdot (r_o \parallel r_{oc} \parallel R_L), \text{ sendo :} \quad (3)$$

r_{oc} a impedância de saída da fonte de corrente.

Considerando $r_{oc}, R_L \gg r_o$ e substituindo r_o e gm , chega-se na equação (4).

$$A_v = \frac{V_o}{V_i} = -gm \cdot r_o = -\frac{I_C}{V_T} \cdot \frac{V_A}{I_C} = -\frac{V_A}{V_T}, \text{ sendo :} \quad (4)$$

V_A a tensão de Early do transistor e

V_T a tensão térmica de 25mV a 25°C

Da equação (4), pode-se estimar que o ganho dessa configuração é da ordem de dezenas de milhares, já que a V_A do transistor utilizado é 400 V e V_T é 25mV.

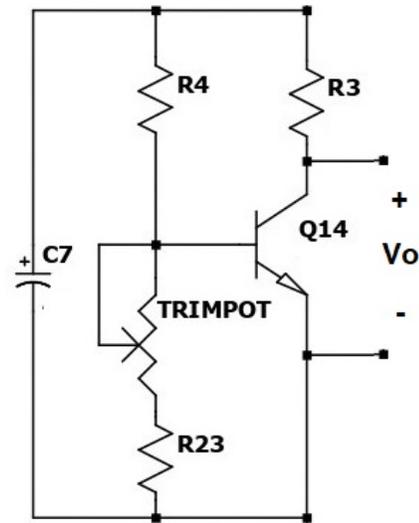
D. Multiplicador de V_{BE}

A Figura 4 mostra o multiplicador de V_{BE} , que de acordo com [5] circuito responsável por fornecer uma tensão V_o com valor que é múltiplo da tensão V_{BE} do transistor Q14.

Além disso é responsável por evitar a fuga térmica no terceiro estágio, que é decorrente da variação da temperatura nos transistores da saída. Ao acoplar Q14 no mesmo dissipador que Q7 e Q8, a variação do ponto quiescente fica próxima em todos eles, compensando termicamente o circuito. Desprezando R3, a corrente de base de Q14 e nomeando $R'_{23} = R_{23} + TRIMPOT$, a tensão V_o é dada pela equação (5).

$$V_o = V_{BE_{Q14}} \left(1 + \frac{R4}{R'_{23}} \right) \quad (5)$$

Figura 4: Multiplicador de V_{BE} .



Fonte: Próprio autor.

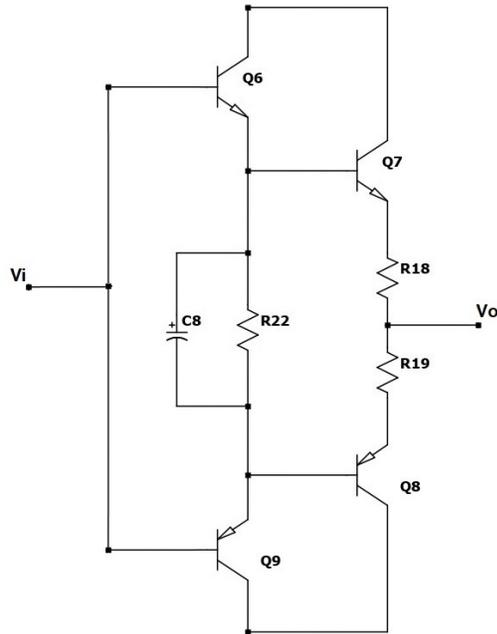
O resistor R3, segundo [1], permite que a tensão V_o varie menos com o aumento da corrente por efeito do aquecimento do transistor, ou seja, ele define a taxa de realimentação térmica. O capacitor C7 é responsável por manter a tensão V_o constante quando o sinal AC for aplicado.

E. Estágio de saída: duplo seguidor de emissor

A Figura 5 mostra o 3º estágio do amplificador, que é composto por um duplo seguidor de emissor projetado por [1] com R22 sem ligação na saída, o que permite diminuir a distorção de passagem "crossover" nas frequências mais altas.

De acordo com [6], este tipo de circuito tem ganho de tensão aproximadamente unitário, porém seu ganho de corrente é alto. Fora isso, este estágio possui alta impedância de entrada, reduzindo o carregamento no 2º estágio e baixa impedância de saída, aumentando a eficiência do amplificador.

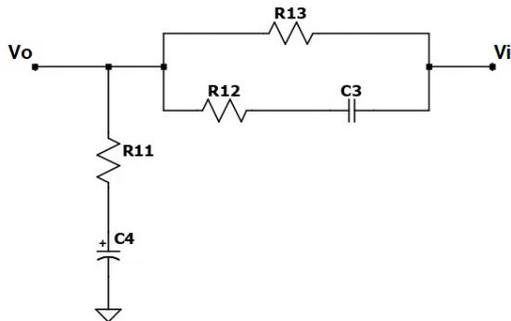
Figura 5: Duplo seguidor de emissor.



Fonte: Próprio autor.

F. Rede de realimentação

Figura 6: Rede de realimentação.

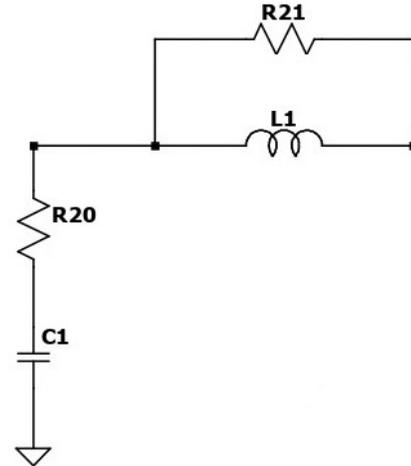


Fonte: Próprio autor.

A Figura 6 mostra a rede de realimentação proposta por [1]. C4 garante que o ganho em malha fechada seja unitário para sinais DC, diminuindo a tensão de offset na saída. R13 precisa ser igual a R10 (também para minimizar o offset), e devem ser escolhidos valores mais baixos possíveis, porém levando em conta que a impedância de entrada deve ser alta (da ordem de milhares de Ω). C3 e R12 fazem parte da malha de compensação do circuito. R13 e R11 formam um divisor de tensão que define o ganho do amplificador em malha fechada.

G. Rede Zobel e proteção para cargas indutivas

Figura 7: Rede Zobel e indutor de proteção.



Fonte: Próprio autor.

De acordo com [1] e [5], a rede Zobel é formada por C1 e R20, e tem a função de proteger o amplificador das instabilidades que podem ser geradas ao se utilizar uma carga indutiva na sua saída, como um alto falante, por exemplo. L1 é responsável por diminuir a característica capacitiva de algumas cargas, como os tweeters. A Figura 7 mostra esse circuito.

IV. PROJETOS PARA MONTAGEM PRÁTICA

A. Transistores

Com o objetivo de construir o amplificador com componentes de fácil acesso no Brasil, foram substituídos alguns componentes por equivalentes com maior disponibilidade.

Para os transistores Q1, Q2, Q3, Q5 e Q13 foram utilizados o 2SA970 no lugar do MPSA56. Para os transistores Q4, Q10, Q11, Q12 e Q14 foram utilizados o 2SC2240 no lugar do MPSA06. Para Q6 foi utilizado o MJE340 e para Q9 o MJE350. Por fim, Q7 é um 2SC3264 (ao invés do MJ802) e Q8 é um 2SA1295 (ao invés do MJ4502).

B. Cálculo do dissipador de calor do estágio de saída

Foram feitas simulações para tensões na carga variando de 0 V a 20 V RMS, com passo de 100 mV. Nesses testes foi analisada a potência dissipada em todos os transistores e foi constatado que somente os de saída precisam de dissipadores de calor. Sendo assim, a máxima potência dissipada pelos dois transistores juntos (P_d), observada na simulação, é 28 W, a temperatura ambiente (T_a) é 50°C, a máxima temperatura adotada na junção (T_j) é 125°C, a resistividade térmica da junção para o encapsulamento (R_{jc}) é 0,625°C/W, a resistividade térmica do encapsulamento para o dissipador (R_{cs}) é 0,24 °C/W.

De acordo com [7], a resistividade térmica entre o dissipador e o ambiente (R_{sa}) máxima é dada por (6)

$$R_{sa} = \frac{T_j - T_a}{P_d} - R_{jc} - R_{cs} = \frac{125 - 25}{28} - 0,625 - 0,24 \rightarrow R_{sa} = 2,71^\circ C/W \quad (6)$$

O dissipador HS15560, ao dissipar 28 W possui uma diferença de temperatura de 35°C, o que resulta em uma R_{sa} de 1,25°C/W/4". Para atender os requisitos, o fator de correção máximo deve ser 2,167. Assim, a altura mínima do dissipador é de 30mm. [8]

Pela disponibilidade, foi utilizado um dissipador de 50mm, que resulta em uma temperatura máxima esperada na junção de 109,22 °C.

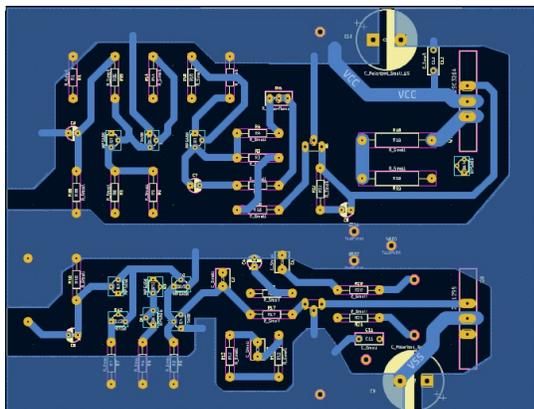
C. Projeto da PCI

Sabendo o tamanho do dissipador, foi construída a placa de circuito impresso (PCI) utilizando o software Kicad. Foram tomados alguns cuidados no desenvolvimento da PCI, de modo a garantir que nenhuma fonte de distorção fosse introduzida ao circuito:

- O transistor Q14 precisa estar encostado no dissipador dos transistores de saída, de modo a garantir a realimentação térmica;
- A trilha de realimentação deve sair depois do ponto em que R18 e R19 se encontram;
- A capacidade de condução de corrente das trilhas deve ser respeitada;
- Os transistores Q2 e Q3 devem ficar próximos para que estejam submetidos a temperaturas próximas

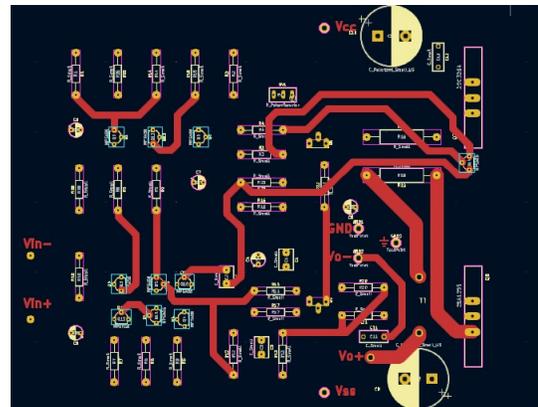
Com isso as Figuras 8 e 9 mostram a face inferior e superior da placa, respectivamente.

Figura 8: Face inferior da PCI.



Fonte: Próprio autor.

Figura 9: Face superior da PCI.



Fonte: Próprio autor.

V. SIMULAÇÕES

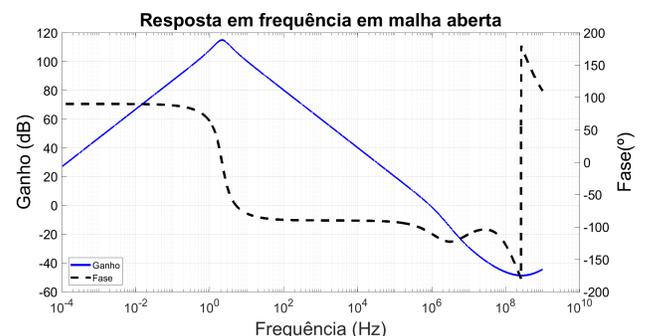
As simulações foram realizadas no software LtSpice®, seguindo e adaptando os testes de [9].

Primeiramente, com o circuito completo, foi ajustado o multiplicador de V_{BE} de modo a obter uma corrente de polarização no 3º estágio de 30 mA. Com isso foi constatado que a tensão de offset é -33.06 mV e os testes em malha aberta puderam começar.

A. Resposta em frequência em malha aberta

A Figura 10 mostra a resposta em frequência do amplificador em malha aberta, depois de compensada. É possível ver que, após a compensação a margem de ganho é 43 dB e a margem de fase é 58°. Como as duas são positivas, é garantido que ao fechar a malha, o amplificador não irá oscilar e as compensações estão corretas. Nesta etapa também foi decidido retirar C3 e R12 e o valor de C2 encontrado foi 68 pF, para a compensação ser melhorada.

Figura 10: Resposta em frequência em malha aberta simulada, após as compensações.



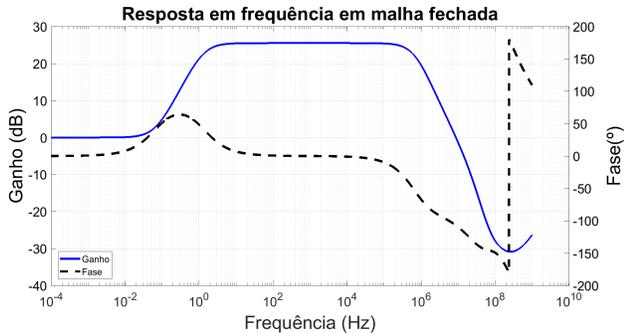
Fonte: Próprio autor.

B. Resposta em frequência em malha fechada

A Figura 11 mostra a resposta em frequência em malha fechada. Dela pode-se perceber que o ganho está em 18,8

V/V, a frequência de corte inferior é 1,3 Hz e a superior é 587 kHz.

Figura 11: Resposta em frequência em malha fechada simulada.

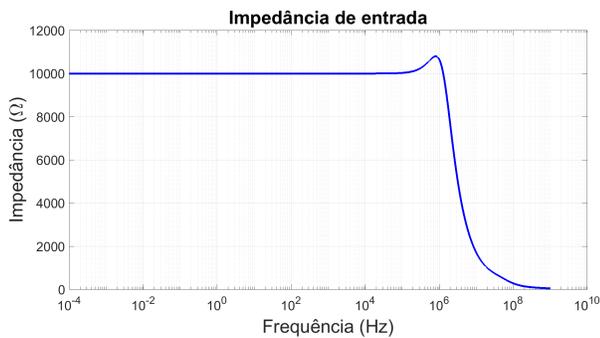


Fonte: Próprio autor.

C. Impedância de entrada e saída

Da Figura 12 é possível analisar variação da impedância de entrada do amplificador, que se mantém em 10 kΩ ao longo de toda a faixa audível de frequência, e começa a decair após 1 MHz.

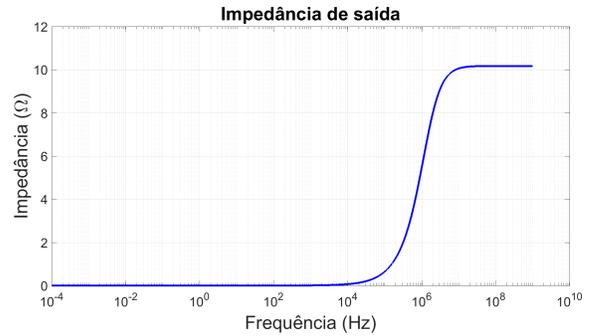
Figura 12: Impedância de entrada simulada.



Fonte: Próprio autor.

Já a Figura 13 mostra a variação da impedância de saída com a frequência. Ela se mantém por volta de 100mΩ na faixa audível de frequência e começa a aumentar a partir de 100 kHz.

Figura 13: Impedância de saída simulada.

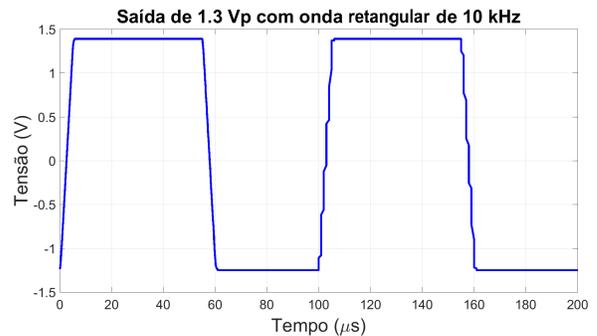


Fonte: Próprio autor.

D. Slew Rate

A Figura 14 mostra o comportamento do amplificador ao se colocar uma onda retangular de 10 kHz na entrada de modo que a saída fique com 1,3 V de pico. Com esses dados é possível encontrar encontrar a taxa de variação de tensão por tempo que o amplificador pode gerar, ou seja, a inclinação da reta de subida. O resultado obtido foi 0,58 V/μs.

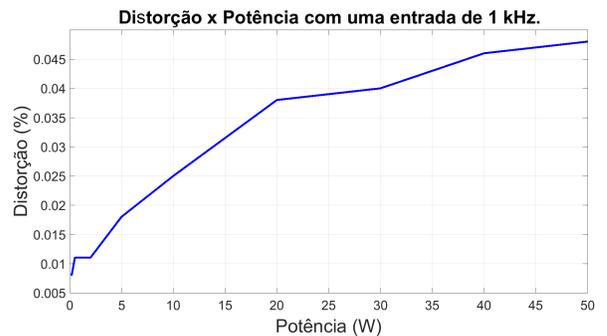
Figura 14: Simulação da saída de 1,3 Vp com onda retangular de 10 kHz.



Fonte: Próprio autor.

E. Distorção x potência

Figura 15: Simulação da distorção em relação a potência na carga com uma entrada de 1kHz.



Fonte: Próprio autor.

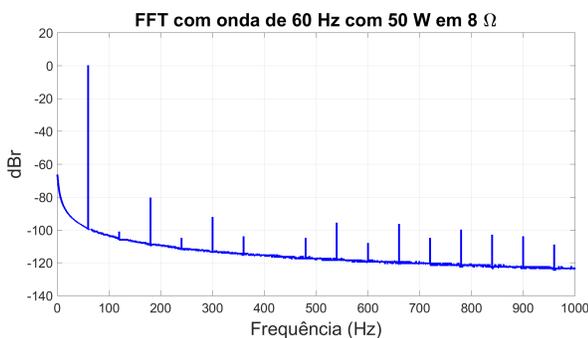
VI. RESULTADOS

Para entender o comportamento do amplificador com o aumento de potência, foram simuladas as medidas de distorção para alguns valores, utilizando uma carga de 8Ω e uma entrada senoidal de 1kHz. Os resultados são apresentados na Figura 15. Analisando a figura, é possível perceber um aumento de distorção quando mais potência é entregue a carga.

F. Espectro de frequência de uma senoide de 60Hz

A Figura 16 mostra o espectro de frequências gerado ao se aplicar uma senoide de 60 Hz com 50 W em 8Ω . Esse teste mostra a capacidade do amplificar de atenuar as harmônicas pares e ímpares geradas por uma onda com a frequência da rede elétrica brasileira. A harmônica de maior amplitude está situada em 180 Hz, onde apresenta uma atenuação de 80 dB.

Figura 16: Simulação da FFT com onda de 60 Hz com 50 W em 8Ω .

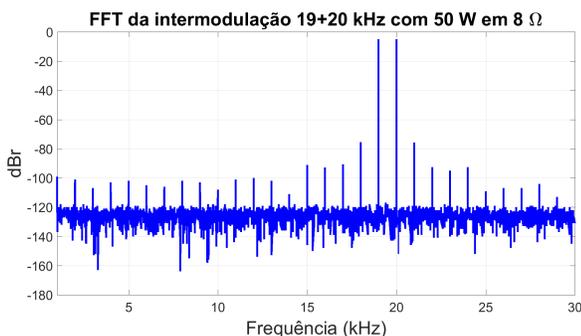


Fonte: Próprio autor.

G. Intermodulação

A Figura 17 mostra o espectro de frequências gerado ao se aplicar duas senoides, uma de 19 kHz e outra de 20 kHz, consumindo 50 W em 8Ω . Esse teste mostra a capacidade que o amplificador tem de atenuar a intermodulação entre as duas ondas, que é gerada na subtração das frequências, ou seja, 1 kHz, além das harmônicas pares e ímpares dos três sinais. Pode-se observar uma atenuação de pelo menos 80 dB na faixa de frequências testada.

Figura 17: Simulação da FFT da intermodulação 19+20 kHz com 50 W em 8Ω .



Fonte: Próprio autor.

Com as simulações funcionando e a PCI pronta, foi possível construir um protótipo do amplificador, no qual foram realizados testes em malha fechada. Como o ganho em malha aberta é da ordem de centenas de milhares, os testes ficam inviáveis com o equipamento disponível.

A. Medições em frequência em malha fechada

Com o amplificador montado e a malha fechada, foram anotados os dados mostrados na Tabela I.

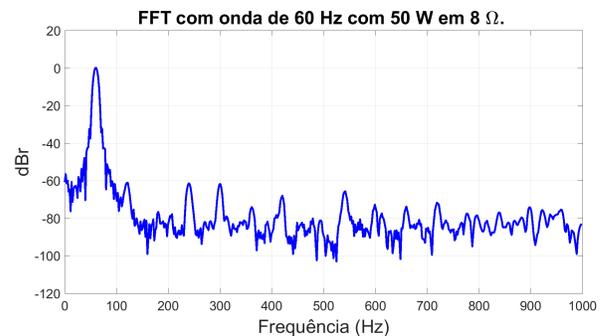
Tabela I: Tabela 1 - Medições práticas em malha fechada.

	Simulação	Prática
Frequência de corte inferior	1,3 Hz	2,4 Hz
Ganho	18,8 V/V	18,61 V/V
Frequência de corte superior	587 kHz	651 kHz
Offset	-33,06 mV	-11,5 mV
Corrente de polarização do 3º estágio (quente)		29,54 mA
Corrente de polarização do 3º estágio (frio)	31,42 mA	39,10 mA

B. Espectro de frequência de uma senoide de 60 Hz

Na Figura 18 pode-se perceber a atenuação das harmônicas geradas por uma onda de 60Hz, quando 50 W são aplicados a carga de 8Ω na prática. Foi observada uma atenuação de 62 dB na harmônica de maior valor.

Figura 18: FFT prática de uma onda de 60 Hz com 50W em 8Ω .

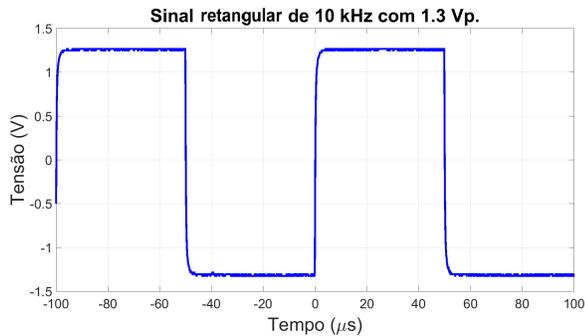


Fonte: Próprio autor.

C. Slew Rate

A Figura 19 mostra o comportamento na prática que o amplificador tem quando é excitado por uma onda retangular de 10 kHz e amplitude de saída de 1,3 Vp. Assim com na simulação, foi calculado o slewrate, resultando em 3,33 V/ μ s

Figura 19: Resposta prática da saída de 1,3 Vp com onda retangular de 10 kHz.



Fonte: Próprio autor.

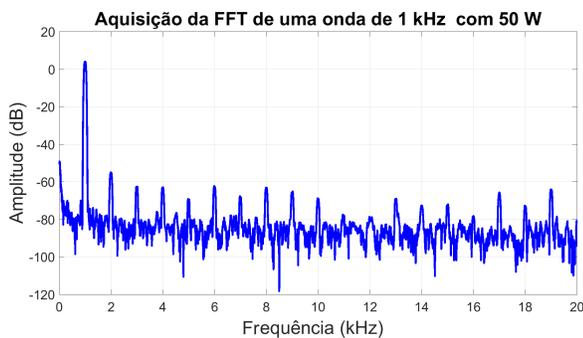
D. Distorção x potência

Na prática foram medidos 3 pontos chave para saber a distorção em relação a potência. Foram feitas medidas para 100 mW, 1 W e 50 W em uma carga de 8 Ω. Para cada valor de potência foram colhidas dez medições e foi feita a média dos valores de distorção. A Tabela II mostra os resultados e a Figura 20 mostra o exemplo de uma das aquisições feitas com 50 W.

Tabela II: Dados práticos de distorção em relação a potência.

Potência (W)	Distorção (%)
100 m	0,0029
1	0,001
50	0,0015

Figura 20: Aquisição da FFT de uma onda de 1 kHz com 50W.



Fonte: Próprio autor.

VII. CONCLUSÃO

O amplificador de áudio "Blameless" de 50 W produziu um som agradável aos ouvidos, e se mostrou fiel a proposta de apresentar uma baixa distorção. As simulações apresentaram valores próximos aos teóricos na maioria dos testes, o que possibilitou o início do estágio de montagem. Apenas os valores de distorção mais altos do que o esperado, o que ter sido causado pelos modelos utilizados para os transistores na

simulação. Porém, a decisão da montagem partiu dos testes realizados pelo próprio Douglas Self, que se mostraram mais próximos da realidade do que o modelo simulado.

Na prática, o amplificador se mostrou capaz de entregar a potência de 50 W sem ter um aumento muito grande na distorção, o que fica bem claro ao ouvi-lo em funcionamento. Apesar das alterações no projeto, os resultados colhidos se mostraram próximos do material base, provando o conceito de Self de ser um circuito possível de ser reproduzido, estável, confiável e independente do transistor utilizado. É possível que com equipamentos de medição mais sofisticados e um reprojeto da PCI, o amplificador alcance os níveis de distorção apresentados por Self, de 0,0006%. Além disso grande parte da distorção observada era proveniente de ruídos ambientes, que podem ser minimizados em um local adequado para testes desse tipo.

AGRADECIMENTOS

Agradeço meus pais por todo o apoio dado antes e durante a graduação, pelas condições e pelo incentivo prestados nessa caminhada.

Agradeço ao Prof. Dr. Carlos Alberto De Francisco por ter sempre acreditado em mim e me dado toda ajuda necessária e até um pouco a mais.

Agradeço aos técnicos José Roberto Esperança, Dr. Heitor Vinícius Mercaldi e Rafael Marchiori Visintin do laboratório da UFSCar, pela experiência e ajuda durante a montagem do projeto.

Por fim, agradeço aos amigos Flávio Henrique Covolan Boldrin, Heitor Farhat, Miguel Baú Belvedere, Eduardo Andia, Leonardo Capucho Nogueira e Fabrício Vellone pela amizade e companheirismo que serão levados para a vida toda.

REFERÊNCIAS

- [1] SELF, Douglas. Audio Power Amplifier Design, 6th Edition. Focal Press, 2012.
- [2] BOYLESTAD, R. L.; NASHELSKY, L. Dispositivos eletrônicos e teoria de circuitos. 11th Edition. São Paulo: Pearson Education Do Brasil, 2005.
- [3] NEAMEN, D. A. Electronic circuit analysis and design. London: Mcgraw-Hill, 2006.
- [4] FONSTAD, C. G. Microelectronic Devices and Circuits. [s.l.] McGraw-Hill Companies, 1994.
- [5] DE PAULA, M. T. ANÁLISE E PROJETO DE UM AMPLIFICADOR DE POTÊNCIA CLASSE G PARA AUDIOFREQUÊNCIAS. TCC - Universidade Tecnológica Federal do Paraná. Ponta Grossa, p. 94. 2021. Disponível em <<https://repositorio.utfpr.edu.br/jspui/bitstream/1/26736/3/analiseprojetoamplificadorpotencia.pdf>>. Acesso em 11 de Abril de 2023.
- [6] R. T. Howe and C. G. Sodini, Microelectronics: an Integrated Approach, Prentice Hall, 1997.
- [7] VISINTIN, R. M. PROJETO, MONTAGEM E TESTES DE UM AMPLIFICADOR DE ÁUDIO DE 5.1 CANAIS. TCC - Universidade Federal de São Carlos. São Carlos. p. 87. 2013. Disponível em <<https://repositorio.ufscar.br/handle/ufscar/13888>>. Acesso em 11 de Abril de 2023.
- [8] CATÁLOGO HS DISSIPADORES. 2023. Disponível em <<https://www.hsdissipadores.com.br/catalogo.pdf>>. Acesso em 11 de Abril de 2023.
- [9] Schiit Audio Tyr monoblock power amplifier. Disponível em: <<https://www.stereophile.com/content/schiit-audio-tyr-monoblock-power-amplifier>>. Acesso em: 9 abr. 2023.