

PROJETO E AVALIAÇÃO DE DESEMPENHO DE UM AMPLIFICADOR DE ÁUDIO SEM REALIMENTAÇÃO NEGATIVA GLOBAL UTILIZANDO TRANSISTORES BIPOLARES DE JUNÇÃO.

Vinicius De Castro Martins Dos Santos¹, Carlos Alberto De Francisco²

¹Discente do Curso de Engenharia Elétrica na Universidade Federal de São Carlos

²Docente do Departamento de Engenharia Elétrica da Universidade Federal de São Carlos

Abstract

This work proposes the development of an audio amplifier without global feedback using bipolar transistors of junction. It will be used as the basis of the article “A design methodology for audio amplifiers without global negative feedback: proposal and validation” Visintin et al. (2022) in order to perform a comparison between amplifier approaches using transistors field effect and bipolar junction transistors. The present study aimed to develop a circuit class AB audio amplifier, with $50W_{rms}$ at $8\ \Omega$ for this, three stages with bipolar transistors of junction operating with symmetrical voltage of $\pm 90V$ and in the voltage gain stages and $\pm 45V$ in the output stage. The practical results satisfied the design requirements, such as: Slew Rate above $3.6V/\mu s$ ($53.77V/\mu s$), cutoff frequency higher above $40kHz$ ($342kHz$), Total Harmonic Distortion below 0.5% (0.0978% average at $50W$). Also, to ensure that the amplifier projected presents a good linearity, the intermodulation distortion in $50W$ ($-46.08\ dB$) was measured. In this way, the effectiveness of the proposed method for the design of audio amplifiers without global negative feedback using bipolar transistors of junction.

Index Terms—Amplifiers, Fidelity, Stabilization, Global feedback, Ltsyce, Python.

Resumo

Este trabalho propõe o desenvolvimento de um amplificador de áudio sem realimentação global utilizando transistores bipolares de junção. Será utilizado como base o artigo “A design methodology for audio amplifiers with no global negative feedback: proposal and validation” Visintin et al. (2022) com objetivo de realizar uma comparação entre as abordagens de amplificadores utilizando transistores de efeito de campo e transistores bipolares de junção. O presente estudo teve como objetivo desenvolver um circuito amplificador de áudio classe AB, com $50W_{rms}$ em $8\ \Omega$ para isso são utilizados três estágios com transistores bipolares de junção operando com tensão simétrica de $\pm 90V$ e nos estágios de ganho de tensão e $\pm 45V$ no estágio de saída. Os resultados práticos obtidos satisfizeram os requisitos de projeto, como, por exemplo: Taxa de variação de tensão acima de $3,6V/\mu s$ ($53,77V/\mu s$), frequência de corte superior acima de $40kHz$ ($342kHz$), Distorção Harmônica Total mais ruído abaixo de $0,5\%$ (0.0978% média em $50W$). Ademais, para garantir que o amplificador projetado apresenta uma boa linearidade, mediu-se a distorção de intermodulação em $50W$ ($-46.08\ dB$). Desta forma, foi comprovada a eficácia do método proposto para o projeto de amplificadores de áudio sem realimentação negativa global utilizando transistores bipolares de junção.

Palavras chave—Amplificadores, Fidelidade, Estabilização, Realimentação global, Ltsyce, Python.

I. INTRODUÇÃO

O som é gerado a partir da vibração de um objeto e pode ser criado por diversos tipos de vibrações. O ouvido humano é capaz de captar essas vibrações e interpretá-las. Essas vibrações também podem ser convertidas em sinais de áudio.

Conforme a evolução da tecnologia esses sinais de áudio passam a ser amplificados e transmitidos devido a necessidade de transferências de informações sonoras por longas distâncias (DUNCAN, 1996). Com isso houve uma necessidade maior de desenvolver amplificadores de áudio.

Desde o início do desenvolvimento de amplificadores de áudio, a Realimentação Global Negativa do inglês “Global Negative Feedback G-NFB”, tem sido utilizada para se obter:

um maior controle da quantidade de distorção harmônica, melhora na estabilidade do ganho de tensão, diminuição da impedância de saída e aumento da resposta de frequência (SELF, 2009).

Recentemente tem sido muito criticado pela comunidade de audiófilos o uso da G-NFB. Compressão de sinal, diminuição do campo espacial e menor musicalidade têm sido algumas das características degradantes apontadas pelos críticos (ANA-LOGPLANET... , 2019; PASS, 2008).

II. METODOLOGIA E ESPECIFICAÇÃO

A proposta do presente trabalho será desenvolver um amplificador de áudio que não faz o uso da G-NFB. A topologia será baseada a apresentada no artigo “A design methodology for

audio amplifiers with no global negative feedback: proposal and validation” Visintin et al. (2022). A principal modificação será utilização de apenas transistores bipolares de junção, tentando manter a topologia o mais próxima possível da proposta apresentada.

O procedimento de projeto aplicado em Visintin et al. (2022) consiste em 4 etapas descritas abaixo:

Etapa 1: Manter o menor número de estágios possível

Esse critério visa desenvolver um circuito simples com poucos estágios, com isso se reduz o nível de Distorção Harmônica Total THD+N imposta sobre o sinal de áudio reduzindo a necessidade da G-NFB.

Etapa 2: Encontrar um transistor comercial com especificações de alta tensão de trabalho

A operação com altas tensões de trabalho para que o sinal de áudio tenha uma baixa excursão no ponto de polarização, permitindo que o transistor opere na aproximação de pequenos sinais e mantendo a distorção em níveis baixos.

Etapa 3: Encontrar uma topologia com uma quantidade controlável de realimentação local em cada estágio

A quantidade de distorção adicionada em cada estágio deve ser controlada para que seja possível obter baixos níveis de distorção harmônica total sem o uso de G-NFB. Para conseguir isso, as topologias com realimentação negativa local devem ser escolhidas.

Etapa 4: Otimizar os estágios a fim de encontrar a melhor resposta em frequência, distorção harmônica total mais ruído do inglês ”Total Harmonic Distortion THD+N[%]”, Taxa de variação do inglês ”Slew Rate SR[V/μs]” e ganho de tensão

Para que se pudesse efetuar uma comparação utilizou-se os mesmos critérios de performance utilizados em Visintin et al. (2022), os critérios de projeto são apresentados na tabela I. A justificativa para a escolha de cada requisito de projeto é apresentado a seguir.

Tabela I
PARÂMETROS DE PROJETO

Requisito	Valor
Potência com carga de 8Ω	$50W_{rms}$
Frequência de corte superior	$>40kHz$
Frequência de corte inferior	$<10Hz$
Slew Rate mínimo	$>3.6V/\mu s$
Distorção Harmônica Total	$<0.5\%$
Sensibilidade de entrada	1V

O valor de potência adotado para o amplificador é de $50W_{rms}$, um valor muito utilizado em amplificadores empregados em entretenimento doméstico.

Segundo Duncan (1996) os testes realizados para encontrar a potência máxima na saída de um amplificador, é realizado utilizando um sinal senoidal com frequência de 1 kHz. A

amplitude do sinal de entrada deverá fazer com que a tensão de saída seja aproximadamente amplitude da sua tensão da fonte (saturação).

De acordo com Self et al. (2009) a tensão de pico V_p de saída pode ser calculada pela equação 1.

$$V_p = \sqrt{2 * P_O * R_L} \quad (1)$$

Onde:

- V_p - Tensão de pico de saída
- R_L - Carga
- P_O - Potência de saída

Para que o amplificador possa alcançar a potência especificada de $50W_{rms}$ em 8Ω , usando a equação 1 obtêm-se que a tensão de pico de saída deve ser $V_p=28,28V$. A sensibilidade de entrada foi definida a considerada $V_{in}=1V_p$, então o ganho geral deve ser $A_{vt} = V_o/V_{in} = 28,28$.

Segundo junior (2003) O slew rate mínimo, SR, necessário para evitar distorção transiente pode ser calculado pela equação 2.

$$SR = 2\pi V_p f_{MAX} \left[\frac{V}{s} \right] \quad (2)$$

Onde:

- SR - Slew Rate
- f_{MAX} - Máxima frequência do sinal
- V_p - Tensão de pico de saída

Substituindo V_p obtido utilizando equação 1 e $f_{MAX} = 20kHz$ na equação 2 resulta em $SR=3,6 V/\mu s$.

Para obter um baixo desvio de fase, a frequência resposta foi escolhida para ser uma oitava a menos que a frequência audível mínima (20 Hz) e uma oitava acima da frequência audível mais alta (20kHz).

III. RESULTADOS

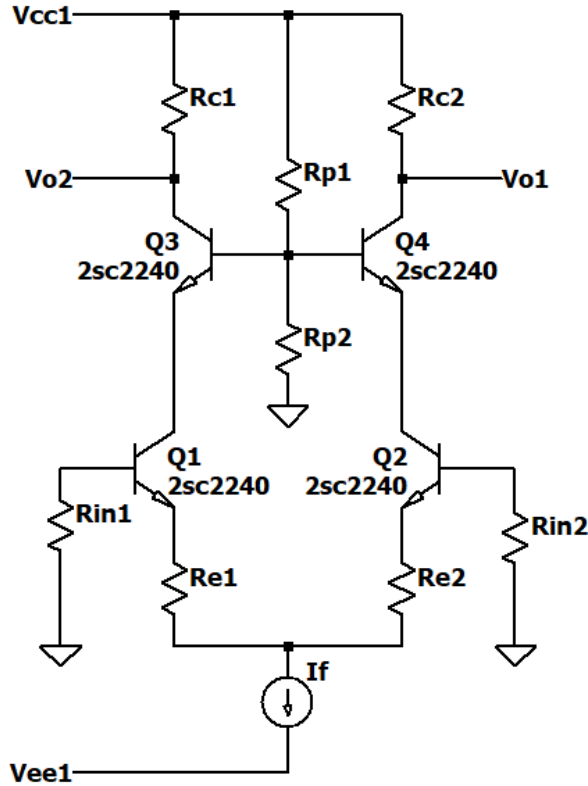
A topologia adotada foi semelhante a encontrada em Visintin et al. (2022) mantendo os 3 estágios sendo: Amplificador diferencial Cascode, Amplificador duplo Cascode e amplificador push pull buffer. substituindo os transistores de efeito de campo por transistores bipolares de junção. Se fez necessária a modificação do terceiro estágio devido a dificuldade de se encontrar transistores de potência com alto ganho para suprir isso utilizou-se transistores em configuração darlington para os pares de transistores de saída.

Foram realizadas simulações no software LTspice com auxílio da linguagem de programação Python para variar os parâmetros, realizar a coleta do retorno dos dados e gerar os gráficos.

1) Primeiro estágio

O transistor bipolar de junção escolhido para o primeiro estágio foi o 2SC2240, um transistor utilizado em aplicações de baixa frequência e baixo ruído. Muito recomendado para os primeiros estágios de amplificadores. O circuito do primeiro estágio mostrado na Figura 1.

Figura 1. Topologia primeiro Estágio - Amplificador Diferencial Cascode

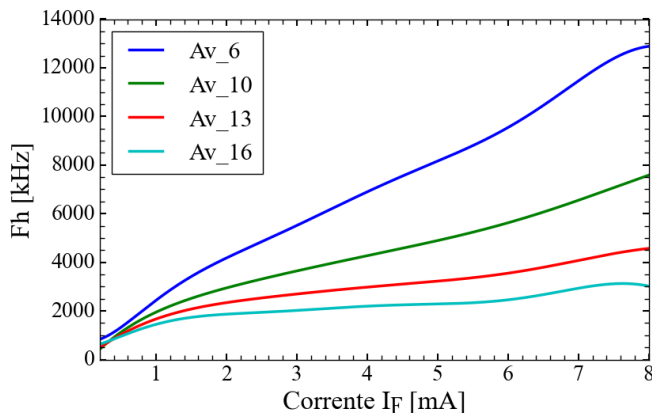


Fonte: Autoria própria.

Foram realizadas simulações utilizando o circuito apresentado pela figura 1 os parâmetros de variação utilizados foram: corrente (I_f) de $500\mu\text{A}$ a 16mA e o parâmetro de ganho (A_v) com o intervalo de 6 a 18. A tensão CC de polarização do segundo estágio estabelecida nos resistores de coletor R_{c1} e R_{c2} foi fixada em 20V como em Visintin et al. (2022).

Os resultados obtidos das simulações para a frequência de corte superior F_h [Hz], distorção harmônica total THD+N [%] e taxa de variação SR [$\text{V}/\mu\text{s}$] são apresentados pelas Figuras 2, 3 e 4.

Figura 2. Frequência de corte F_h em função da corrente quiescente I_f para alguns valores do ganho de tensão A_v .



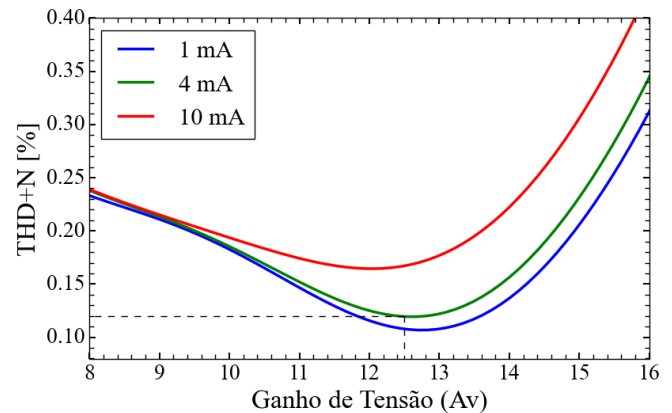
Fonte: Autoria própria.

A Figura 2 demonstra a frequência de corte superior em função corrente I_f [mA] para alguns valores de ganho de tensão A_v . Contudo pode-se observar que a relação inversa da frequência em relação ao ganho de tensão A_v .

Para todos os valores de ganho de tensão e corrente estudados os dados de frequência de corte superior ficaram acima de 800kHz . Atendendo o parâmetro de projeto apresentado anteriormente ficando estando 20 vezes acima do especificado. Sendo assim esse parâmetro não irá afetar o desempenho do primeiro estágio.

Após a análise da frequência de corte superior, analisou-se a distorção harmônica total mais ruído THD+N [%] em função do ganho de tensão A_v para alguns valores de corrente I_f apresentado na figura 3.

Figura 3. Distorção harmônica total mais Ruído (THD+N) em função do ganho de tensão A_v para alguns valores de corrente I_f

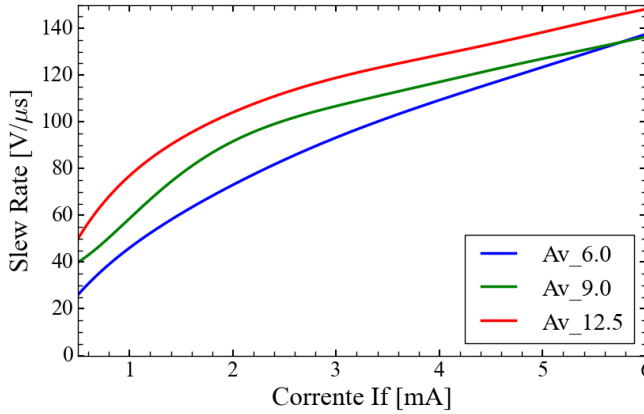


Fonte: Autoria própria.

Como pode-se observar na figura 3 a distorção harmônica total mais ruído tem uma relação direta com a corrente I_f . Ademais, o mesmo apresentou um vale em seus valores com isso apresentando um ponto de mínimo. Para o primeiro estágio adotou-se um valor de distorção muito abaixo do especificado levando em consideração que o modelo Spice ou seja o modelo matemático do componente adotado pelo simulador não descreve os parâmetros práticos e as influências de capacitâncias parasitas que o componente pode ter ao ser montado em uma placa de circuito impresso. O valor escolhido como máximo de distorção harmônica total é de $0,12\%$ para a corrente de $0,4\text{mA}$ conseqüentemente um ganho de tensão de $12,5$.

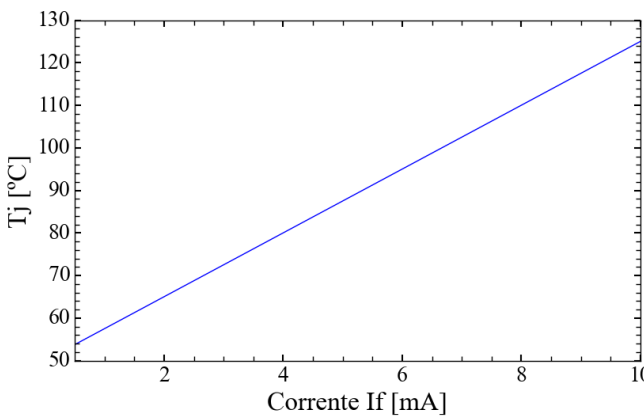
A Figura 4 apresenta o Slew Rate [$\text{V}/\mu\text{s}$] em função da corrente I_f [mA] para alguns valores de ganho de tensão A_v . Vemos que a relação entre o Slew Rate e ganho de tensão e corrente é dada pela seguinte relação: com o aumento da corrente I_f se tem o aumento do Slew Rate SR. Para o valor de corrente adotado anteriormente de $0,4\text{mA}$ e ganho de tensão $12,5$ o Slew rate obtido é de $129,5\text{ [V}/\mu\text{s}]$.

Figura 4. Slew Rate em função da corrente I_f para alguns valores de ganho de tensão A_v .



Fonte: Autoria própria.

Figura 5. Estimativa da temperatura de junção do transistor em função da corrente I_f .



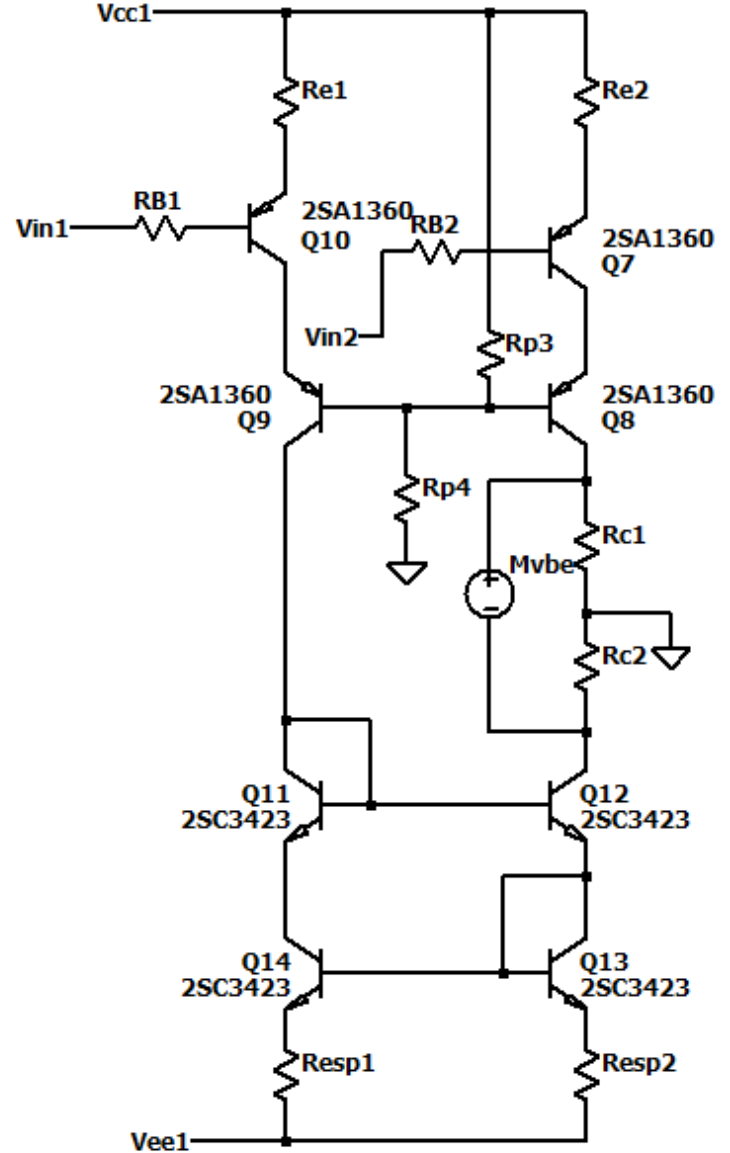
Fonte: Autoria própria.

Com o intuito de estudar a influência da dissipação de potência nos transistores do primeiro estágio elaborou-se a Figura 5 a qual mostra a relação da corrente I_f em função temperatura de junção do transistor T_j . Assumindo como parâmetro de projeto um máximo de 80 °C de temperatura os valor adotado corrente $I_f = 0,4\text{mA}$ nesse caso são definidos como adequados pois estão abaixo do valor estabelecido e abaixo dos 150°C máximos da temperatura de junção do transistor.

2) Segundo estágio

A topologia utilizada no segundo estágio mostrada na Figura 6 foi escolhido o par de transistores PNP 2SA1360 e NPN 2SC3423. Entre o primeiro e segundo estágio existe um buffer com um transistor em configuração coletor comum apresentado na Figura 7 que precisou ser mantido como em Visintin et al. (2022) para melhoria da reposta do Slew Rate no segundo estágio.

Figura 6. Topologia segundo estágio - Amplificador duplo Cascode.

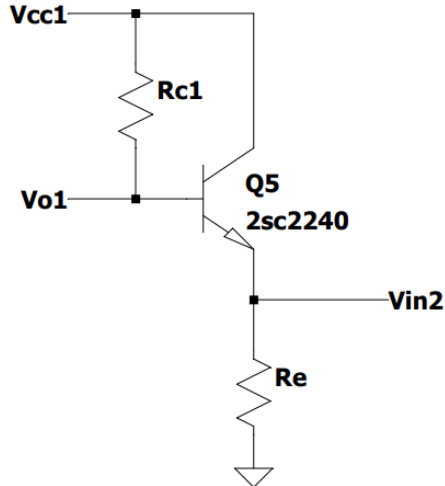


Fonte: Autoria própria.

O segundo estágio na topologia descrita por Visintin et al. (2022) consiste em dois amplificadores cascode operando em contrafase por meio de um espelho de corrente cascode. Idêntico ao primeiro estágio a tensão nos transistores cascode Q8 e Q9 onde $V_{p2} = V_{cc}/2$.

Com a finalidade de projetar o segundo estágio realizou-se o mesmo procedimento de projeto utilizado no primeiro estágio, onde os resistores R_{e1} e R_{e2} , mostrados na Figura 6 determinam a corrente de dreno, os resistores R_{c1} e R_{c2} determinam o ganho do segundo estágio. Para realizar as simulações utilizou-se a fonte M_{vbe} como uma representação do multiplicador de V_{be} que será utilizado para polarizar o terceiro estágio.

Figura 7. Coletor comum bipolar Buffer para o segundo estágio.



Fonte: Autoria própria.

O procedimento de otimização utilizado para o primeiro estágio foi realizado para o segundo estágio. O intuito da otimização é encontrar valores ótimos para os parâmetros: resposta em frequência, SR, THD+N e o ganho de tensão. Durante essa simulação o ganho de tensão para o segundo estágio foi determinado a partir do ganho global definido como parâmetro de projeto. O ganho total do amplificador pode ser dado pela equação 3.

$$A_{vt} = A_{v1}A_{v2}A_{v3} \quad (3)$$

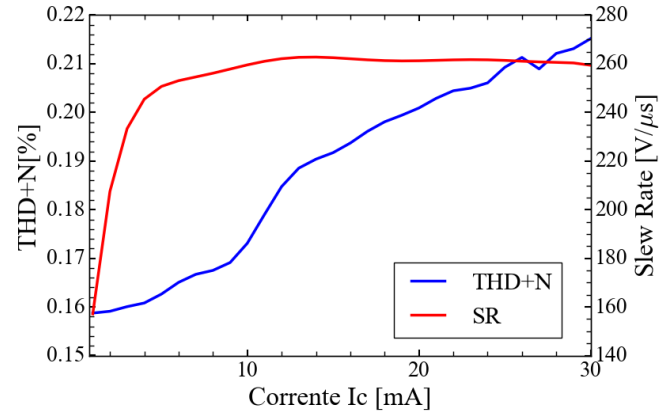
Onde:

- A_{vt} - Ganho global
- A_{v1} - Ganho primeiro estágio
- A_{v2} - Ganho segundo estágio
- A_{v3} - Ganho terceiro estágio

Considerando o ganho do terceiro estágio aproximadamente $A_{v3} \cong 1$, o ganho do primeiro estágio definido anteriormente $A_{v1} = 12,5$ logo, utilizando a equação 3 o ganho ideal para o segundo estágio $A_{v2} \cong 2,262$. Esse ganho foi definido e utilizado nas simulações e os resultados serão apresentados.

Na Figura 8 estão representados os resultados obtidos das simulações de distorção harmônica total e Slew Rate em função da corrente de coletor do segundo estágio. Analisando a Figura 8 é visível que conforme se aumenta o valor de I_c obtém-se maiores valores de Slew Rate em contrapartida se tem um também o aumento da distorção harmônica.

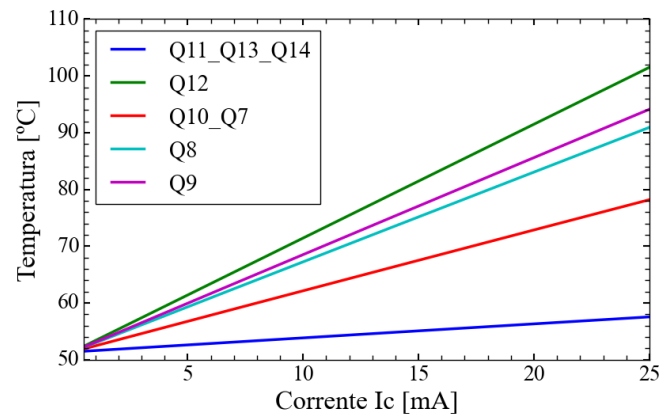
Figura 8. Distorção harmônica total (linha azul) e Slew Rate (linha vermelha) em função de I_c de corrente de coletor do segundo estágio.



Fonte: Autoria própria.

Para determinar a escolha da corrente de coletor do segundo estágio realizou-se a análise térmica apresentada na Figura 9 para todos os transistores do mesmo visando alcançar o máximo de Slew rate possível respeitando os limites máximos de dissipação de potência determinada diretamente pela corrente de dreno I_e . Para os cálculos adotou-se o dissipador de calor HS6835 (DISSIPADORES, 2023).

Figura 9. Estimativa da temperatura da junção do transistor em função do I_c corrente de coletor do segundo estágio para os transistores Q7 a Q14.

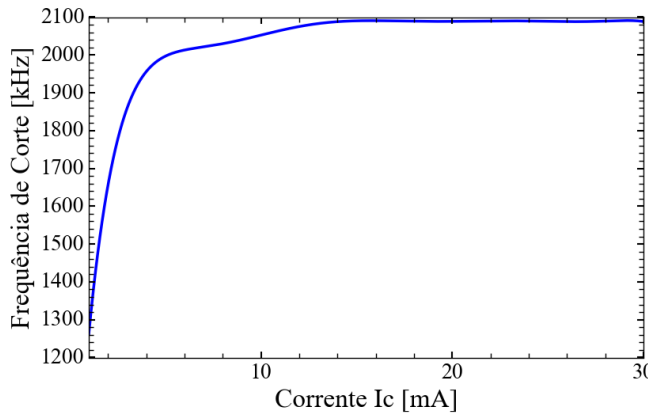


Fonte: Autoria própria.

Assumindo a mesma temperatura de junção máxima adotada anteriormente no primeiro estágio $T_j = 80^\circ\text{C}$. Segundo a Figura 9 o máximo de corrente que poderá alcançar o segundo estágio é de $I_c \cong 14\text{mA}$.

Conforme apresentado na Figura 8 todos os valores de corrente de coletor analisados são muito superiores ao Slew Rate mínimo. Objetivando alcançar o máximo de Slew Rate possível definindo a corrente máxima suportada que garante maior vida útil dos componentes $I_c = 14\text{mA}$. Para a corrente de coletor igual a 14mA se obtém um slew rate de $262,16\text{V}/\mu\text{s}$ e uma THD+N de $0,189\%$.

Figura 10. Frequência de corte superior em função da corrente de dreno I_c do segundo estágio.



Fonte: Autoria própria.

Analisando o gráfico da Figura 10, nota-se que a frequência de corte superior possui uma relação diretamente proporcional a corrente I_c . Para todos os valores de corrente estudados a frequência de corte superior se encontra acima de 1,2MHz atendendo muito acima do que foi especificado pelos parâmetros do projeto sendo assim esse parâmetro não irá afetar o segundo estágio. O valor esperado é de $F_{cs} = 2,09\text{MHz}$ para corrente de coletor definida $I_c = 14\text{mA}$. Vale ressaltar que as simulações não levam em consideração as capacitâncias parasitas, ou seja, na prática uma frequência de corte menor é esperada.

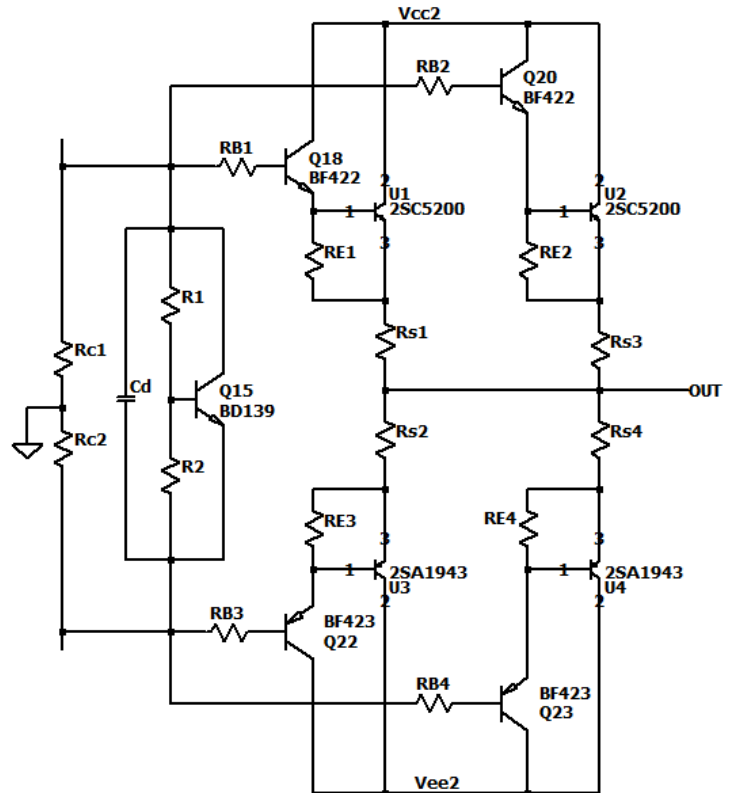
3) Terceiro estágio

A topologia adotada para o terceiro estágio sofreu mudanças da topologia adotada em Visintin et al. (2022) onde o último estágio é um buffer de corrente push-pull regular e sua polarização e estabilidade térmica são fornecidas por um multiplicador V_{be} composto por Q15, R1 e R2 conforme mostrado na Figura 11.

Os transistores mosfets utilizados no terceiro estágio utilizados em Visintin et al. (2022). Transistores do tipo mosfet tem uma baixa capacitância de porta não necessita de grandes tensões ou correntes em sua porta já o transistor bipolar de junção depende diretamente da corrente de base e seu ganho, devido a dificuldade de encontrar transistores bipolares de alta potência com alto ganho adotou-se transistores em configuração Darlington. Segundo Bogart (2001) quando os coletores de dois transistores bipolares de junção são ligados juntos e o emissor de um é acoplado diretamente a base do outro, obtemos uma configuração chamada de par Darlington.

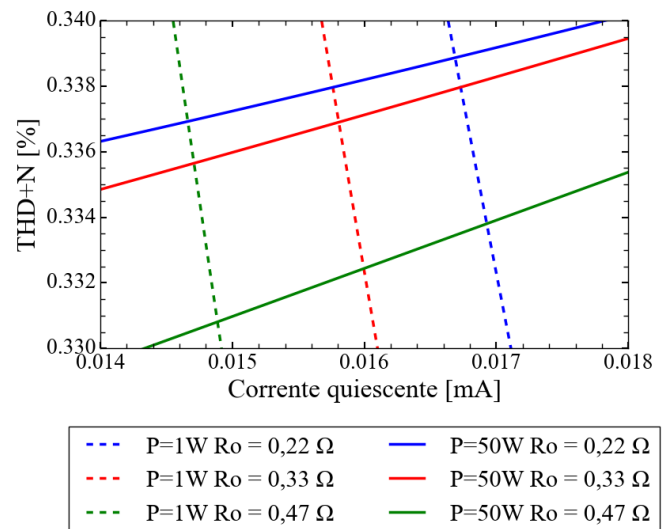
No circuito foram utilizados os seguintes transistores em par Darlington NPN BF422, 2SC5200 e PNP BF423, 2SA1943 para saída para que se pudesse alcançar uma melhor resposta do estágio de saída.

Figura 11. Topologia terceiro estágio - amplificador push pull buffer.



Fonte: Autoria própria.

Figura 12. Distorção harmônica total THD+N em função da corrente quiescente I_q do terceiro estágio para P=1W e P=50W e 3 valores de R_o .



Fonte: Autoria própria.

A otimização do terceiro estágio foi realizada visando se obter os valores ideais de resistência (R_o) e a corrente quiescente para o terceiro estágio (I_q). Esses parâmetros foram escolhidos tentando encontrar um ponto mínimo comum de distorção em 1W (baixa potência) e 50W (alta potência). Altas correntes na corrente quiescente do estágio de saída pode

causar distorção de alta excursão devido a não linearidade dos transistores em alta potência, semelhante acontece para baixas correntes que causam distorção presente em baixas potências. Para encontrar esse ponto comum de distorção em função da corrente realizou-se a simulação para alguns valores de R_o mostrado na Figura 12.

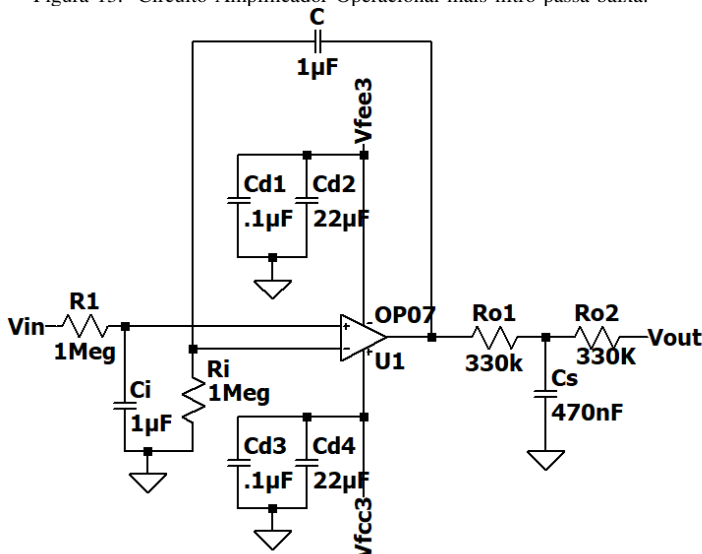
Na Figura 12 pode-se observar que existem pontos de cruzamento entre a distorção em baixa potência 1W e a distorção em alta potência 50W. Adotou-se $R_o = 0,33 \Omega$, para $R_o = 0,47 \Omega$ se obtém melhores valores de THD+N mas pode causar perdas de desempenho devido a resistência ser considerada alta para resistores de saída de amplificadores. Para R_o adotado e uma corrente quiescente de 15,8mA se obtém um Slew Rate 167,68[V/ μ s] e uma THD+N de 0,342%.

4) Servo DC

Segundo Self (2006) Alguns amplificadores podem apresentar tensões de offset na saída devido a desvios térmicos do estágio de entrada ou ao envelhecimento do componente. Uma das vantagens de um servo DC é que a tensão de saída de um amplificador pode ser tão baixa como desejado. É possível injetar o sinal servo na entrada e, neste caso, um integrador inversor padrão pode ser usado.

Devido ao amplificador não ter a realimentação global negativa, se faz necessária a utilização de um servo DC para garantir a remoção de todos os resíduos de sinais DC na saída do amplificador devido ao desbalanceamento do par diferencial utilizado no primeiro estágio. Sinais DC na saída de amplificadores e pré amplificadores podem ser extremamente danoso ao som pois gera um má funcionamento do mesmo e encurtando sua vida útil. A topologia adotada para o servo foi utilizado um amplificador operacional integrador com ganho unitário e um filtro passa baixa na saída para evitar ao máximo qualquer tipo de realimentação, o circuito é apresentado pela Figura 13.

Figura 13. Circuito Amplificador Operacional mais filtro passa baixa.

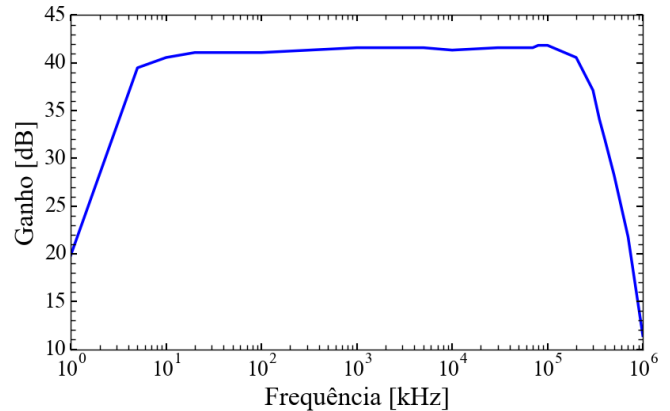


Fonte: Autoria própria.

IV. MEDIDAS DE DESEMPENHO

A resposta em frequência do amplificador medida com o amplificador em 1W de potência de saída, mostrado na Figura 14. Os valores obtidos de frequência de corte superior e inferior foram $F_{ci} = 2,4 \text{ Hz}$ e $F_{cs} = 342 \text{ kHz}$.

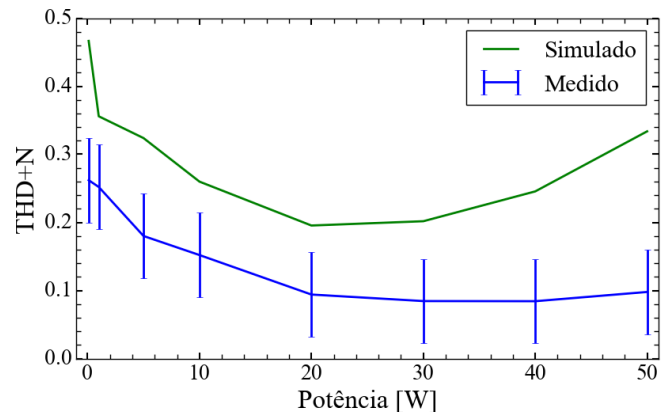
Figura 14. Medida da resposta em frequência P=1W.



Fonte: Autoria própria.

A Figura 15 mostra os dados simulados e medidos de distorção para alguns valores de potência de saída do amplificador. Os valores de distorção simulados foram maiores do que os valores medidos, isso pode ser explicado devido ao modelo Spice utilizado nas simulações do circuito não ser fiel ao transistor na prática.

Figura 15. Distorção harmônica total mais ruído medido e simulado (THD+N) para valores de potência de saída de 1 a 50W.

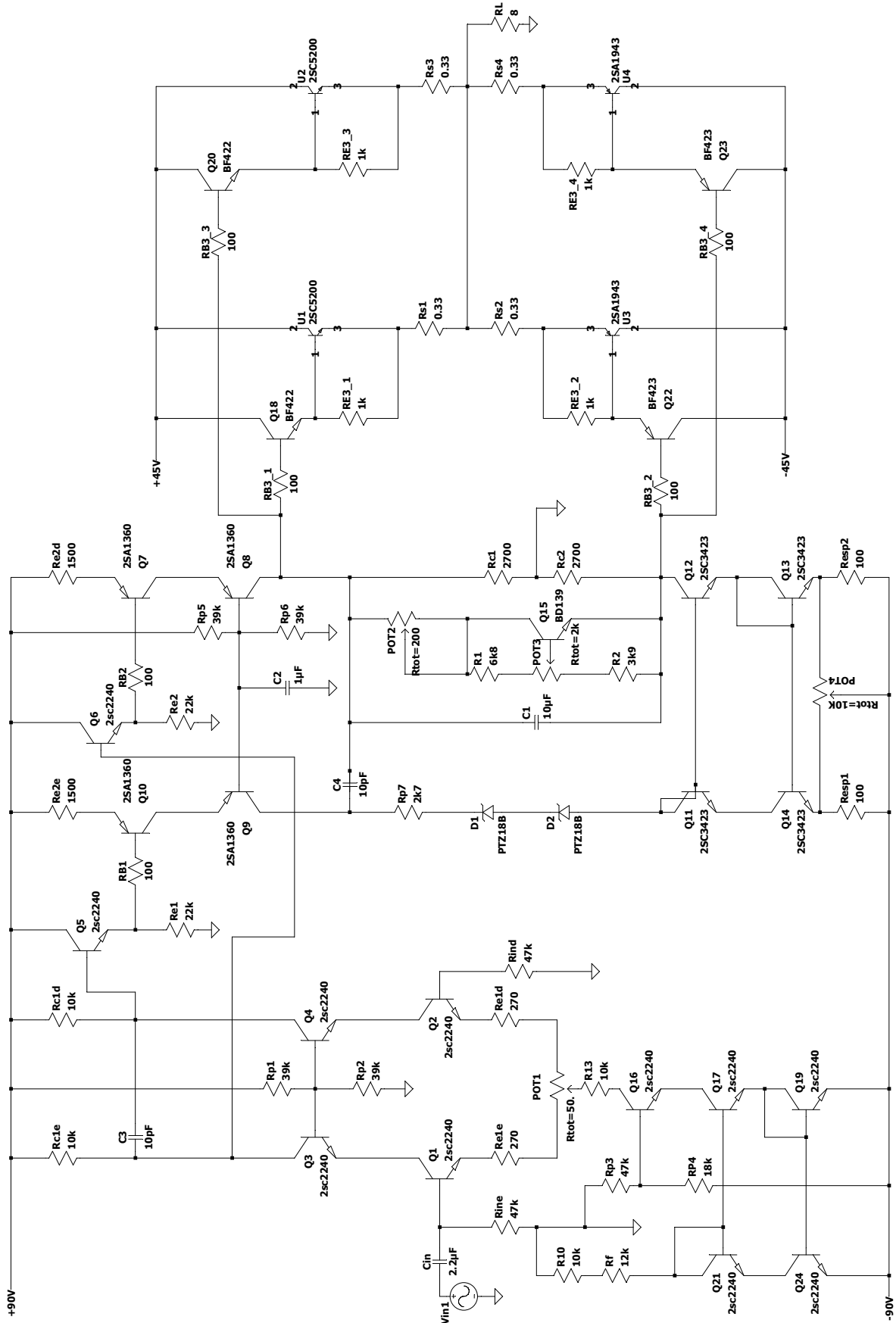


Fonte: Autoria própria.

O circuito final com valores comerciais dos componentes é apresentado na Figura 16 e foi implementado em uma placa de circuito impresso.

Dentre as diversas maneiras de se medir o Slew rate a utilizada neste trabalho será a inserção de um sinal retangular com 2 Volts de pico a pico e frequência de 1kHz na entrada do amplificador e sua resposta é analisada entre 10% a 90% do nível de tensão de subida Δv [V] do sinal de onda retangular gerando um delta de tensão igual a 80% e sua variação no tempo Δt [s]. Conforme pode ser observado na Figura 17.

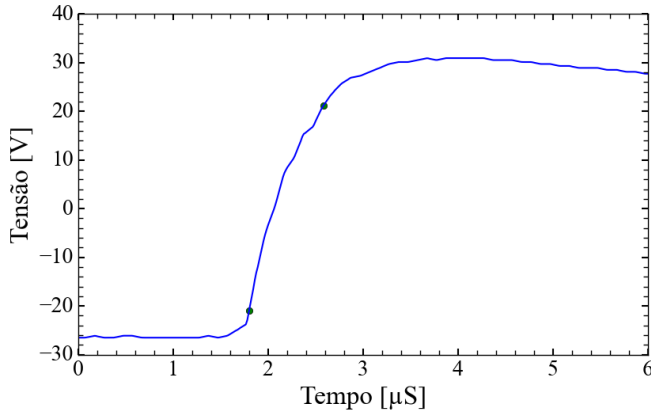
Figura 16. Circuito otimizado do amplificador de áudio.



Fonte: Autoria própria.

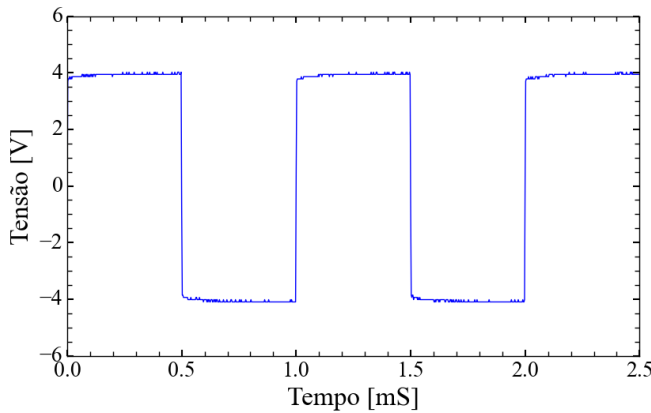
Conforme a Figura 17 o valor obtido de variação de tensão foi de $\Delta v \cong 42,19 \text{ V}$ e variação de tempo $\Delta t \cong 0,785 \mu\text{s}$ o Slew Rate obtido foi de $\text{SR} \cong 53,77 \text{ V}/\mu\text{s}$.

Figura 17. Slew Rate com 50W na carga.



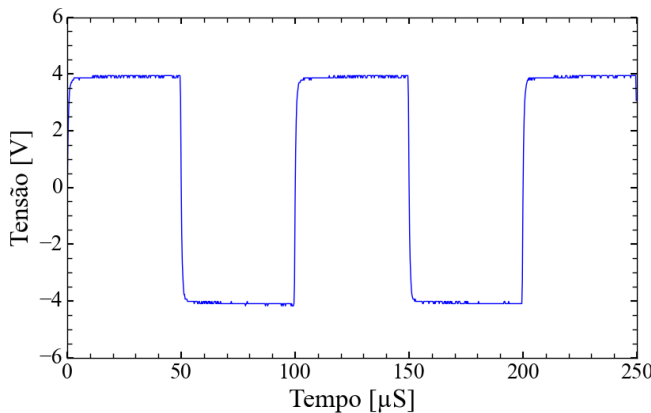
Fonte: Autoria própria.

Figura 18. Forma de onda na saída do amplificador com um sinal retangular de 1kHz e $4V_{pp}$.



Fonte: Autoria própria.

Figura 19. Forma de onda na saída do amplificador com um sinal retangular de 10kHz e $4V_{pp}$.

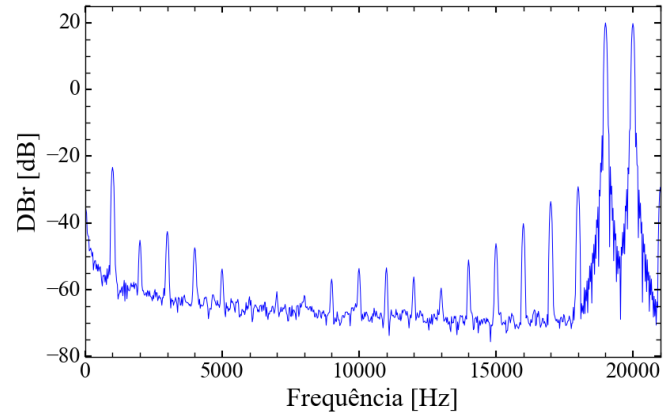


Fonte: Autoria própria.

As Figura 18 e 19 mostram a resposta do amplificador para sinais retangulares fazendo com que o sinal de saída apresente amplitude de $8V_{pp}$ e frequências de 1kHz e 10kHz respectivamente. Pode-se observar que não há nenhum tipo de oscilação ou sinais indesejados de qualquer tipo, para o sinal de 10kHz o tempo de subida foi satisfatório não apresentando deformações consideráveis.

A distorção de intermodulação (IMD) foi medida para verificar a linearidade sem o uso de realimentação negativa global nesta topologia utilizando apenas transistores bipolares de junção. Para medir o IMD, foram utilizados dois sinais senoidais 19kHz e 20kHz foram introduzidos no amplificador de modo que produza 25W cada na saída do amplificador visando revelar a intermodulação de alta frequência a técnica utilizada foi o Twin-Tone IMD resultando no parâmetro CCIF (HONGWEI, 2020). A Figura 20 mostra o espectro de amplitude de saída DBr em função da frequência.

Figura 20. Amplificação de espectro de intermodulação, 19kHz+20kHz a 50W em 8 ohms.



Fonte: Autoria própria.

Segundo Hongwei (2020) a equação 4 e a equação 5 descreve como encontrar o valor de CCIF

$$CCIF = \frac{V_{fh-fl}}{\sqrt{V_{fh}^2 + V_{fl}^2}} [\%] \quad (4)$$

Onde:

- V_{fh} - Valor da amplitude RMS da componente de maior frequência.
- V_{fl} - Valor da amplitude RMS da componente de menor frequência.
- f_l - Valor da amplitude RMS da diferença entre a componentes de menor e maior frequência .

$$CCIF [dB] = 20 * \log_{10}(CCIF) [dB] \quad (5)$$

O paramento CCIF obtido com a equação 4 e a equação 5 para uma potência de 50W foi de 0,00496% (-46.08 dB).

Para fins de comparação, elaborou-se a tabela II onde foi possível observar que o amplificador atendeu todos os requisitos de projeto dos parâmetros otimizados.

Tabela II
COMPARAÇÃO DE MEDIDAS E SIMULAÇÕES PARÂMETROS.

Parâmetro	Requisito	Simulado	Medido
F_{cs} [Hz]	>40k	2,09M	342k
SR [V/ μ s]	>3,6	167,68	53,77
THD+N[%]	<0,5	0,34	0,1

Como podemos observar na tabela II todos os parâmetros atenderam o requisito tanto nas simulações como nos dados medidos. A frequência de corte superior durante a simulação o valor obtido foi de 2,09MHz aproximadamente 52 vezes mais do que foi especificado como requisito na, prática obteve-se 342kHz mais de 8 vezes o que foi especificado. Já esperava-se que na prática o valor de frequência de corte superior fosse menor devido ao efeito miller e as capacitâncias contidas na placa.

O Slew rate durante a simulação o valor obtido foi de 167,68V/ μ s aproximadamente 47 vezes mais do que foi especificado como requisito, na prática obteve-se 53,77 aproximadamente 15 vezes o que foi especificado. Isso é um ótimo valor para esse parâmetro, pois, Duncan (1996) descreve que o valor de Slew Rate deve ser de no mínimo recomendado de slew rate para alcançar uma melhor qualidade sonora deverá ser de 0,5 V/ μ s por volt de pico de saída (V_{op}). Sendo assim na carga na potência máxima do amplificador para uma carga de 8Ω contém um $V_{op}=28,28V$, resultando em um slew rate mínimo de 14,14V/ μ s.

Por fim os dados de distorção harmônica apresentados na tabela II os dados simulados e práticos atenderam o requisito de ficaram abaixo de 0,5 %.

V. CONCLUSÃO

A proposta de desenvolvimento de um amplificador de áudio sem realimentação global utilizando transistores bipolares de junção foi alcançada. Foi possível desenvolver o amplificador utilizando como base o trabalho de Visintin et al. (2022). Os resultados obtidos estavam dentro do esperado para os parâmetros de Slew Rate, Distorção Harmônica e Frequência de corte superior dos quais foram otimizados. Vale ressaltar que é possível otimizar o circuito visando a melhoria de outros parâmetros como o de intermodulação que não apresentou um resultado tão satisfatório.

Devido a ausência do uso da realimentação negativa global para a utilização segura do amplificador é necessária a utilização de um servo de realimentação DC visando retirar a tensão de off-set presente na saída do amplificador de forma automática.

Dentre todos os Principais desafios encontrados no decorrer do projeto, a principal foi realizar a otimização dos circuitos. A interação entre a linguagem de programação python e o software de simulação LTspice foi a melhor solução encontrada para esse problema.

Este presente trabalho assim como Visintin et al. (2022) contribui para futuros estudos de amplificadores de áudio sem realimentação global negativa. O método utilizado para dimensionamento do circuito como também os testes utilizados para o mesmo.

AGRADECIMENTOS

Inicialmente agradeço a Deus pela vida e assim permitir que eu produzisse o presente trabalho.

Ao meu orientador Prof. Dr. Carlos Alberto De Francisco por todos os conhecimentos passados, toda paciência e empenho ao me apoiar sempre estando presente durante toda a execução do projeto.

Ao Sr. José Roberto Esperança, Rafael Marchiori Visintin por todo o auxílio durante a montagem do projeto.

Gostaria de agradecer e reconhecer a Universidade Federal de São Carlos que me deu a oportunidade de desenvolver esse trabalho.

Ao meu pai Benedito Donizetti Martins dos Santos mesmo não podendo me acompanhar durante minha vida me trouxe inspiração e perseverança com seu legado.

Por último, mas com grande importância a minha mãe Rosemary Aparecida de Castro a qual me deu apoio e incentivo durante todas as etapas de minha vida e nunca mediu esforços para que eu pudesse chegar onde estou. Sem seu apoio, estudar na Universidade Federal de São Carlos nunca seria possível, a você se deve grande parte de minhas conquistas atuais e futuras.

REFERÊNCIAS

- ANALOGPLANET Tours darTZeel Factory, Geneva, Switzerland. Analog Planet, 2019. Disponível em: (https://www.youtube.com/watch?v=mNNS_WhiuVs&t=2494s). Acesso em: 02/08/2023.
- BOGART, T. F. *Dispositivos e circuitos Eletrônicos*. 3. ed. [S.l.]: Makron Books, 2001. v. 1.
- DISSIPADORES, H. *Catálogo HS Dissipadores 2023*. 2023. Disponível em: (<https://www.hsdissipadores.com.br/catalogo.pdf>).
- DUNCAN, B. *High Performance Audio Power Amplifiers*. [S.l.]: Elsevier, 1996.
- HONGWEI, W. *Measurements of Various Intermodulation Distortions (IMD, TD+N, DIM) using Multi-Instrument*. Virtins Technology, 2020. Disponível em: (<https://www.virtins.com/doc/Measurements-of-Various-Intermodulation-Distortions-IMD-TD+N-DIM-using-Multi-Instrument.pdf>). Acesso em: 14/08/2023.
- JUNIOR, A. *perntence. Amplificadores operacionais e filtros ativos*. 6. ed. [S.l.]: Bookman, 2003.
- PASS, N. *Audio distortion and feedback*. Pass labs, 2008. Disponível em: (<https://hometheaterhifi.com/editorial/negative-feedback-fact-and-fantasy/>).
- SELF, D. *Audio power amplifier design handbook*. 4. ed. [S.l.]: Newnes, 2006. ISBN 0750680725,9780750680721,0080462790,9780080462790.
- SELF, D. *Audio power amplifier design handbook*. [S.l.]: Focal Press, 2009.
- SELF, D. et al. *Audio engineering: know it all*. [S.l.]: Newnes, 2009. v. 1.
- VISINTIN, R. M. et al. A design methodology for audio amplifiers with no global negative feedback: proposal and validation. *Semina: Ciências Exatas e Tecnológicas*, v. 43, n. 2, p. 105–114, Nov. 2022. Disponível em: (<https://ojs.uel.br/revistas/uel/index.php/semexatas/article/view/46530>).