

UNIVERSIDADE FEDERAL DE SÃO CARLOS  
CENTRO DE CIÊNCIAS EXATAS E DE TECNOLOGIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

Cassiano Sanchez

**Projeto, implementação e testes de um  
amplificador de áudio de alta fidelidade para  
fones de ouvido**

São Carlos-SP

2023

Cassiano Sanchez

## **Projeto, implementação e testes de um amplificador de áudio de alta fidelidade para fones de ouvido**

Trabalho de conclusão de curso apresentado ao Departamento de Engenharia Elétrica do Centro de Ciências Exatas e de Tecnologia como requisito parcial para a obtenção do título de Bacharel em Engenharia Elétrica pela Universidade Federal de São Carlos.

Orientação Prof. Dr. Carlos Alberto De Francisco

São Carlos-SP

2023



# Agradecimentos

À minha família pelo apoio incondicional.

Ao Prof. Dr. Carlos Alberto De Francisco que durante todo o processo de execução deste trabalho compartilhou seus conhecimentos com atenção e paciência.



# Resumo

Nesta monografia, foi desenvolvido um amplificador de áudio de alta fidelidade com controle de tonalidade para fones de ouvido. Os circuitos são construídos em placas de circuito impresso utilizando componentes discretos. Topologias foram determinadas inicialmente para serem simuladas e testadas. Um protótipo foi montado em uma caixa metálica de alumínio com botões de ligar, desligar e conectores. Os resultados obtidos foram satisfatórios, o amplificador apresentou distorções abaixo de 0,5%, frequência de corte superior acima de 20kHz e slew rate acima do mínimo necessário. O projeto atendeu a todos os requisitos inicialmente determinados.

**Palavras-chave:** Amplificador. Áudio. Fone de Ouvidos.

# Abstract

In this monograph, a high fidelity audio amplifier with tone control for headphones was developed. Circuits are built on printed circuit boards using discrete components. Topologies were initially determined to be simulated and tested. A prototype was assembled in an aluminum metallic box with on and off buttons and connectors. The results obtained were satisfactory, the amplifier presented distortions below 0.5%, upper cutoff frequency above 20kHz and slew rate above the minimum required. The project met all the requirements initially determined.

**Keywords:** Amplifier. Audio. Headphones.

# Lista de ilustrações

Figura 1 – Amplificador Fone Pro-Ject Head Box S2. . . . .	12
Figura 2 – Amplificador HiFi amp. . . . .	13
Figura 3 – Tensão de saída $V_o$ de um amplificador classe A em função do tempo. . . . .	14
Figura 4 – Amplificador Emissor-comum TBJ . . . . .	15
Figura 5 – Tensão na saída do amplificador classe B. . . . .	16
Figura 6 – Configuração push-pull. . . . .	16
Figura 7 – Distorção de <i>crossover</i> em amplificadores classe B <i>push-pull</i> . . . . .	17
Figura 8 – Circuito amplificador classe AB. . . . .	17
Figura 9 – Diagrama de blocos do projeto do amplificador de áudio. . . . .	20
Figura 10 – Circuito para teste do transformador. . . . .	23
Figura 11 – Topologia escolhida para o regulador de tensão. . . . .	24
Figura 12 – Topologia do primeiro estágio. . . . .	28
Figura 13 – Modelo de pequeno sinais. . . . .	28
Figura 14 – Potência Dissipada nos transistores do primeiro estágio para correntes de polarização de 0,5mA a 3mA e para tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	32
Figura 15 – Temperatura de junção dos transistores do primeiro estágio para correntes de polarização de 0,5mA a 3mA e para tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	32
Figura 16 – Ganhos máximos obtidos no primeiro estágio para correntes de polarização de 0,5mA a 3mA e para tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	33
Figura 17 – Distorção com uma entrada senoidal de de $20mV_p$ , ganho 8 e tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	33
Figura 18 – Distorção com uma entrada senoidal de de $20mV_p$ , ganho 9 e tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	34
Figura 19 – Distorção com uma entrada senoidal de de $20mV_p$ , ganho 10 e tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	34
Figura 20 – SR para ganho 8 e tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	35
Figura 21 – SR para ganho 10 e tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	35
Figura 22 – Frequência de corte para ganho 8 e tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	36
Figura 23 – Frequência de corte para ganho 10 e tensões $V_{RD}$ no resistor $R_d$ de 5V, 6V e 7V. . . . .	36
Figura 24 – Topologia do circuito do segundo estágio. . . . .	38
Figura 25 – Modelo de pequenos sinais para análise de ganho do segundo estágio. . . . .	38

Figura 26 – $F_{cs}$ do segundo estágio em função do ganho $A_V$ e da corrente de polarização.	40
Figura 27 – %THD do segundo estágio em função do ganho $A_V$ e da corrente de polarização. . . . .	40
Figura 28 – SR do segundo estágio em função do ganho $A_V$ e da corrente de polarização.	40
Figura 29 – Topologia do circuito do terceiro estágio. . . . .	42
Figura 30 – Diagrama de um amplificador realimentado: tensão em série. . . . .	43
Figura 31 – Efeito da realimentação na largura de banda do amplificador. . . . .	45
Figura 32 – Efeito da realimentação na largura de banda do amplificador. . . . .	46
Figura 33 – Representação do amplificador de áudio em malha fechada. . . . .	47
Figura 34 – Resposta em frequência sem capacitor de compensação. . . . .	47
Figura 35 – Resposta em frequência com capacitor de compensação. . . . .	48
Figura 36 – Topologia completa do amplificador projetado. . . . .	49
Figura 37 – Topologia escolhida para o circuito controlador de tom Baxandall. . . .	50
Figura 38 – Circuito da malha de agudos. . . . .	51
Figura 39 – Circuito da malha de agudos com o Pa na posição 1. . . . .	51
Figura 40 – Circuito da malha de agudos com o Pa na posição 2. . . . .	53
Figura 41 – Circuito da malha de graves. . . . .	54
Figura 42 – Circuito da malha de graves com o potenciômetro na posição 1. . . . .	54
Figura 43 – Circuito da malha de graves com o potenciômetro na posição 2. . . . .	55
Figura 44 – Resposta em frequência em malha fechada. . . . .	62
Figura 45 – %THD do amplificador em função da potência. . . . .	64
Figura 46 – Saída do amplificador para ondas retangulares de 1kHz e 10kHz. . . . .	64
Figura 47 – Resposta em frequência simulada e prática do circuito Baxandall. . . .	65
Figura 48 – Fonte de alimentação (direita) e amplificador (esquerda) montados dentro das caixas metálicas. . . . .	66

# Lista de tabelas

Tabela 1 – Requisitos de projeto do amplificador de áudio. . . . .	20
Tabela 2 – Valores medidos do teste do transformador. . . . .	23
Tabela 3 – Modelo e parâmetros dos transistores. . . . .	25
Tabela 4 – Valores dos componentes utilizados. . . . .	26
Tabela 5 – Valores simulados dos parâmetros do regulador com carga de $220\Omega$ . . .	26
Tabela 6 – Parâmetros dos transistor BSS 139 medidos na placa. . . . .	30
Tabela 7 – Parâmetros dos transistor BSS 139 simulados. . . . .	31
Tabela 8 – Parâmetros obtidos do transistor BSS 139. . . . .	31
Tabela 9 – Parâmetros escolhidos para o primeiro estágio. . . . .	37
Tabela 10 – Parâmetros escolhidos para o segundo estágio. . . . .	41
Tabela 11 – Parâmetros de desempenho do terceiro estágio em malha aberta obtidos para $R_0$ de $0,47\Omega$ e corrente quiescente de $50\text{mA}$ . . . . .	41
Tabela 12 – Parâmetros de desempenho do amplificador em malha fechada. . . . .	48
Tabela 13 – Parâmetros práticos da fonte de alimentação sem carga. . . . .	60
Tabela 14 – Parâmetros simulados e práticos da fonte de alimentação com carga de $220\Omega$ . . . . .	60
Tabela 15 – Verificação do ganho e $F_{cs}$ do primeiro estágio. . . . .	61
Tabela 16 – Verificação do ganho e $F_{cs}$ do segundo estágio. . . . .	61
Tabela 17 – Verificação do ganho e $F_{cs}$ do terceiro estágio em malha aberta. . . . .	61
Tabela 18 – Ganho, $F_{cs}$ , $F_{ci}$ e SR do terceiro estágio em malha fechada. . . . .	63
Tabela 19 – Distorção de intermodulação. . . . .	63
Tabela 20 – Distorção Harmônica Total. . . . .	64

# Sumário

<b>1</b>	<b>INTRODUÇÃO</b>	<b>12</b>
<b>1.1</b>	<b>JUSTIFICATIVA</b>	<b>13</b>
<b>1.2</b>	<b>OBJETIVOS</b>	<b>13</b>
1.2.1	GERAIS	13
1.2.2	ESPECÍFICOS	13
<b>2</b>	<b>FUNDAMENTAÇÃO TEÓRICA</b>	<b>14</b>
<b>2.1</b>	<b>AMPLIFICADORES CLASSE A</b>	<b>14</b>
<b>2.2</b>	<b>AMPLIFICADORES CLASSE B</b>	<b>15</b>
<b>2.3</b>	<b>AMPLIFICADORES CLASSE AB</b>	<b>17</b>
<b>2.4</b>	<b>DISTORÇÃO</b>	<b>18</b>
<b>2.5</b>	<b>DISTORÇÃO HARMÔNICA</b>	<b>18</b>
<b>2.6</b>	<b>TAXA DE VARIAÇÃO DE TENSÃO</b>	<b>18</b>
<b>3</b>	<b>PROJETO E SIMULAÇÃO DO AMPLIFICADOR DE ÁUDIO.</b>	<b>20</b>
<b>3.1</b>	<b>PROJETO E SIMULAÇÃO DA FONE DE ALIMENTAÇÃO.</b>	<b>21</b>
3.1.1	TRANSFORMADOR	21
3.1.2	REGULADOR	24
<b>3.2</b>	<b>PROJETO E SIMULAÇÃO DO AMPLIFICADOR DE ÁUDIO</b>	<b>27</b>
3.2.1	PRIMEIRO ESTÁGIO	27
3.2.2	SEGUNDO ESTÁGIO	37
3.2.3	TERCEIRO ESTÁGIO	41
3.2.3.1	CIRCUITO EM MALHA ABERTA	41
3.2.3.2	CIRCUITO EM MALHA FECHADA	42
3.2.3.2.1	GANHO DE TENSÃO	42
3.2.3.2.2	IMPEDÂNCIA DE ENTRADA E DE SAÍDA	44
3.2.3.2.3	RESPOSTA EM FREQUÊNCIA	45
3.2.3.2.4	MARGEM DE GANHO E MARGEM DE FASE	45
3.2.3.3	ANÁLISE DO AMPLIFICADOR PROJETADO EM MALHA FECHADA	46
<b>3.3</b>	<b>PROJETO E SIMULAÇÃO DO CONTROLADOR DE TOM BAXANDALL</b>	<b>50</b>
3.3.1	ANÁLISE DO CIRCUITO BAXANDALL	50
3.3.1.1	ANÁLISE DA MALHA DE AGUDOS	51
3.3.1.2	ANÁLISE DA MALHA DE GRAVES	53
3.3.2	PROJETO DO CIRCUITO BAXANDALL	56
3.3.3	MALHA DE GRAVES	56

3.3.4	MALHA DE AGUDOS . . . . .	58
<b>4</b>	<b>MONTAGEM E TESTES DOS CIRCUITOS PROJETADOS . . . . .</b>	<b>60</b>
<b>4.1</b>	<b>FONTE DE ALIMENTAÇÃO . . . . .</b>	<b>60</b>
<b>4.2</b>	<b>AMPLIFICADOR DE ÁUDIO . . . . .</b>	<b>61</b>
4.2.1	AMPLIFICADOR EM MALHA ABERTA . . . . .	61
4.2.2	AMPLIFICADOR EM MALHA FECHADA . . . . .	62
<b>4.3</b>	<b>BAXANDALL . . . . .</b>	<b>65</b>
<b>4.4</b>	<b>MONTAGEM . . . . .</b>	<b>66</b>
<b>5</b>	<b>CONCLUSÃO . . . . .</b>	<b>67</b>
	<b>REFERÊNCIAS . . . . .</b>	<b>68</b>
	<b>APÊNDICE A – DIMENSIONAMENTO DE DISSIPADORES DE CALOR . . . . .</b>	<b>69</b>
<b>A.1</b>	<b>FONTE DE ALIMENTAÇÃO . . . . .</b>	<b>69</b>
<b>A.2</b>	<b>AMPLIFICADOR . . . . .</b>	<b>69</b>

# 1 INTRODUÇÃO

Desde a criação dos amplificadores de áudio em 1909 por Lee De Forest ([BARROS, 2019](#)), esses circuitos eletrônicos vêm cada vez mais sendo utilizados, visto que, em nossas sociedades a quantidade de dispositivos eletrônicos que produzem som aumentaram. A facilidade que a internet, junto aos aplicativos, proporciona para ouvir músicas também alterou o estilo de vida moderno. Hoje é comum ver pessoas ouvindo músicas, jogando jogos eletrônicos em aparelhos celulares, computadores dentre outros dispositivos, utilizando fones de ouvido.

Porém, nem sempre a qualidade do som transmitido por esses dispositivos é elevada e é nesse contexto que surgem os amplificadores de áudio para fones de ouvido. Há várias opções desse dispositivo no mercado, porém, essas opções estão em dois extremos de preço e valor, ou possuem elevado valor e com alta fidelidade ou são de péssima qualidade e com preço relativamente baixo. A fim de comparação, a Figura 1 ilustra um amplificador de mil cento e cinquenta reais ([PROJECT, 2023](#)), e a Figura 2 ilustra um amplificador de vinte e seis reais ([CENTURY3CTECH, 2023](#)).

Figura 1 – Amplificador Fone Pro-Ject Head Box S2.



Fonte: Página da htclick na internet.

Figura 2 – Amplificador HiFi amp.



Fonte: Aliexpress.

## 1.1 JUSTIFICATIVA

Diante do fato de que os preços dos amplificadores disponíveis no mercado estarem em dois extremos de preço e qualidade, ou de baixo custo e de má qualidade ou preço elevado e com muita qualidade, surgiu a ideia de criar um novo produto com preço intermediário e com uma ótima qualidade.

## 1.2 OBJETIVOS

### 1.2.1 GERAIS

O objetivo geral do trabalho é projetar um amplificador de áudio estéreo em classe AB de 2 Watts de potência para fones de ouvido com controle de tonalidade e uma fonte de alimentação de corrente contínua.

### 1.2.2 ESPECÍFICOS

Os objetivos específicos do trabalho são listados a seguir:

- Projetar e simular a fonte de alimentação CC para fornecer  $\pm 24V$ ;
- Projetar e simular o circuito controlador de tonalidade Baxandall;
- Projetar e simular o amplificador de classe AB realimentado e com ganho 11;
- Montar um protótipo funcional.

## 2 FUNDAMENTAÇÃO TEÓRICA

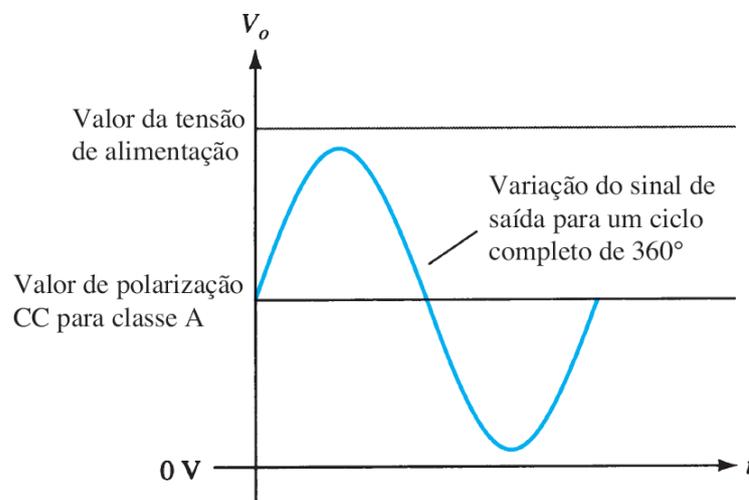
Uma das formas de classificar amplificadores é comparando a excursão do sinal de saída com o sinal de entrada. As classes de amplificadores indicam o quanto o sinal de saída varia em um ciclo de operação para um ciclo completo do sinal de entrada que, geralmente, é um sinal senoidal (BOYLESTAD; NASHELSKY, 2013). As classes mais utilizadas em amplificadores de áudio são as classes A, B e AB que são discutidas a seguir.

### 2.1 AMPLIFICADORES CLASSE A

Nos amplificadores de classe A os componentes eletrônicos são continuamente polarizados, logo, a corrente flui em todos os dispositivos ininterruptamente. Com isso, as não linearidades de ligá-los e desligá-los são evitadas (SELF et al., 2009) e, por isso, o circuito proporciona alta fidelidade. A Figura 3 ilustra a tensão de saída de um amplificador classe A. O ponto de polarização CC de um amplificador classe A deve ser maior que zero em todo o ciclo de trabalho, permitindo que a onda de saída possa excursionar tanto superiormente, quanto inferiormente, sem que seja limitada pelo valor da fonte de alimentação. Nessa classe de operação o sinal de saída varia de  $360^\circ$  do sinal de entrada como pode ser observado na Figura 3.

A eficiência em potência de um amplificador pode ser definida como o quociente entre a potência de saída e a potência de entrada (BOYLESTAD; NASHELSKY, 2013). Em amplificadores classe A como os componentes eletrônicos são continuamente polarizados há uma grande dissipação de potência e eficiência máxima é de somente 25%.

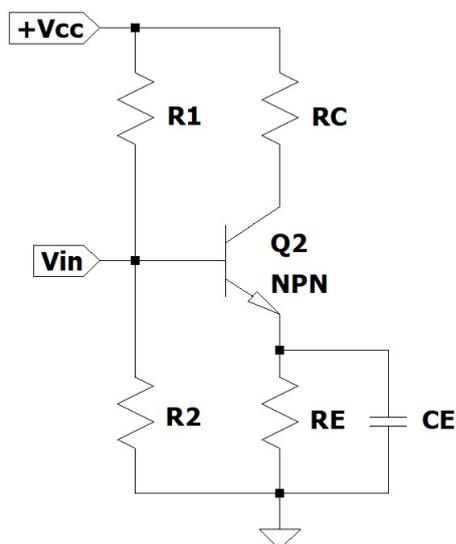
Figura 3 – Tensão de saída  $V_o$  de um amplificador classe A em função do tempo.



Fonte: Boylestad e Nashelsky, 2013, p. 567

A Figura 4 ilustra um exemplo de amplificador classe A emissor-comum com transistor bipolar de junção e resistores de coletor  $R_C$  e de emissor  $R_E$ , os resistores  $R_1$  e  $R_2$  formam um divisor de tensão para polarização o transistor.

Figura 4 – Amplificador Emissor-comum TBJ

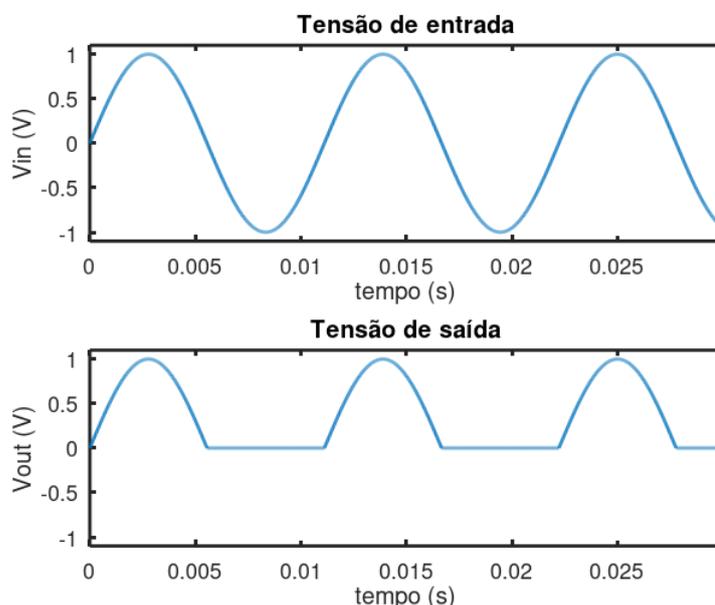


Fonte: Autoria própria.

## 2.2 AMPLIFICADORES CLASSE B

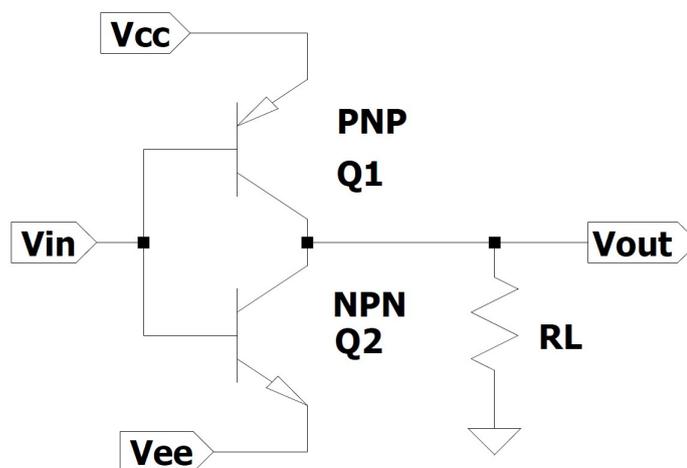
Em um circuito amplificador classe B o sinal de saída varia durante metade do ciclo do sinal de entrada, ou seja,  $180^\circ$  do sinal. Logo, o ponto de polarização está em  $0V$ . A Figura 5 ilustra o sinal de entrada e o sinal de saída do amplificador classe B, é possível observar que há somente um semiciclo. Como é observado na Figura 5, o sinal de saída não é uma reprodução fiel do sinal de entrada, portanto, são necessárias duas operações classe B, uma para o semiciclo positivo e outra para o semiciclo negativo de saída. Dessa forma, um sinal de saída que varie durante os  $360^\circ$  de operação pode ser obtido (BOYLESTAD; NASHELSKY, 2013). A conexão que permite isso é nomeada de *push-pull*, ilustrada na Figura 6, nela o transistor Q1 conduz o semiciclo positivo e o transistor Q2 conduz o semiciclo negativo, esses sinais são aplicados na carga  $R_L$ .

Figura 5 – Tensão na saída do amplificador classe B.



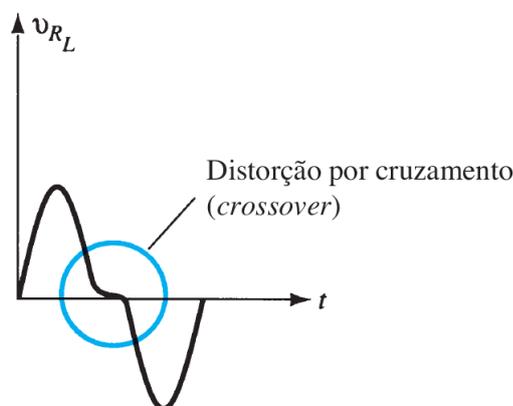
Fonte: Autoria própria.

Figura 6 – Configuração push-pull.



Fonte: Autoria própria.

Em amplificadores em classe B *push-pull*, durante a passagem do semiciclo positivo do sinal de saída para o semiciclo negativo do sinal de saída há uma distorção causada pelo chaveamento imperfeito de um transistor ligado para o transistor cortado na condição em que a tensão de entrada é zero, essa distorção é chamada de distorção por cruzamento ou *crossover*. A Figura 7 ilustra o efeito em um sinal de saída. Os amplificadores classe AB apresentados a seguir utilizam técnicas que eliminam quase que totalmente esse efeito indesejado.

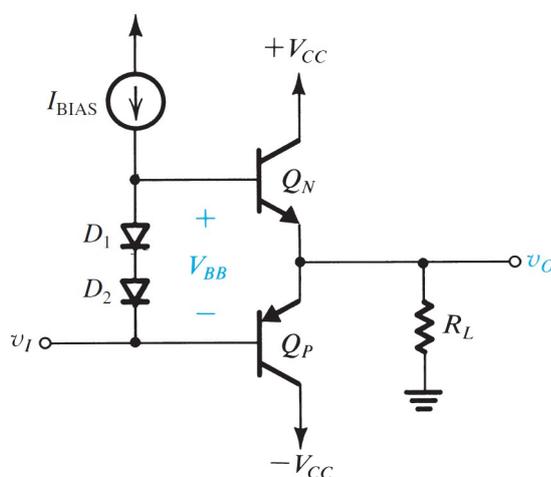
Figura 7 – Distorção de *crossover* em amplificadores classe B *push-pull*.

Fonte: Autoria própria.

## 2.3 AMPLIFICADORES CLASSE AB

A Figura 8 ilustra um amplificador em classe AB composto pelos transistores *push-pull*  $Q_N$  e  $Q_P$ , os diodos  $D_1$  e  $D_2$  e o resistor  $R_L$  que representa a carga. Nesse circuito a distorção por cruzamento pode ser praticamente eliminada polarizando os transistores  $Q_N$  e  $Q_P$  com uma pequena corrente, isso é realizado pelos diodos e  $D_1$  e  $D_2$  que são polarização pela fonte de corrente  $I_{BIAS}$ . Portanto, o sinal de saída varia entre  $180^\circ$  e  $360^\circ$  do ciclo do sinal de entrada e a distorção por cruzamento é praticamente eliminada. Como ambos os transistores estão conduzindo, uma pequena dissipação de energia é adicionada e ela pode ser pequena o suficiente para não afetar consideravelmente a eficiência do circuito (SEDRA et al., 2015).

Figura 8 – Circuito amplificador classe AB.



Fonte: Sedra e Smith, 2015, p. 940.

Após a apresentação das classes de operações de amplificadores, a seguir são apresentadas os parâmetros de desempenho que serão utilizados para analisar o amplificador projetado.

## 2.4 DISTORÇÃO

Distorções podem ocorrer em qualquer classe de operação de amplificadores, em um amplificador real sempre existirá distorções. Isso ocorre porque os dispositivos podem possuir características não lineares e, nesse caso, ocorrem distorções não lineares.

## 2.5 DISTORÇÃO HARMÔNICA

Um amplificador ideal deve ser capaz de amplificar um sinal senoidal puro, porém, isso não ocorre e sempre há distorções nos amplificadores. Para descrever formas de ondas distorcidas e periódicas é utilizada a análise de Fourier. Essa análise descreve qualquer onda periódica em termos da componente de frequência fundamental e de componentes de frequência que são múltiplos inteiros da frequência fundamental, a essas componentes é dado o nome de componentes harmônicas (BOYLESTAD; NASHELSKY, 2013). Por exemplo, se aplicar uma senoide de frequência 1kHz na entrada de um amplificador, irão aparecer componentes nas frequências de 2kHz, 3kHz, 4kHz e assim por diante. A frequência de 1kHz é a fundamental e as frequências de múltiplos inteiros são os componentes harmônicos.

A distorção harmônica pode ser quantificada pela Equação 2.1, onde  $D_N$  é a porcentagem de distorção da  $n$ -ésima harmônica,  $A_1$  é amplitude da frequência fundamental e  $A_N$  é a amplitude da  $n$ -ésima componente harmônica.

$$\%D_n = \left( \frac{|A_n|}{|A_1|} \right) \times 100\% \quad (2.1)$$

A distorção harmônica total, do inglês, "*Total Harmonic Distortion*", é definida na Equação 2.2, onde  $D_2$  até  $D_N$  são os componentes de distorção harmônica calculados na Equação 2.1.

$$\%THD = \sqrt{D_2^2 + D_3^2 + \dots + D_n^2} \times 100\% \quad (2.2)$$

## 2.6 TAXA DE VARIAÇÃO DE TENSÃO

A taxa de variação de tensão, SR, do inglês, "*Slew Rate*", pode ser definida como o quão rápido a tensão de saída de um amplificador pode alterar quando sinais de grande amplitude são aplicados. A unidade de medida é em Volts por micro segundos [V/us] (CORDELL, 2011). Quando um amplificador não atinge um valor de SR mínimo, a tensão de saída não consegue variar na mesma taxa que o sinal de entrada e distorções ocorrem no sinal de saída. A Equação 2.3 ilustra o cálculo para se determinar o SR mínimo para

que não existam distorções no sinal de saída (SELF, 2013).

$$SR_{\text{mín}} = 2\pi V_P f_{\text{máx}} \quad [V/s] \quad (2.3)$$

Onde  $V_P$  é a tensão de pico do sinal e  $f_{\text{máx}}$  é a frequência máxima do sinal que em áudio é 20kHz. A Equação 2.4 mostra a equação de um sinal senoidal em função da amplitude  $V_P$ , da frequência  $\omega$  e do tempo  $t$ .

$$V_{\text{out}} = V_P \sin(\omega t) \quad (2.4)$$

Derivando a Equação 2.4 em função do tempo.

$$SR_{\text{mín}} = \frac{dV_P \sin(\omega t)}{dt} \quad (2.5)$$

Obtém-se a Equação 2.6:

$$SR_{\text{mín}} = \omega V_P \cos(\omega t) \quad (2.6)$$

Substituindo  $\omega$  por  $2\pi f_{\text{máx}}$  tem-se:

$$SR_{\text{mín}} = 2\pi f V_P \cos(\omega t) \quad (2.7)$$

A Equação 2.7 mostra que a taxa de variação da tensão depende da frequência e do cosseno de  $\omega t$ , e o ponto onde essa taxa de variação é máxima é quando a frequência é máxima e quando o cosseno é um.

$$SR_{\text{mín}} = 2\pi V_P f_{\text{máx}} \quad (2.8)$$

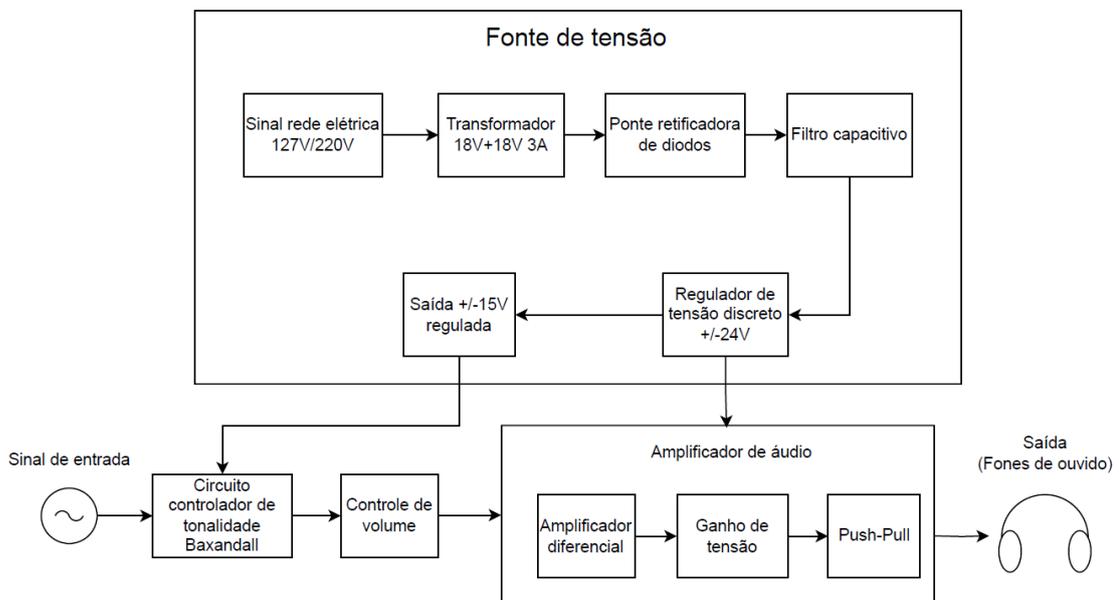
Portanto, a Equação 2.8 mostra que o SR mínimo para que não existam distorções no amplificador deve ser o valor no qual a taxa de variação da tensão de um sinal senoidal é máxima.

Foram apresentadas as definições dos parâmetros de desempenho de um amplificador, a seguir é apresentado diagrama de blocos do projeto do amplificador de áudio.

### 3 PROJETO E SIMULAÇÃO DO AMPLIFICADOR DE ÁUDIO.

A Figura 9 ilustra o diagrama de blocos do projeto todo. O projeto é formado por três componentes: amplificador de áudio, pelo circuito controlador de tonalidade e por uma fonte de alimentação CC. A fonte de alimentação projetada deverá fornecer a tensão e a corrente drenada pelos circuitos e o amplificador deverá atender os requisitos apresentados na Tabela 1 para que opere dentro da faixa audível e tenha THD reduzida e menor que 0,5%.

Figura 9 – Diagrama de blocos do projeto do amplificador de áudio.



Fonte: Autoria própria

Tabela 1 – Requisitos de projeto do amplificador de áudio.

Parâmetros de desempenho	Valor
Frequência de corte superior em malha aberta [kHz]	20
Frequência de corte superior em malha fechada [kHz]	40
%Distorção harmônica total	< 0,5%
Slew rate [V/us]	>1,45

Fonte: Autoria própria.

Foi apresentado o diagrama de blocos do projeto, a seguir é iniciado o projeto da fonte de alimentação.

## 3.1 PROJETO E SIMULAÇÃO DA FONE DE ALIMENTAÇÃO.

Para alimentar os circuitos que compõem o projeto foi escolhida uma fonte de alimentação linear; pois, como se trata de uma aplicação de áudio, fontes chaveadas nem sempre são uma escolha adequada, por produzirem ruídos que afetam a fidelidade do amplificador projetado. Por finalidade educacional, foi determinado o projeto de um regulador de tensão transistorizado e realizado com componentes discretos, pois o processo de projetar e testar o circuito incrementa o conhecimento adquirido pelo discente, em comparação com a utilização de reguladores integrados comerciais prontos.

Para projetar o regulador discretizado foi necessário obter os parâmetros necessários do transformador comercial para poder utilizá-los na simulação, a seguir é feito esse estudo.

### 3.1.1 TRANSFORMADOR

Como o objetivo é projetar um amplificador de 2 Watts de potência e sabendo que resistência da carga que representa o fone de ouvido é de  $32\Omega$ , foram utilizadas essas informações para calcular a corrente drenada pelos circuitos amplificadores e, dessa forma, especificar os parâmetros corretos para o transformador. A Equação 3.1 mostra a relação para o cálculo da potência, onde  $P_o$  é a potência do amplificador,  $I_c$  é a corrente na carga e  $R_c$  é o valor da resistência da carga.

$$P_o = I_c^2 \times R_c \quad (3.1)$$

Foram utilizadas as informações anteriores de que a potência do amplificador será de 2W e a resistência da carga é de  $32\Omega$ , e esses valores foram substituídos na Equação 3.1 para encontrar o valor da corrente drenada pelos circuitos.

$$2W = I_c^2 \times 32\Omega \quad (3.2)$$

A Equação 3.2 foi desenvolvida e encontrou-se a corrente drenada pelo amplificador.

$$I_c = \sqrt{\left(\frac{2W}{32\Omega}\right)} \quad (3.3)$$

$$I_c = 0,25A \quad (3.4)$$

Como o amplificador é estéreo a corrente drenada total é duas vezes a corrente  $I_c$ :

$$I_t = 0,5A \quad (3.5)$$

Após encontrar a corrente drenada pelos amplificadores é necessário encontrar a tensão de pico a pico na saída de amplificador para poder dimensionar o valor da

tensão nominal do transformador. As equações de 3.6 a 3.9 demonstram os cálculos para determinar a tensão de pico a pico na saída de amplificador em classe AB (BOYLESTAD; NASHELSKY, 2013). A Equação 3.6 ilustra a relação entre a potência do amplificador  $P_o$ , a resistência da carga  $R_L$  e a tensão de pico a pico na carga  $V_{P-P}$ .

$$P_o = \frac{V_{P-P}^2}{8R_L} \quad (3.6)$$

O termo a ser calculado  $V_{P-P}$  foi isolado e obteve-se a Equação 3.7.

$$V_{P-P} = \sqrt{8P_o R_L} \quad (3.7)$$

Foram substituídos os valores da potência do amplificador e da resistência da carga e obteve-se a Equação 3.8.

$$V_{P-P} = \sqrt{8 \times 2W \times 32\Omega} \quad (3.8)$$

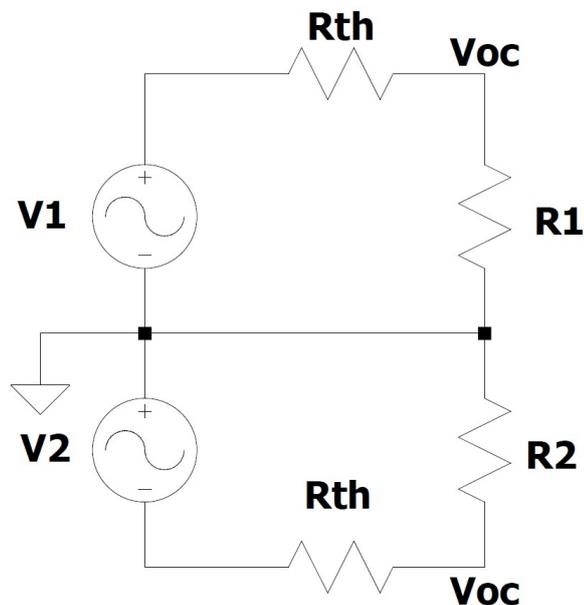
O valor da tensão de pico a pico na carga é de:

$$V_{P-P} = 22,62V \quad (3.9)$$

Com os resultados das Equações 3.5 e 3.9 foi escolhido um transformador comercial de 18  $V_{rms}/3A$  e com derivação central pois ele consegue fornecer uma corrente seis vezes maior que a drenada para os circuitos e a tensão de pico a pico é 100% superior a apresentada na saída dos amplificadores.

Para modelar o transformador comercial comprado foi utilizado o circuito da Figura 10. O objetivo do teste foi encontrar os valores das resistências dos enrolamentos do transformador para adicioná-las na simulação do regulador de tensão. Foi medida a tensão sem carga  $V_{OC}$ , a tensão com carga  $V_C$  e a corrente com carga  $I_C$  utilizando resistores  $R_1$  e  $R_2$  de  $47\Omega$ . A Tabela 2 ilustra os resultados obtidos, nela é possível observar que a tensão em vazio do transformador é de 19,9V e não 18V como especificado no produto. Isso ocorre porque o transformador foi projetado para ser conectado ao valor  $110V_{rms}$ , mas no Brasil a tensão da rede é  $127V_{rms}$ , o que explica o aumento de 15% na tensão em vazio.

Figura 10 – Circuito para teste do transformador.



Fonte: Autoria própria.

Tabela 2 – Valores medidos do teste do transformador.

Grandeza Medida	Valor
Tensão em vazio $V_{OC}$ [V]	19,9
Tensão com carga $V_C$ [V]	19,0
Corrente $I_C$ [A]	0,382
R1 e R2 [ $\Omega$ ]	47

Fonte: Autoria própria.

A Equação 3.10 ilustra a relação para calcular a resistência de Thévenin  $R_{TH}$ , que representa o valor da resistências dos enrolamentos do transformador.

$$R_{TH} = \frac{V_{OC} - V_C}{I_C} \quad (3.10)$$

Aplicando os valores da Tabela 2 na Equação 3.10 obtém-se a Equação 3.11.

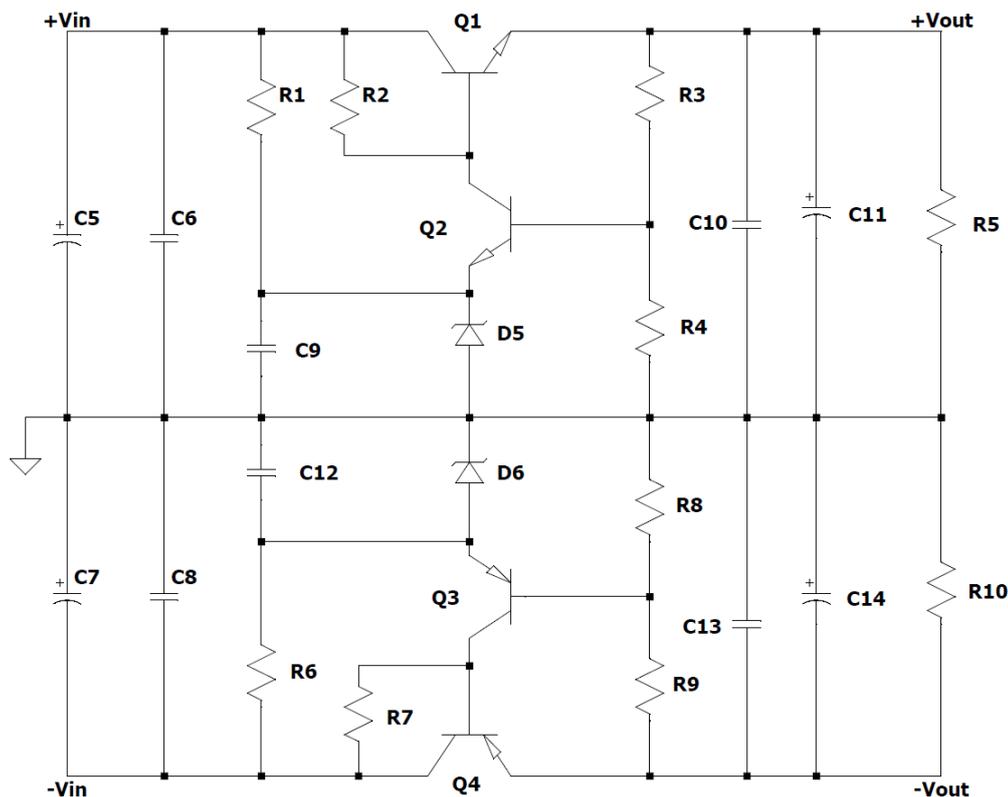
$$R_{TH} = \frac{19,9 - 19,0}{0,382} = 2,1\Omega \quad (3.11)$$

De posse do valor de  $R_{TH}$  foi possível implementar um circuito da Figura 10 no simulador para representar o transformador. A seguir é apresentado o processo de projeto do regulador de tensão.

### 3.1.2 REGULADOR

A topologia escolhida para o regulador de tensão é ilustrada na Figura 11, essa topologia foi baseada no circuito regulador do tipo série melhorado do livro (BOYLESTAD; NASHELSKY, 2013).

Figura 11 – Topologia escolhida para o regulador de tensão.



Fonte: Autoria própria

A tensão elétrica na saída do circuito é calculada por meio do divisor de tensão formado pelos resistores R3 e R4 para a tensão positiva e R8 e R9 para a negativa. Nesse circuito, a tensão no resistor R4 é fixada pelos valor da tensão do diodo zener D5 e da tensão da junção PN do transistor Q2. E a tensão no resistor R8 é fixada pelo valor da tensão do diodo zener D6 e pelo valor da junção PN do transistor Q3. Utilizando essas relações que foram substituídas na relação do divisor de tensão, foram obtidas as Equações 3.12 e 3.13.

$$+V_{out} = (V_{D5} + V_{BE2}) \times \left( \frac{R_3 + R_4}{R_4} \right) \quad (3.12)$$

$$-V_{out} = (V_{D6} + V_{BE3}) \times \left( \frac{R_9 + R_8}{R_8} \right) \quad (3.13)$$

Os valores das tensões dos diodos zener D5 e D6 foram escolhidas como de 4,7V, os resistores R4 e R8 foram fixados em 2k2Ω, foi assumido que a queda de tensão  $V_{BE}$  do

transistor é de 0,7V e o valor desejado na saída é de  $\pm 24$  V . Substituindo os valores na Equação 3.14 tem-se:

$$\pm 24 = 4,7 + 0,7 \times \left( \frac{R_3 + 2k_2}{2k_2} \right) \quad (3.14)$$

A Equação 3.15 mostra o valores do resistorer  $R_3$  e  $R_9$ .

$$R_3 = R_9 = 7578 = 7k5\Omega \quad (3.15)$$

Os resistores  $R_1$  e  $R_6$  foram utilizados para polarizar os diodos zener 1N5230. A Equação 3.16 mostra o cálculo para encontrar o valor da corrente de polarização máxima  $I_{zmáx}$  desse componente. Portanto, os valores de  $R_1$  e  $R_6$  foram calculados na Equação 3.17 para não superar o valor de corrente encontrado na Equação 3.16. A tensão média após o filtro capacitivo foi medida na simulação e o resultado obtido foi 25,8V, e como a tensão do diodo é 4,7V o cálculo do valor dos resistores é apresentado na Equação 3.17.

$$I_{zmáx} = \frac{0,5}{4,7} mA = 106mA \quad (3.16)$$

$$R_1 = R_6 = \frac{25,8 - 4,7}{0,012} = 1758\Omega \quad (3.17)$$

Para polarizar os transistores  $Q_1$  e  $Q_2$  foi utilizado o resistor  $R_2$ , e para polarizar os transistores  $Q_4$  e  $Q_5$  foi utilizado o resistor  $R_7$ . Com a informação de que na Figura 11 o valor de  $\pm V_{IN}$  é 25,8V e a tensão na base dos transistores  $Q_1$  e  $Q_4$  é  $\pm 24V + V_{BE}$ , pode-se calcular os valores dos resistores  $R_2$  e  $R_7$ . A Tabela 3 ilustra o modelo do transistor escolhido e os valores de corrente máxima suportado. A Equação 3.18 mostra o cálculo da corrente que flui através dos resistores  $R_2$  e  $R_7$  e polarizam os transistores  $Q_2$  e  $Q_3$  do regulador, foi escolhido o valor de corrente de 10mA, pois esse valor é menor que o valor máximo de corrente de coletor suportado pelo modelo, como ilustra a Tabela 3.

Tabela 3 – Modelo e parâmetros dos transistores.

Transistor	Modelo	$I_{Bmáx}$	$I_{Cmáx}$
Q1	TIP41C	2A	6A
Q2	BC547	20mA	100mA
Q3	BC557	20mA	100mA
Q4	TIP42C	2A	6A

Fonte: Autoria própria.

$$R_2 = R_7 = \frac{25,8 - (24,0 + 0,7)}{0,01} = 110\Omega \quad (3.18)$$

Os capacitores C10, C11, C13 e C14 foram utilizados para filtrar o sinal de saída  $\pm V_{IN}$ , pois, é necessário que o sinal seja o mais contínuo possível e os capacitores ajudam a atenuar o ripple do sinal de saída. Já os capacitores C9 e C12 foram utilizados para atenuar o ripple presente nos diodos D5 e D6, porém eles limitam o tempo de estabilização da tensão de saída  $T_{on}$ . A Equação 3.19, de forma aproximada pois é desprezada as correntes de base dos transistores, determina a constante de tempo do circuito RC formado, ou seja, o tempo que levaria para a tensão presente no zener estabilizar e, conseqüentemente, estabilizar a tensão na saída do fonte de alimentação. Com o valor de 47uF a constante de tempo foi menor que 0,1s que é um tempo aceitável para estabilização da tensão.

$$\tau = RC = 47\mu F \times 1k5\Omega = 0,07s \quad (3.19)$$

Os capacitores C6 e C8 foram utilizados para filtragem de sinais de alta frequência que eventualmente podem aparecer da rede elétrica. Os capacitores de filtro C5 e C7 foram calculados de forma a diminuir a tensão de ondulação ao mesmo tempo em que a corrente de pico que aparece nos diodos de retificação não seja maior do que o valor máximo determinado pelo datasheet deles.

Tabela 4 – Valores dos componentes utilizados.

Componente	Valor
R1 R6	1k5 $\Omega$
R2 R7	100R $\Omega$
C9 C12	47uF
R3 R9	7k5 $\Omega$
R4 R8	2k2 $\Omega$
D5 D6	4,7V
C10 C13	1000uF
C11 C14	100nF
C5 C7	1000uF
C6 C8	100nF

Fonte: Autoria própria.

A Tabela 4 ilustra os resultados obtidos na simulação com carga de 220 $\Omega$ .

Tabela 5 – Valores simulados dos parâmetros do regulador com carga de 220 $\Omega$ .

Grandeza	Valor
Tensão Vcc na saída	$\pm 23,95$ [V]
Tensão de ondulação	26,6 [mV]

Fonte: Autoria própria.

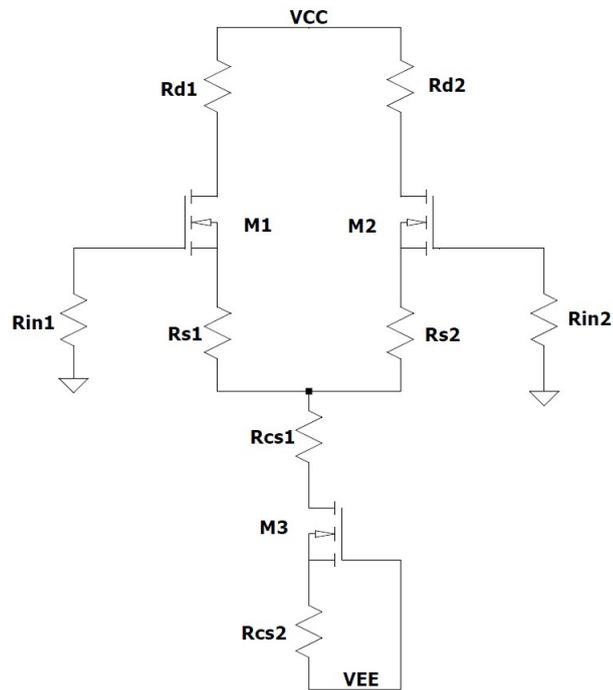
## 3.2 PROJETO E SIMULAÇÃO DO AMPLIFICADOR DE ÁUDIO

Manter a simplicidade do circuito pode garantir a diminuição da distorção imposta ao sinal de áudio (VISINTIN et al., 2022), por isso, foi escolhida uma topologia de três estágios para o amplificador. O primeiro estágio é composto de um amplificador diferencial polarizado por uma fonte de corrente, o segundo estágio é de ganho de tensão, e o terceiro estágio é composto por um push-pull. O amplificador foi projetado para possuir o ganho em malha aberta de 1000 e ganho 11 em malha fechada. Foram adotados ganhos de 10 no primeiro estágio, 100 no segundo estágio e aproximadamente 1 no terceiro estágio. Para analisar o desempenho do circuito, em cada estágio foi feita na simulação uma varredura na corrente e ganho para se obter as curvas de %*THD*, frequência de corte e SR e, a partir delas, encontrar os valores otimizados.

### 3.2.1 PRIMEIRO ESTÁGIO

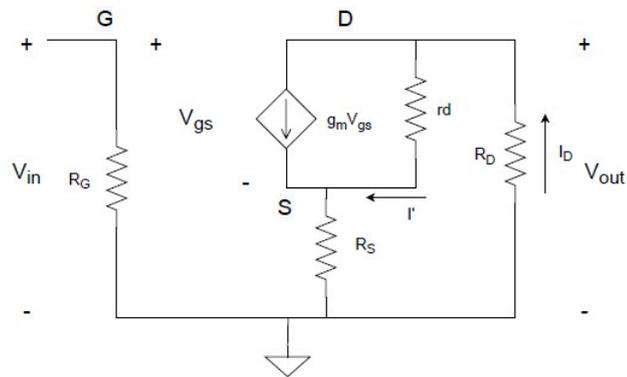
A Figura 12 ilustra a topologia do primeiro estágio. Para desenvolver o projeto foi escolhido o transistores BSS 139, que é um transistor de efeito de campo do tipo depleção. As simulações foram realizados no LTSpice, mas esse transistor não possuía bons modelos para serem utilizados nas simulações, por isso, foi decidido montar uma placa de testes para obter os valores dos parâmetros. Portanto, foi realizada a análise de pequenos sinais do circuito para encontrar a equação do ganho. A Figura 13 ilustra o modelo para pequenos sinais utilizado.

Figura 12 – Topologia do primeiro estágio.



Fonte: Autoria própria

Figura 13 – Modelo de pequeno sinais.



Fonte: Autoria própria

As Equações de 3.20 a 3.36 demonstram a análise para encontrar a equação do ganho do circuito.

$$V_{in} = V_{gs} + V_{rs} \quad (3.20)$$

$$V_{gs} = V_{in} - V_{rs} \quad (3.21)$$

$$V_{gs} = V_{in} - I_d R_s \quad (3.22)$$

$$V_{rd} = V_{out} - V_{rs} \quad (3.23)$$

$$I' = \frac{V_{rd}}{rd} = \frac{V_{out} - V_{rs}}{rd} \quad (3.24)$$

Aplicando a leis das correntes de Kirchhoff tem-se que:

$$I_d = g_m V_{gs} + \frac{V_{out} - V_{rs}}{rd} \quad (3.25)$$

Tem-se também que:

$$V_{out} = -I_d \times R_d \quad (3.26)$$

$$V_{rs} = I_d \times R_s \quad (3.27)$$

Substituindo as Equações 3.21, 3.26 e 3.27 na Equação 3.25, obtém-se:

$$I_d = g_m(V_{in} - I_d R_s) + \frac{(-I_d R_d - I_d R_s)}{rd} \quad (3.28)$$

Separando todos os termos que são multiplicados por  $I_d$ :

$$I_d \left[ 1 + g_m R_s + \frac{R_d + R_s}{rd} \right] = g_m V_{in} \quad (3.29)$$

$$I_d = \frac{g_m V_{in}}{\left[ 1 + g_m R_s + \frac{R_d + R_s}{rd} \right]} \quad (3.30)$$

A tensão na saída é dada pela Equação 3.31 e a substituindo a Equação 3.30 nela, obtém-se a Equação 3.32

$$V_{out} = -I_d R_d \quad (3.31)$$

$$V_{out} = \frac{g_m V_{in} R_d}{\left[ 1 + g_m R_s + \frac{R_d + R_s}{rd} \right]} \quad (3.32)$$

O ganho é definido como:

$$A_v = \frac{V_{out}}{V_{in}} \quad (3.33)$$

Logo, substituindo a Equação 3.32 na Equação 3.33 encontra-se a relação matemática para o ganho do circuito.

$$A_v = \frac{-g_m R_d}{\left[ 1 + g_m R_s + \frac{R_d + R_s}{rd} \right]} \quad (3.34)$$

Mas como se trata de uma análise de pequenos sinais, foi considerando que  $r_d$  tende ao infinito, e a equação de ganho se torna:

$$A_v = \frac{-g_m R_d}{[1 + g_m R_s]} \quad (3.35)$$

Além disso, como se trata de um amplificador diferencial com uma entrada aterrada, ou seja, em operação com entrada simples o ganho é metade do valor calculado pela Equação 3.35 (BOYLESTAD; NASHELSKY, 2013), logo o ganho final é dado por:

$$A_v = \frac{-g_m R_d}{2[1 + g_m R_s]} \quad (3.36)$$

Para encontrar os parâmetros do transistor BSS 139 foi utilizada a Equação 3.36. A fonte de corrente foi dimensionada para polarizar cada ramo do diferencial com 1,6mA, os valores dos resistores  $R_s$  e  $R_d$  foram adotados para se obter ganho 2. Na prática foram feitas as medidas CC do circuito que são apresentadas na Tabela 6, foi aplicada uma senoide para verificar se ganho estava próximo de 2 e foi retirada a resposta em frequência do circuito. Na simulação foram aplicados os mesmos valores de resistores e os parâmetros  $K_p$  e  $V_{to}$  foram ajustados manualmente para se obter os valores práticos. A Tabela 7 ilustra os valores na simulação depois do ajuste. Utilizando a Equação 3.36 e os valores obtidos na prática de ganho e resistores foi possível encontrar  $g_m$ , e a partir deles calcular  $g_{m0}$  e  $I_{dss}$ . Os parâmetros do BSS 139 encontrados na prática são apresentado na Tabela 8. O capacitor  $C_{dg}$  foi adicionado entre o gate e o dreno do circuito para ajustar a resposta em frequência da simulação com a resposta em frequência da prática, esse componente foi ajustado manualmente no simulador. Foi escolhido adicionar  $C_{dg}$  pois ele representa a capacitância de efeito Miller, que é diretamente proporcional ao ganho e em altas frequências essa capacitância é predominante na determinação da resposta em frequência.

Tabela 6 – Parâmetros dos transistor BSS 139 medidos na placa.

Parâmetro	Valor
$I_d$	1,6 mA
$V_{ds}$	13,78 V
$V_{gs}$	-1,109 V

Fonte: Autoria própria.

Tabela 7 – Parâmetros dos transistor BSS 139 simulados.

Parâmetro	Valor
$I_d$	1,5 mA
$V_{ds}$	13,95 V
$V_{gs}$	-1,05 V

Fonte: Autoria própria.

Tabela 8 – Parâmetros obtidos do transistor BSS 139.

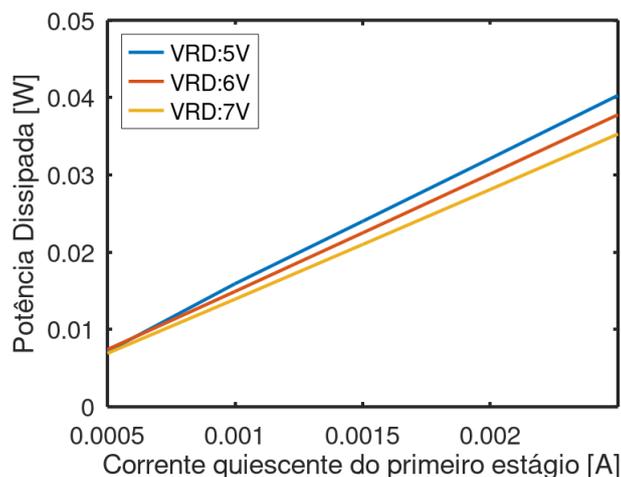
Parâmetro	Valor
$K_p$	0,02 A/V <sup>2</sup>
$V_{to}$	-1,4 V
$g_{m0}$	0,028 S
$I_{dss}$	0,0196 A
$C_{dg}$	13 pF

Fonte: Autoria própria.

Para otimizar o primeiro estágio foram realizadas simulações na quais os valores da tensão no resistor  $R_d$ , ganho e corrente quiescente foram variados a fim de encontrar a polarização otimizada do estágio e, para isso, foram utilizados os parâmetros do transistor BSS 139. Os valores da tensão  $V_{rd}$  foram fixados em 5V, 6V e 7V, pois quanto maior valor maior é limitação da excursão do sinal na saída. Apesar do ganho escolhido para o estágio ser 10, foram simulados ganhos 8 e 9 para poder analisar o efeito nos parâmetros de desempenho. E as correntes utilizadas foram de 0,5mA a 2,5mA com passo de 0,5mA, pois, o transistor BSS 139 é encontrado em encapsulamento SOT-23 com dissipação máxima de potência de 0,36W e temperatura máxima de junção,  $T_j$ , de 150°C, logo, as baixas correntes de polarização escolhidas garantem baixa dissipação de potência e baixa temperatura de junção  $T_j$ .

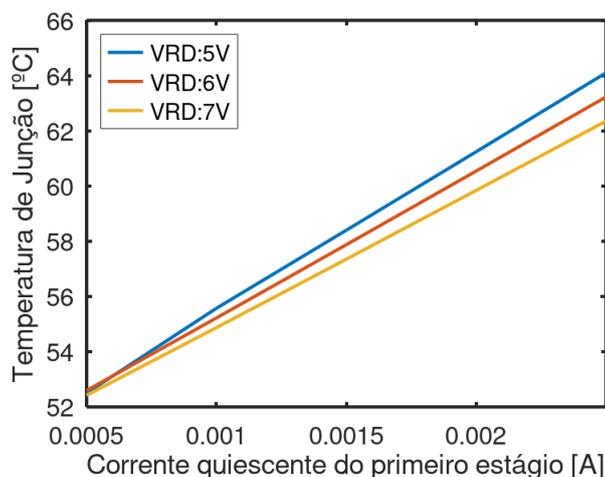
As Figuras 14 e 15 ilustram, respectivamente, a potência máxima dissipada e a temperatura de junção  $T_j$  do transistor, é possível observar que em toda a varredura esses parâmetros estão abaixo dos valores máximos suportados pelo encapsulamento. Logo, o estudo realizado demonstra que o componente não sofrerá danos térmicos para qualquer que seja o ponto otimizado do estágio.

Figura 14 – Potência Dissipada nos transistores do primeiro estágio para correntes de polarização de 0,5mA a 3mA e para tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



Fonte: Autoria própria

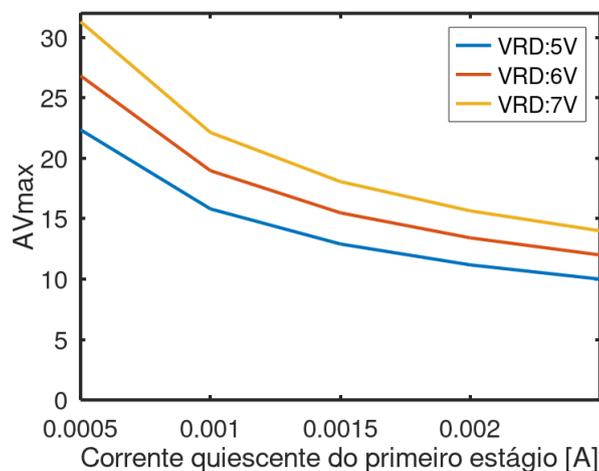
Figura 15 – Temperatura de junção dos transistores do primeiro estágio para correntes de polarização de 0,5mA a 3mA e para tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



Fonte: Autoria própria

Por meio da Equação 3.36 pode-se observar que o ganho é máximo quando o valor de  $R_s$  é zero, por isso, foram plotados na Figura 16 os valores máximos de ganhos que podem ser obtidos sem adição de  $R_s$  para cada parametrização. Logo, ela mostra que é possível obter um ganho 10 mesmo com a adição de  $R_s$ , que é fundamental para garantir a baixa distorção do primeiro estágio.

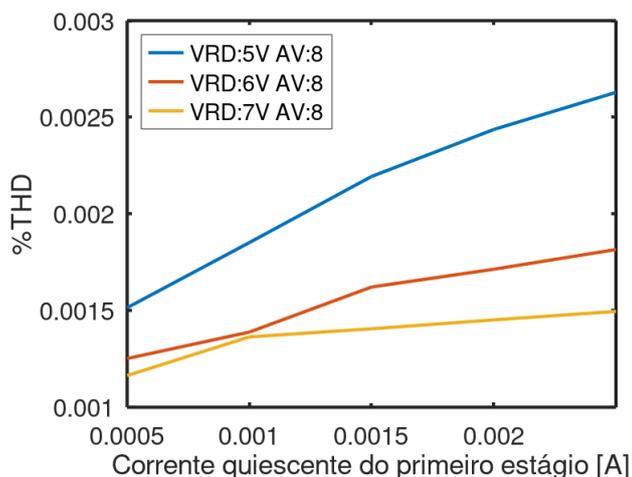
Figura 16 – Ganhos máximos obtidos no primeiro estágio para correntes de polarização de 0,5mA a 3mA e para tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



Fonte: Autoria própria

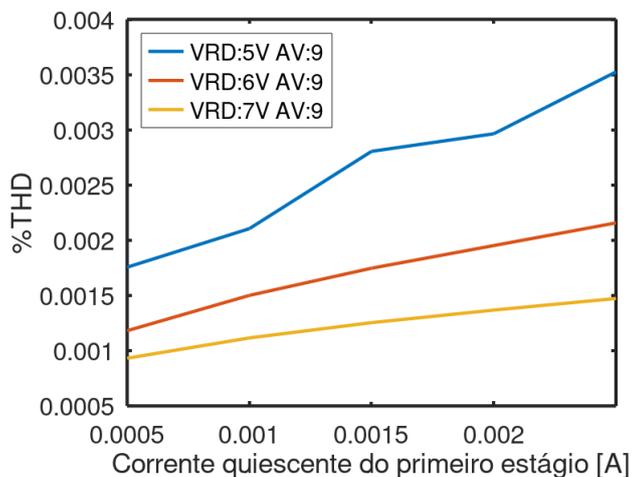
As duas medidas mais importantes para a análise do desempenho do amplificador são a THD e o SR, por isso foi realizada uma varredura no ganho, tensão no resistor  $R_d$  e corrente de polarização para analisar a THD do amplificador diferencial. As Figuras 17, 18 e 19 ilustram os resultados obtidos, que demonstram que para todos valores de ganho, corrente quiescente e  $V_{rd}$  a THD foi muito baixa o que garante a alta fidelidade do estágio.

Figura 17 – Distorção com uma entrada senoidal de de  $20mV_p$ , ganho 8 e tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



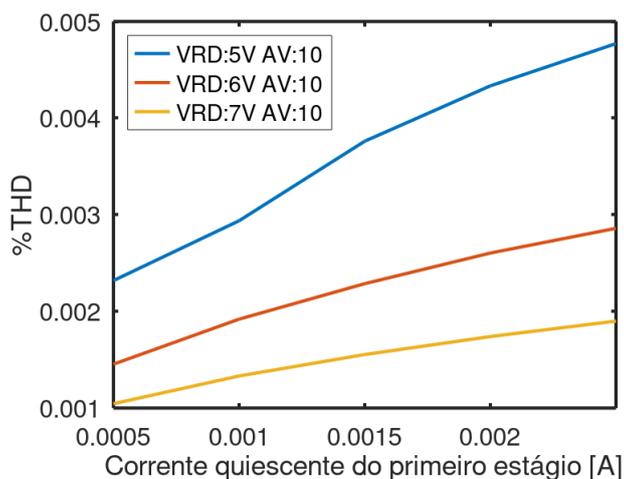
Fonte: Autoria própria

Figura 18 – Distorção com uma entrada senoidal de de  $20mV_p$ , ganho 9 e tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



Fonte: Autoria própria

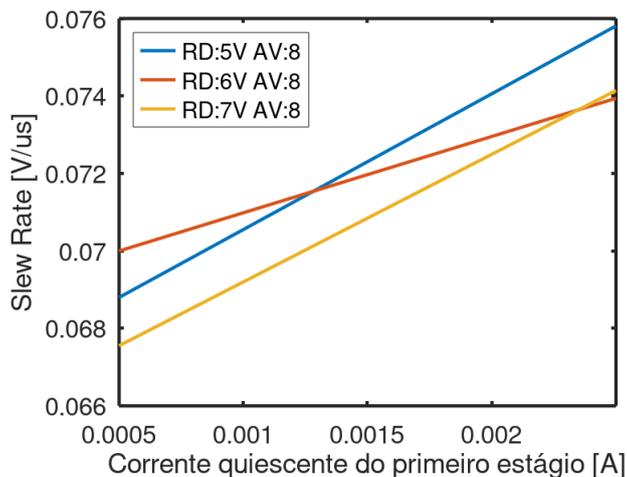
Figura 19 – Distorção com uma entrada senoidal de de  $20mV_p$ , ganho 10 e tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



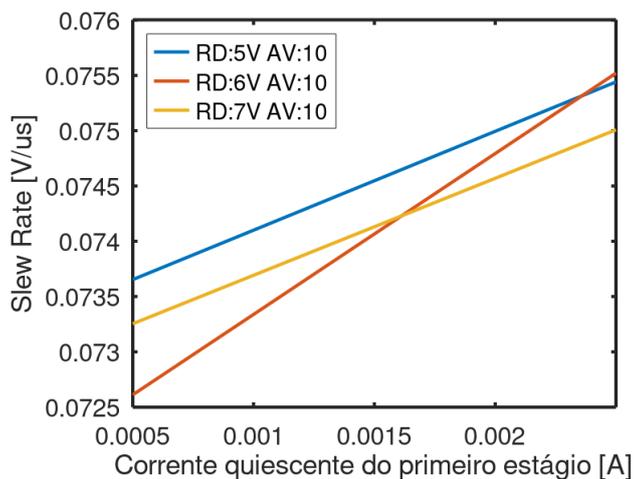
Fonte: Autoria própria

As Figuras 20 e 21 ilustram o SR obtidos para os ganhos 8 e 10. A Equação 3.37 ilustra o cálculo do  $SR_{mín}$  para o primeiro estágio, e comparando o valor calculado com os valores obtidos na simulações, pode-se observar que o menor SR simulado está 164% maior que o mínimo, logo, para a faixa de valores de polarização o SR está adequado.

$$S_R = 2\pi \times 0,2 \times 20k = 0,025[V/us] \quad (3.37)$$

Figura 20 – SR para ganho 8 e tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.

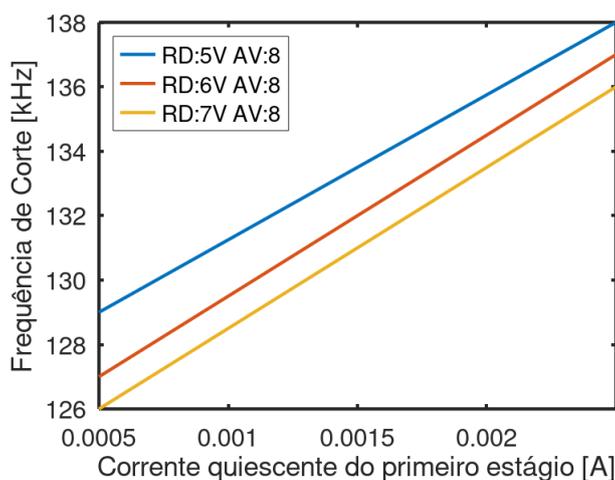
Fonte: Autoria própria

Figura 21 – SR para ganho 10 e tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.

Fonte: Autoria própria

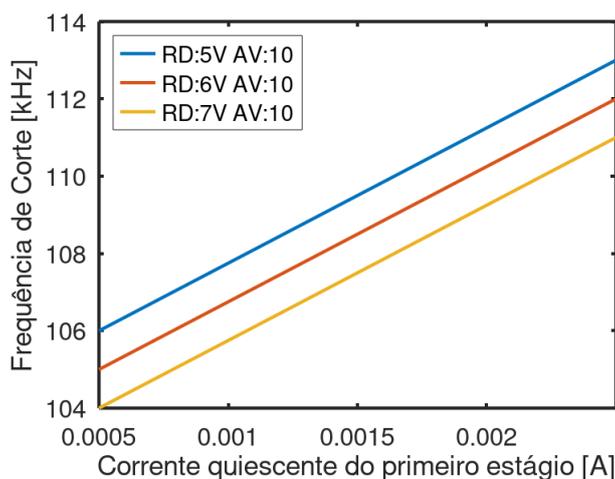
As Figuras 22 e 23 ilustram as frequências de corte superiores  $F_{cs}$  para os ganhos de 8 e 10, respectivamente. Em ambos os casos, a  $F_{cs}$  foi bem superior a 20kHz, a menor  $F_{cs}$  simulada foi 400% maior que o valor máximo da faixa audível.

Figura 22 – Frequência de corte para ganho 8 e tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



Fonte: Autoria própria

Figura 23 – Frequência de corte para ganho 10 e tensões  $V_{RD}$  no resistor  $R_d$  de 5V, 6V e 7V.



Fonte: Autoria própria

Uma análise foi realizada para se determinar os parâmetros otimizados. O SR obtido nas simulações estão acima no mínimo sugerido por (SELF, 2013); e além disso, os valores estão todos próximos, por volta de 0,7 [V/us], logo, o  $S_R$  tem pouca influência na escolha dos valores de polarização. A distorção harmônica total %THD está variando de 0,001% a 0,0076% que são valores baixos. As frequências de corte superiores  $F_{cs}$  estão todas acima de 20kHz. Isso demonstra que qualquer valor escolhido dentro da faixa da varredura terá pouca alteração em relação aos outros valores simulados, pois os resultados obtidos estão todos muito próximos. O critério para a escolha do ponto de polarização foi a THD: corrente de polarização de 1mA, ganho de 10 e  $V_{rd}$  apresentaram a menor THD dentro todos. A Tabela 9 ilustra os valores otimizados.

Tabela 9 – Parâmetros escolhidos para o primeiro estágio.

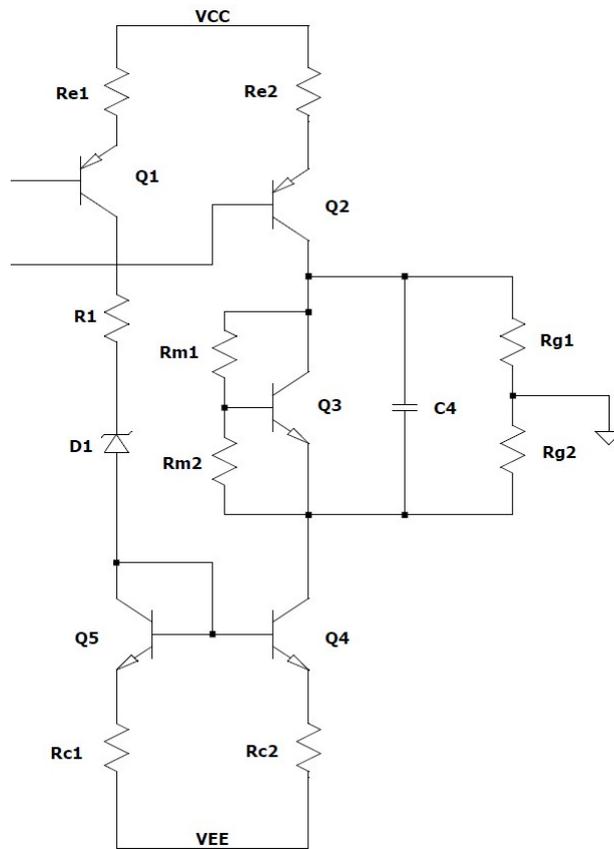
Parâmetro	Valor
$I_{Q1}$	1 mA
$A_V$	10
$V_{RD}$	7 V
%THD	0,0012 %
$F_{cs}$ [kHz]	105
SR [V/US]	0,0735

Fonte: Autoria própria.

### 3.2.2 SEGUNDO ESTÁGIO

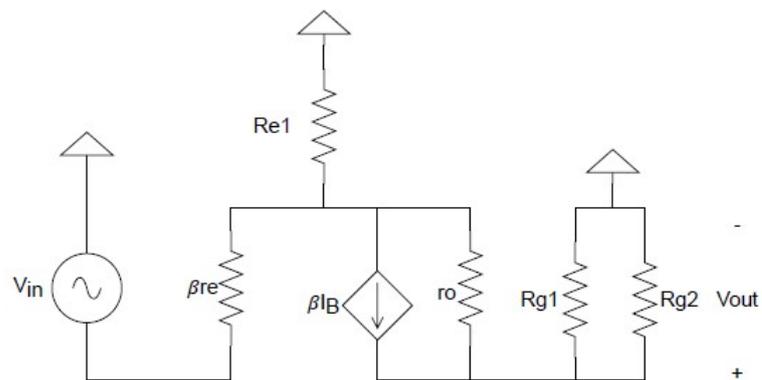
O segundo estágio é o de ganho de tensão, como requisito de projeto o ganho projetado é da ordem de 100. A Figura 24 ilustra a topologia do circuito. Os transistores Q1 e Q2 são responsáveis pelo ganho do circuito, os transistores Q5 e Q4 formam um espelho de corrente para espelharem a corrente nos ramos e o transistor Q3 faz parte do multiplicador de  $V_{BE}$  juntamente com os resistores  $R_{m1}$  e  $R_{m2}$  polarizam o terceiro estágio. Na Figura 25 é ilustrado o modelo de pequenos sinais para o cálculo do ganho do transistor Q2, que é o mesmo modelo para análise de ganho do transistor Q1. Pois, o ganho do total segundo estágio é a soma do ganho de Q1 e Q2, portanto, será feita a análise apenas do Q2 que será multiplicada por dois no final, pois o ganhos são idealmente iguais. As Equação de 3.38 até 3.48 ilustram os cálculos.

Figura 24 – Topologia do circuito do segundo estágio.



Fonte: Autoria própria

Figura 25 – Modelo de pequenos sinais para análise de ganho do segundo estágio.



Fonte: Autoria própria

$$A_V = -\frac{V_{out}}{V_{in}} \quad (3.38)$$

$V_{out}$  é a corrente de coletor  $I_{c2}$  multiplicada pelo paralelo de  $R_{g1}$  com  $R_{g2}$  e  $I_{c2}$  é

$\beta I_{b2}$  então:

$$A_V = -\frac{(R_{g1} // R_{g2}) \beta I_{b2}}{V_{in}} \quad (3.39)$$

A tensão  $V_{in}$ , como pode ser visto na Figura 24, é:

$$V_{in} = I_{b2} \beta r_e + I_{b2} \beta R_{e2} \quad (3.40)$$

logo,

$$A_V = -\frac{(R_{g1} // R_{g2}) \beta I_{b2}}{\beta I_{b2} r_e + \beta I_{b2} R_{e2}} \quad (3.41)$$

Colocando  $\beta I_{b2}$  em evidência:

$$A_V = -\frac{(R_{g1} // R_{g2}) \beta I_{b2}}{\beta I_{b2} (r_e + R_{e2})} \quad (3.42)$$

Dividindo o termo  $\beta I_{b2}$  do numerador com o do denominador

$$A_V = -\frac{(R_{g1} // R_{g2})}{(r_e + R_{e2})} \quad (3.43)$$

Mas como os valores de  $R_{g1}$  e  $R_{g2}$  são iguais:

$$A_V = -\frac{\frac{R_{g1}^2}{2R_{g1}}}{(r_e + R_{e2})} \quad (3.44)$$

Simplificando:

$$A_V = -\frac{\frac{R_{g1}}{2}}{(r_e + R_{e2})} \quad (3.45)$$

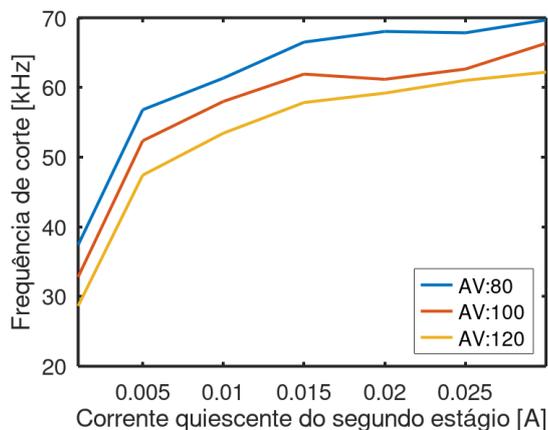
A equação 3.46 ilustra o ganho apenas de Q2, como o ganho total do estágio é duas vezes o ganho de Q2 temos:

$$A_V = -\frac{\frac{2R_{g1}}{2}}{(r_e + R_{e2})} \quad (3.46)$$

$$A_V = -\frac{R_{g1}}{(r_e + R_{e2})} \quad (3.47)$$

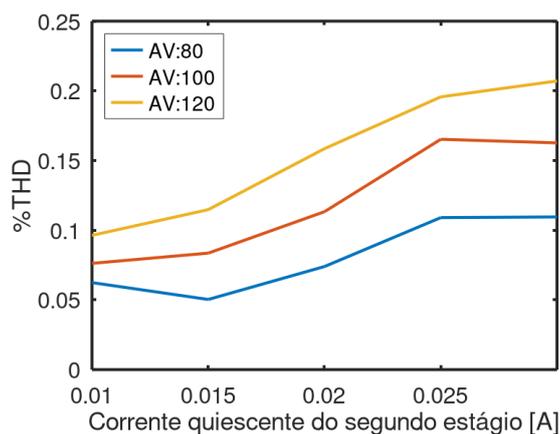
O mesmo procedimento utilizado no primeiro estágio foi utilizado para encontrar o ponto de polarização otimizado no segundo estágio. Foram realizadas simulações variando o ganho e a corrente quiescente e foram obtidos gráficos dos parâmetros de desempenho: SR,  $F_{cs}$  e THD. Foram simulados ganhos de 80, 100 e 120 e correntes de 1mA a 30mA com passo de 5mA. Os resultados obtidos de  $F_{cs}$ , THD e SR são apresentados nas Figuras 26, 27 e 28 respectivamente.

Figura 26 –  $F_{cs}$  do segundo estágio em função do ganho  $A_V$  e da corrente de polarização.



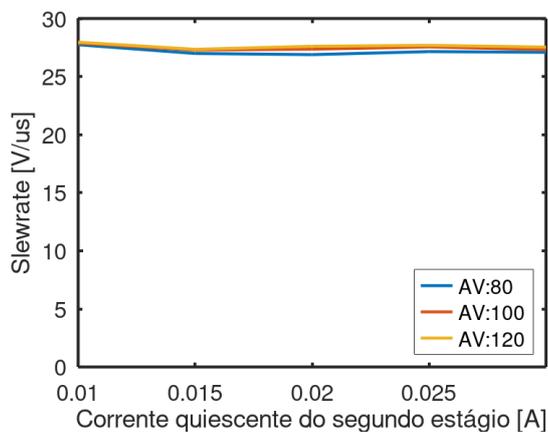
Fonte: Autoria própria

Figura 27 – %THD do segundo estágio em função do ganho  $A_V$  e da corrente de polarização.



Fonte: Autoria própria

Figura 28 – SR do segundo estágio em função do ganho  $A_V$  e da corrente de polarização.



Fonte: Autoria própria

Com base nas Figuras 26, 27, e 28 pode-se observar que a frequência de corte superior foi maior que o mínimo de 20 kHz para todas as correntes simuladas, a THD varia, porém, os valores são baixos e o SR não variou significativamente. Portanto, dentro os valores estudados, qualquer valor escolhido para a corrente quiescente e o ganho satisfazem os parâmetros mínimos necessários. A polarização otimizada é apresentada na Tabela 10, essa polarização foi escolhida, pois no terceiro estágio ela aumentou a  $F_{cs}$  em malha aberta.

Tabela 10 – Parâmetros escolhidos para o segundo estágio.

Parâmetro	Valor
$I_{Q2}$	30 mA
$A_V$	120

Fonte: Autoria própria.

### 3.2.3 TERCEIRO ESTÁGIO

#### 3.2.3.1 CIRCUITO EM MALHA ABERTA

A Figura 29 ilustra a topologia utilizada no terceiro estágio. Ela é composta de um push-pull formado pelos transistores MOSFET M4 e M5, os quais são polarizados pelo multiplicador de  $V_{BE}$  composto pelo trimpot  $R_{m1}$ ,  $R_{m2}$  e Q3. Para otimizar o terceiro estágio foi feita uma varredura na corrente e nos resistores de saída  $R_{o1}$  e  $R_{o2}$ . O trimpot  $R_{m1}$  foi ajustado para se obter correntes de 20mA a 50mA com um intervalo de 5mA. Os valores de %THD para uma potência na carga de 20mW e 2W, frequência de corte e SR foram medidos para os valores de resistores de saída de 0,1 $\Omega$ , 0,22 $\Omega$ , 0,33 $\Omega$  e 0,47 $\Omega$ .

Os resultados obtidos para os quatro valores de  $R_o$  foram extremamente próximos, ou seja, a escolha do valor do resistor de saída não influenciou nos resultados obtidos. A Tabela 11 apresenta os resultados obtidos para um resistor de saída  $R_o$  de 0,47 $\Omega$  e uma corrente quiescente de terceiro estágio de 50mA.

Tabela 11 – Parâmetros de desempenho do terceiro estágio em malha aberta obtidos para  $R_o$  de 0,47 $\Omega$  e corrente quiescente de 50mA.

Parâmetro	Valor
%THD para 20mW	0,2688%
%THD para 2W	2,7673%
Frequência de corte	27,6 [kHz]
Slew Rate	1,92 [V/us]

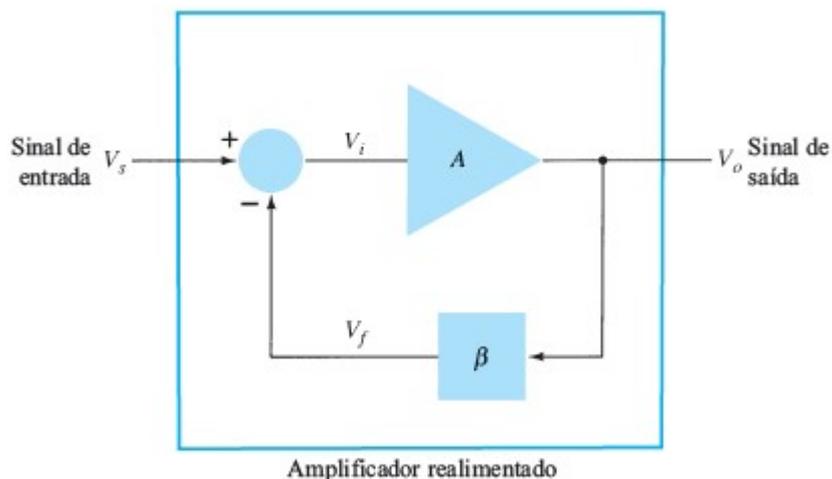
Fonte: Autoria própria.

Os resultados obtidos são dentro do especificado para o projeto, a frequência de corte é maior que 20kHz, o SR está acima do valor mínimo necessário como ilustra as



do ganho (BOYLESTAD; NASHELSKY, 2013). Por isso, foi realizada a realimentação do amplificador projetado visando um ganho de malha fechada de valor aproximado de dez.

Figura 30 – Diagrama de um amplificador realimentado: tensão em série.



Fonte: Boylestad, 2013, p.626

Na Figura 30 é possível observar que:

$$V_i = V_s - V_f \quad (3.51)$$

$$V_f = \beta V_o \quad (3.52)$$

$$V_o = AV_i \quad (3.53)$$

Substituindo as Equações 3.51 e 3.52 em 3.53

$$V_o = AV_s - A\beta V_o \quad (3.54)$$

Rearranjando os termos obtém-se a equação do ganho de tensão em malha fechada.

$$\frac{V_o}{V_s} = \frac{A}{1 + A\beta} \quad (3.55)$$

O termo  $1+A\beta$  é conhecido como fator de realimentação. As Equação de 3.51 a 3.55 ilustraram o efeito da realimentação sobre o ganho de tensão.

## 3.2.3.2.2 IMPEDÂNCIA DE ENTRADA E DE SAÍDA

Nas equações a seguir é analisado o efeito sobre a impedância de entrada.

$$I_i = \frac{V_i}{Z_i} \quad (3.56)$$

Substituindo as Equações 3.51 e 3.52 em 3.56 obtém-se:

$$I_i = \frac{V_s - \beta V_o}{Z_i} \quad (3.57)$$

E como  $V_o = AV_i$

$$I_i = \frac{V_s - A\beta V_i}{Z_i} \quad (3.58)$$

Substituindo  $V_i = Z_i I_i$

$$I_i = \frac{V_s - A\beta Z_i I_i}{Z_i} \quad (3.59)$$

Rearranjando os termos obtém-se

$$V_s = Z_i I_i (1 + A\beta) \quad (3.60)$$

A impedância de entrada é definida como:

$$Z_{if} = \frac{V_s}{I_i} \quad (3.61)$$

Logo,

$$Z_{if} = Z_i (1 + A\beta) \quad (3.62)$$

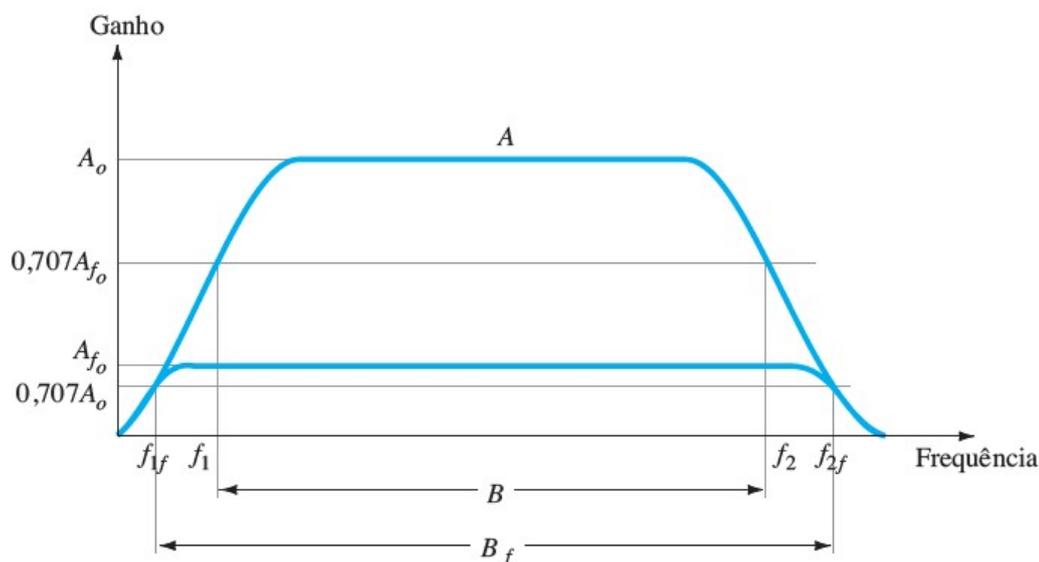
Portanto, a realimentação negativa aumentou a impedância de entrada pelo fator de realimentação o que é benéfico, visto que, o amplificador ideal possui impedância de entrada infinita. Por outro lado, a impedância de saída é dividida pelo fator de realimentação o que também é vantajoso pois no amplificador ideal a impedância de saída é nula.

$$Z_{of} = \frac{Z_o}{(1 + A\beta)} \quad (3.63)$$

### 3.2.3.2.3 RESPOSTA EM FREQUÊNCIA

A Figura 31 ilustra o efeito da realimentação na largura de banda do amplificador. Nela é possível observar que com a diminuição do ganho a largura de banda aumenta, e esse aumento é proporcional ao fator de realimentação. Logo, esse efeito também é vantajoso, pois em amplificadores de áudio a faixa de frequência é de 20Hz a 20kHz. A realimentação negativa também diminui as distorções não lineares pela fator da taxa de realimentação, que na Figura 31 representa a diminuição de  $A_o$  para  $A_{f_o}$ .

Figura 31 – Efeito da realimentação na largura de banda do amplificador.

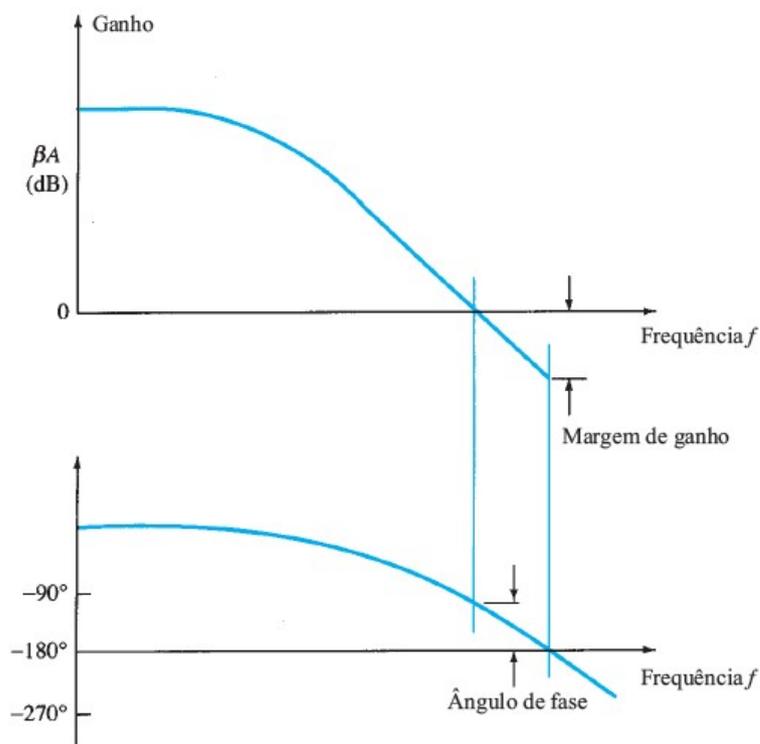


Fonte: Boylestad, 2013, p.631

### 3.2.3.2.4 MARGEM DE GANHO E MARGEM DE FASE

Outro fator importante para se analisar em um amplificador em malha fechada é a resposta em frequência, mais especificamente a margem de ganho (MG) e a margem de fase (MF). Pois, o ganho do amplificador e o deslocamento de fase variam com a frequência, caindo nas altas. A variação do deslocamento de fase pode fazer com que parte do sinal de realimentação seja adicionado ao sinal de entrada. Portanto, é possível que um amplificador possa oscilar, e isso faz com que ele não exerça mais a função de amplificador. Portanto, o circuito deve operar como amplificador em toda a faixa de frequência de operação (BOYLESTAD; NASHELSKY, 2013). A Figura 32 ilustra a MG e MF medidas em um diagrama de Bode, esses parâmetros indicam o quão próximo o amplificador está da instabilidade, por isso, eles representam uma margem de segurança para o amplificador.

Figura 32 – Efeito da realimentação na largura de banda do amplificador.



Fonte: Boylestad, 2013, p.631

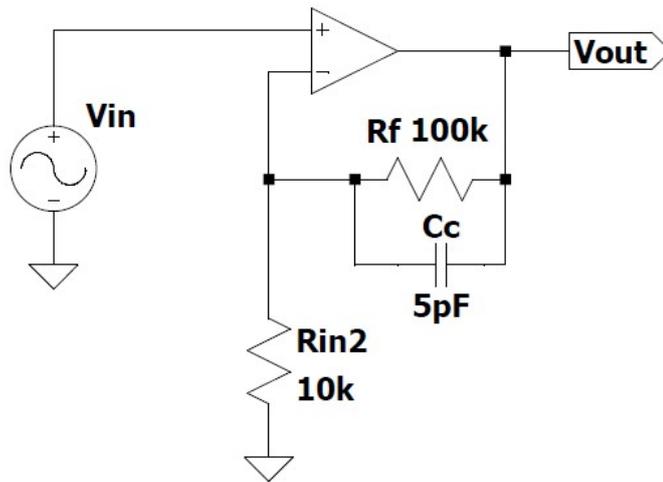
### 3.2.3.3 ANÁLISE DO AMPLIFICADOR PROJETADO EM MALHA FECHADA

A Figura 33 ilustra o amplificador projetado com o resistor  $R_f$  de realimentação. Como o ganho em malha fechada deve ser aproximadamente onze, um resistor de  $100k\Omega$  foi utilizado. A Equação 3.64 ilustra o cálculo realizado para encontrar o ganho.

$$A_v = \frac{R_f}{R_{in2}} + 1 = \frac{100k\Omega}{10k\Omega} + 1 = 11 \quad (3.64)$$

O circuito da Figura 33 foi simulado para ser retirado os parâmetros de desempenho, porém, no diagrama de Bode foi observado um sobressinal nas altas frequência da faixa. A Figura 34 ilustra o diagrama de Bode. Para resolver esse problema foi adiciona um capacitor de compensação  $C_c$  em paralelo com o resistor  $R_f$  de realimentação. Foram testados valores de capacitância de  $1pF$ ,  $2,2pF$ ,  $3,3pF$  e  $5pF$ , somente o capacitor de  $5pF$  foi capaz de eliminar o sobressinal.

Figura 33 – Representação do amplificador de áudio em malha fechada.



Fonte: Autoria própria

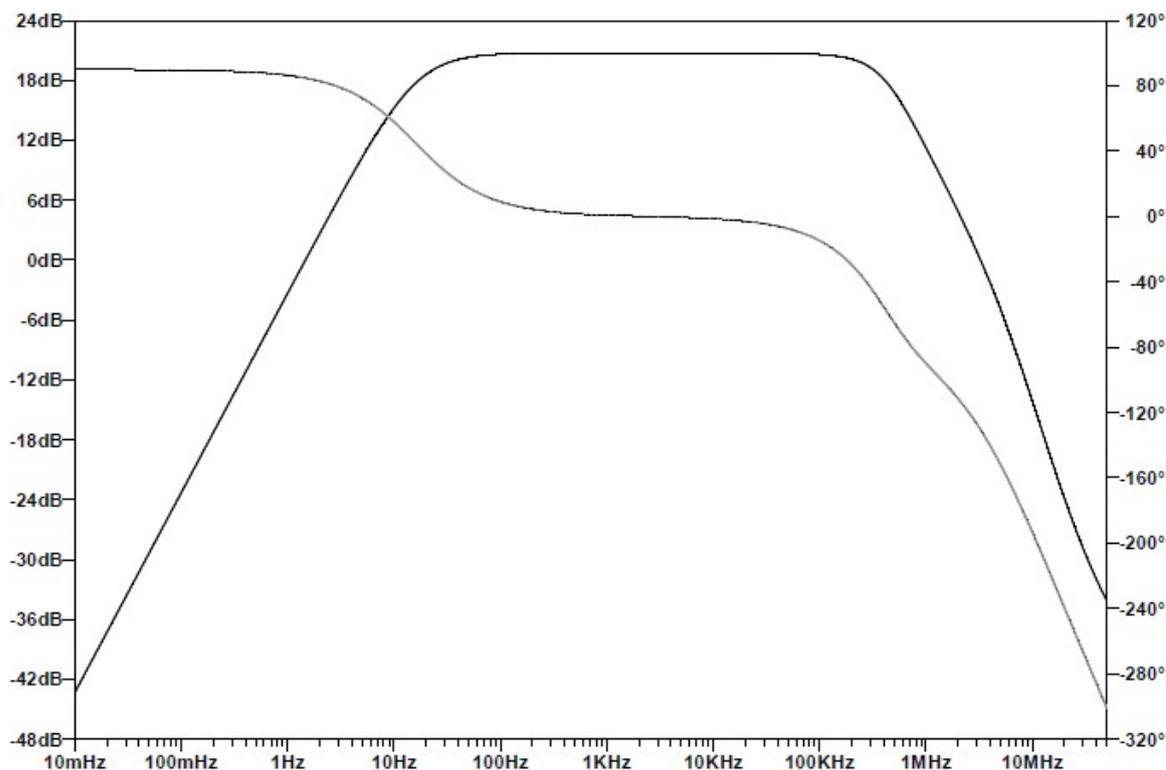
Figura 34 – Resposta em frequência sem capacitor de compensação.



Fonte: Autoria própria

A Figura 35 ilustra o diagrama de Bode para o circuito com o capacitor de compensação  $C_c$  de 5pF, nela é possível observar que o sobressinal foi extinto.

Figura 35 – Resposta em frequência com capacitor de compensação.



Fonte: Autoria própria

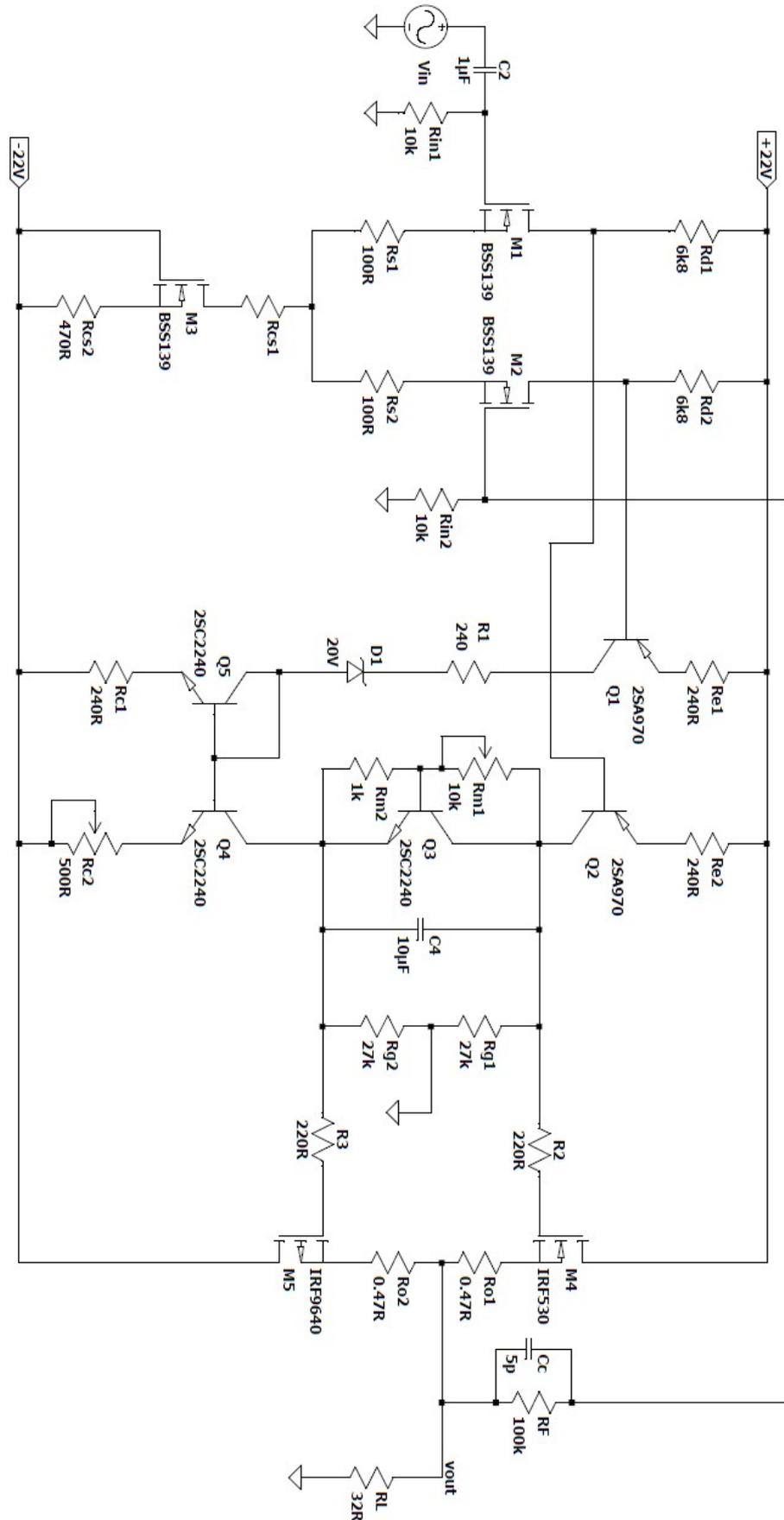
Com a correção realizada pelo capacitor  $C_c$ , foram realizadas simulações e medições dos parâmetros de projeto, que são apresentados na Tabela 12. Todos os parâmetros atendem aos requisitos de projeto apresentados na Tabela 1: a %THD está abaixo de 0,5%, frequência de corte superior em malha fechada é maior que 20kHz e SR maior que o valor mínimo necessário. As margens de ganho e fase também demonstra uma margem de segurança em relação a instabilidade.

Tabela 12 – Parâmetros de desempenho do amplificador em malha fechada.

Parâmetro	Valor
%THD para 20mW	0,036%
%THD para 2W	0,053%
Frequência de corte	429,62 [kHz]
Slew Rate	16,74 [V/us]
Margem de ganho	24,8 [dB]
Margem de fase	50°

Fonte: Autoria própria.

Figura 36 – Topologia completa do amplificador projetado.



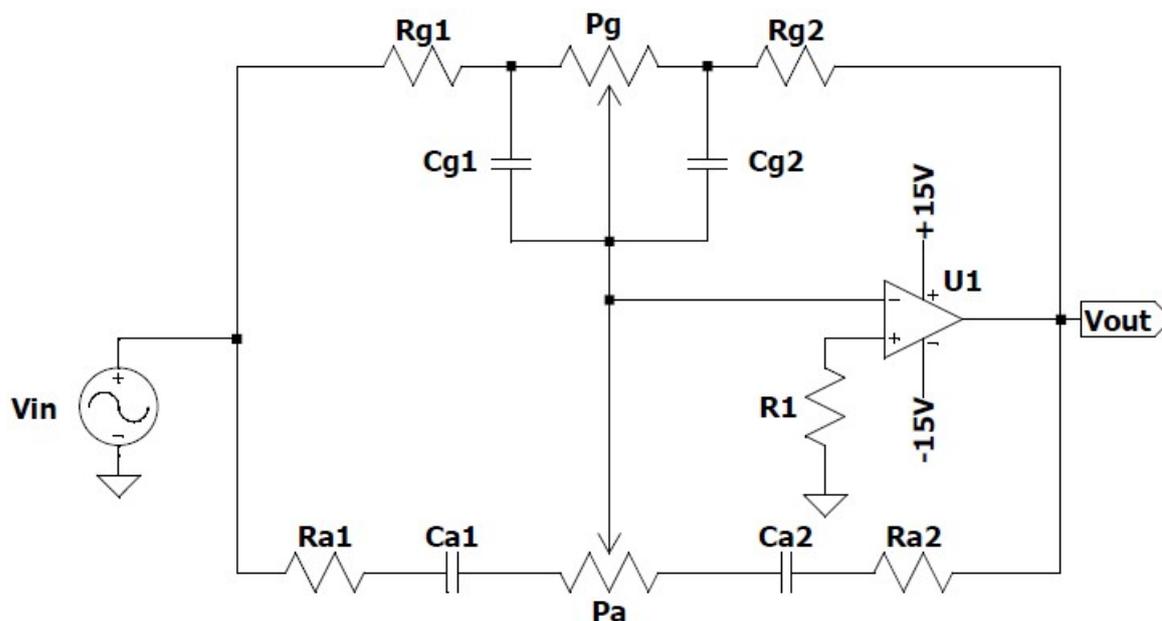
Fonte: Autoria própria

### 3.3 PROJETO E SIMULAÇÃO DO CONTROLADOR DE TOM BAXANDALL

#### 3.3.1 ANÁLISE DO CIRCUITO BAXANDALL

A Figura 37 ilustra o esquemático de um circuito Baxandall controlador de tonalidade, ou seja, controle de graves (baixas frequências) e agudos (altas frequências). Este circuito pode ser entendido como duas malhas de realimentação, compostas por uma impedância de entrada e uma impedância de realimentação (SELF, 2010). Na malha de agudo que são sinais de maiores frequências o capacitor  $C_{a1}$  bloqueia a passagem de sinais de baixa frequências formando um circuito passa-alta, tornando o potenciômetro  $P_a$  efetivo apenas para sinais de maiores frequências. Por outro lado, na malha de graves, o capacitor  $C_{g1}$  desvia os sinais de maiores frequências do potenciômetro  $P_g$  formando um circuito passa-baixa, portanto tornando-o efetivo apenas para sinais de menores frequências.

Figura 37 – Topologia escolhida para o circuito controlador de tom Baxandall.



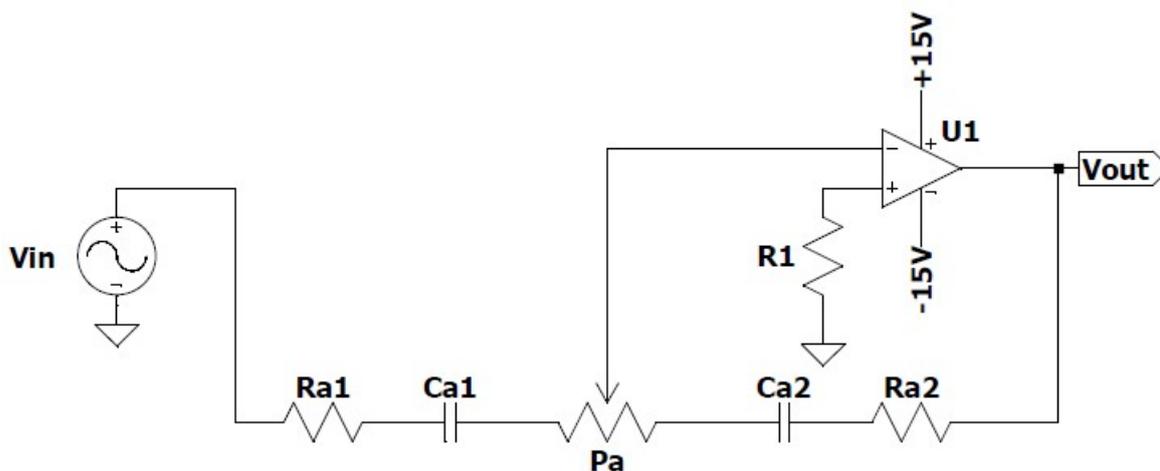
Fonte: Autoria própria

Para analisar esse circuito é necessário estudar a malha de realimentação de graves formada pelos resistores  $R_{g1}$  e  $R_{g2}$ , pelos capacitores  $C_{g1}$  e  $C_{g2}$  e pelo potenciômetro  $P_g$  e a malha de realimentação de agudos formada pelos resistores  $R_{a1}$  e  $R_{a2}$ , pelos capacitores  $C_{a1}$  e  $C_{a2}$  e pelo potenciômetro  $P_a$  separadamente. Isso pode ser realizado por causa do terra virtual presente na porta inversora do amplificador operacional. Os circuitos das malhas de realimentação podem ser entendidos como um filtros passa baixa e passa alta, no qual as impedâncias de entrada e de realimentação dependem da posição dos potenciômetros  $P_a$  e  $P_g$ .

### 3.3.1.1 ANÁLISE DA MALHA DE AGUDOS

A Figura 38 ilustra a malha de realimentação do controle de agudos. Como descrito anteriormente esse circuito pode ser entendido com um amplificador inversor no qual as impedâncias dependem da posição do potenciômetro  $P_a$ .

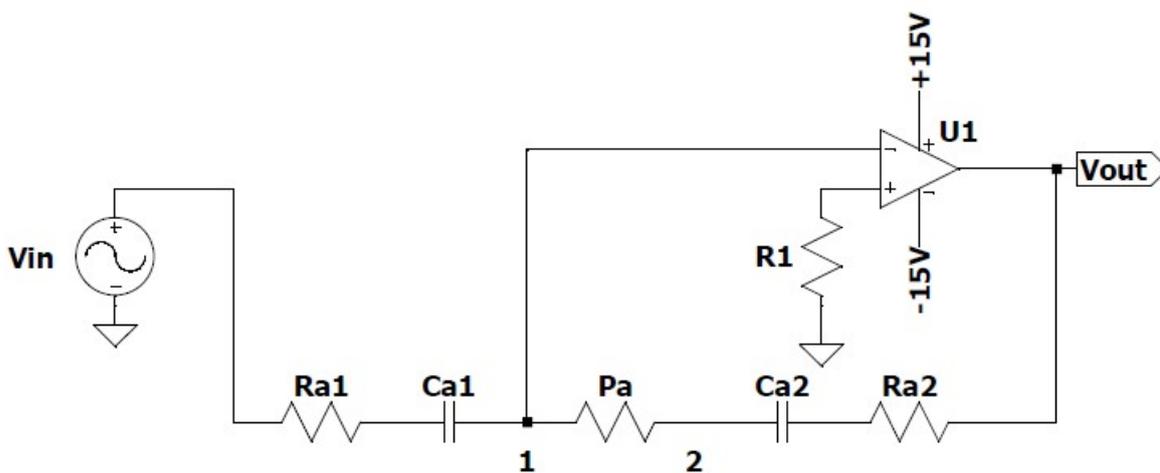
Figura 38 – Circuito da malha de agudos.



Fonte: Autoria própria

A Figura 39 ilustra o circuito com o potenciômetro na posição 1. Logo, a impedância de entrada é constituída do resistor  $R_{a1}$  e do capacitor  $C_{a1}$  e a de realimentação pela soma das impedâncias de  $P_a$ ,  $R_{a2}$  e  $C_{a2}$ .

Figura 39 – Circuito da malha de agudos com o  $P_a$  na posição 1.



Fonte: Autoria própria

A Equação 3.65 demonstra o calculo do ganho do circuito amplificador não inversor.

$$A_V = -\frac{Z_f}{Z_{in}} \quad (3.65)$$

Com  $P_a$  na posição 1, a impedância de realimentação e de entrada são apresentadas nas Equações 3.66 e 3.67, respectivamente.

$$Z_f = P_a + C_{a2} + \frac{1}{sC_{a2}} \quad (3.66)$$

$$Z_{in} = R_{a1} + \frac{1}{sC_{a1}} \quad (3.67)$$

Substituindo na Equação 3.65 obtém-se:

$$A_v = -\frac{P_a + C_{a2} + \frac{1}{sC_{a2}}}{R_{a1} + \frac{1}{sC_{a1}}} \quad (3.68)$$

$$A_v = -\frac{C_{a1}(P_a + R_{a2})sC_{a2} + 1}{C_{a2}C_{a1}R_{a1}s + 1} \quad (3.69)$$

Se  $s = 0$  o valor do ganho é dado por:

$$A_v = -\frac{C_{a1}}{C_{a2}} \quad (3.70)$$

Se  $s \rightarrow \infty$  o valor do ganho é dado por:

$$A_v = -\frac{P_a + R_{a2}}{R_{a1}} \quad (3.71)$$

Analisando em termos de polos e zeros:

$$Polo : p = \frac{-1}{R_{a1}C_{a1}} \quad (3.72)$$

$$Zero : z = \frac{-1}{(P_a + R_{a2})C_{a2}} \quad (3.73)$$

Com o potenciômetro na posição 2, como mostra a Figura 40, as impedâncias de entrada e de realimentação são dadas pelos Equações 3.74 e 3.75 respectivamente.

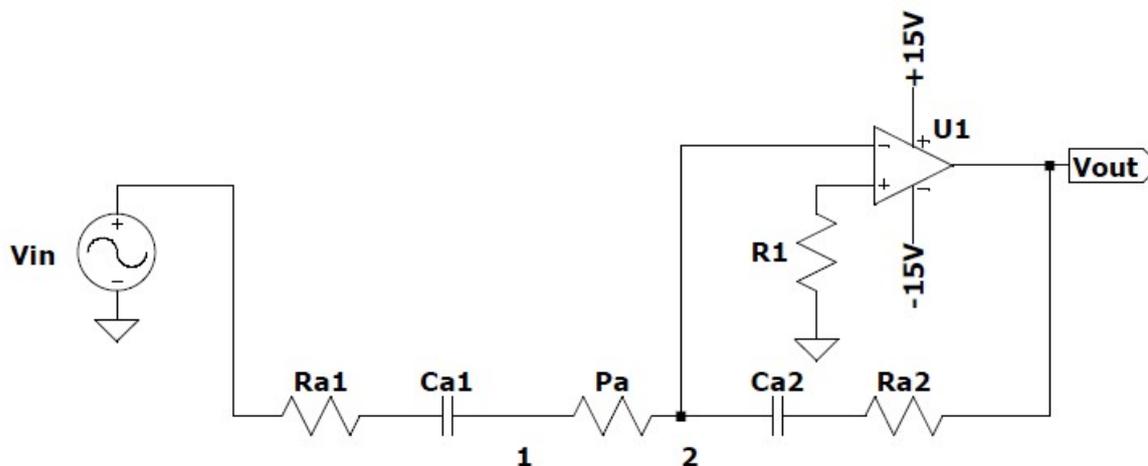
$$Z_{in} = R_{a1} + \frac{1}{sC_{a1}} + P_a \quad (3.74)$$

$$Z_f = \frac{1}{sC_{a2}} + R_{a2} \quad (3.75)$$

A Equação 3.76 apresenta o ganho do circuito.

$$A_v = -\frac{C_{a1}}{C_{a2}} \frac{C_{a2}R_{a2}s + 1}{(R_{a1} + P_a)C_{a1}s + 1} \quad (3.76)$$

Figura 40 – Circuito da malha de agudos com o Pa na posição 2.



Fonte: Autoria própria

Se  $s = 0$  o valor do ganho é dado por:

$$A_v = -\frac{C_{a1}}{C_{a2}} \quad (3.77)$$

Se  $s \rightarrow \infty$  o valor do ganho é dado por:

$$A_v = -\frac{R_{a2}}{P_a + R_{a1}} \quad (3.78)$$

Analisando em termos de polos e zeros:

$$Polo : p = \frac{-1}{(P_a + R_{a1})C_{a1}} \quad (3.79)$$

$$Zero : z = \frac{-1}{R_{a2}C_{a2}} \quad (3.80)$$

### 3.3.1.2 ANÁLISE DA MALHA DE GRAVES

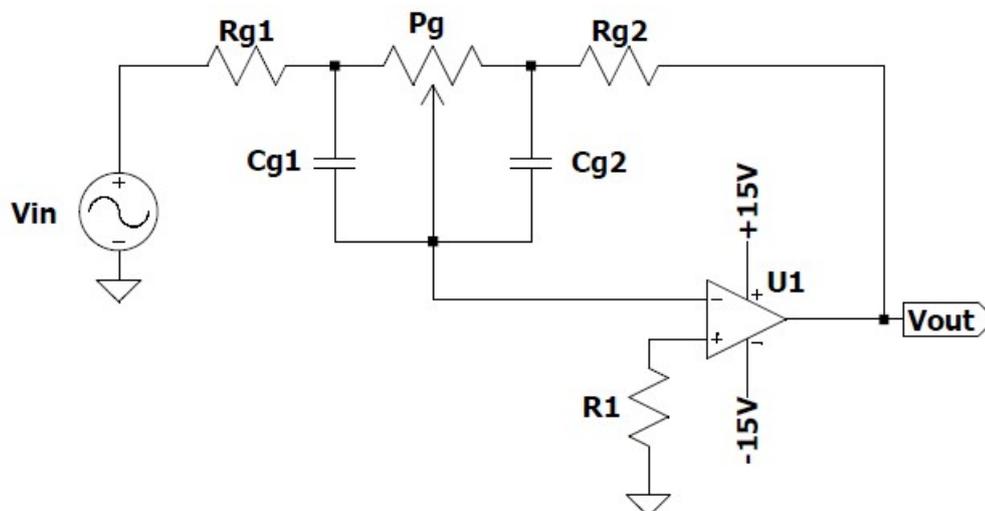
A Figura 41 ilustra a malha de graves. A análise feita é idêntica à análise feita para a malha de agudos. O circuito é visto como um amplificador inversor com impedâncias de entrada e de realimentação, e o ganho é dado pela Equação 3.65.

A primeira análise feita é com o potenciômetro  $P_g$  na posição 1, como ilustra a Figura 42.

A Equação 3.81 apresenta a impedância de entrada.

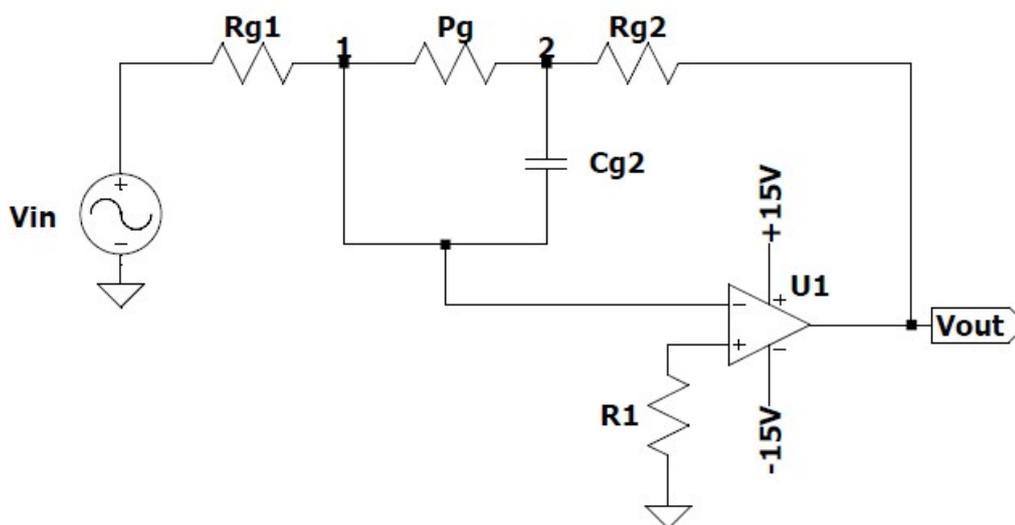
$$Z_{in} = R_{g1} \quad (3.81)$$

Figura 41 – Circuito da malha de graves.



Fonte: Autoria própria

Figura 42 – Circuito da malha de graves com o potenciômetro na posição 1.



Fonte: Autoria própria

A impedância de realimentação é a soma de  $R_{g2}$  com o equivalente paralelo de  $P_g$  e  $C_{g2}$  e rearranjando os termos chega-se na Equação 3.82.

$$Z_f = \frac{R_{g2}P_gC_{g2}s + R_{g2} + P_g}{P_gC_{g2}s + 1} \quad (3.82)$$

Substituindo as Equações 3.81 e 3.82 em 3.65, tem-se

$$A_v = -\frac{R_{g2} + P_g}{R_{g1}} + \frac{R_pC_{g2}s + 1}{P_gC_{g2}s + 1} \quad (3.83)$$

Com  $R_p$  sendo

$$R_p = \frac{R_{g2}P_g}{R_{g2} + P_g} \quad (3.84)$$

Se  $s = 0$  o valor do ganho é dado por:

$$A_v = -\frac{R_{g2} + P_g}{R_{g1}} \quad (3.85)$$

Se  $s \rightarrow \infty$  o valor do ganho é dado por:

$$A_v = -\frac{R_{g2}}{R_{g1}} \quad (3.86)$$

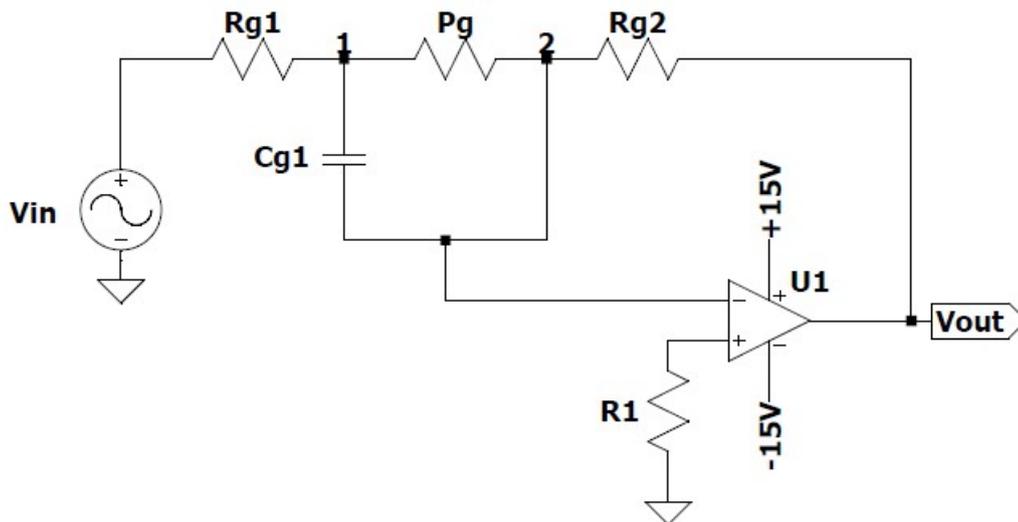
Analisando em termos de polos e zeros:

$$Polo : p = \frac{-1}{P_g C_{g2}} \quad (3.87)$$

$$Zero : z = \frac{-1}{R_p C_{g2}} \quad (3.88)$$

A Figura 43 ilustra o circuito com o potenciômetro na posição 2 e a mesma análise de anterior é realizada.

Figura 43 – Circuito da malha de graves com o potenciômetro na posição 2.



Fonte: Autoria própria

Como realizado anteriormente, as Equações 3.89 e 3.90 demonstram o cálculo da impedância de entrada e de realimentação, respectivamente.

$$Z_{in} = -\frac{R_{g1}P_gC_{g1}s + R_{g1} + P_g}{P_gC_{g1}s + 1} \quad (3.89)$$

$$Z_f = R_{g2} \quad (3.90)$$

A equação Equação 3.91 ilustra a fórmula do ganho do circuito.

$$A_v = -\frac{R_{g2}}{R_{g1} + P_g} \frac{P_gC_{g1}s + 1}{R_pC_{g1}s + 1} \quad (3.91)$$

Onde  $R_p$  é o mesmo da equação 3.85.

Se  $s = 0$  o valor do ganho é dado por:

$$A_v = -\frac{R_{g2}}{R_{g1} + P_g} \quad (3.92)$$

Se  $s \rightarrow \infty$  o valor do ganho é dado por:

$$A_v = -\frac{R_{g2}}{R_{g1}} \quad (3.93)$$

Analisando em termos de polos e zeros:

$$Polo : p = \frac{-1}{R_pC_{g1}} \quad (3.94)$$

$$Zero : z = \frac{-1}{P_gC_{g1}} \quad (3.95)$$

As análises feitas anteriormente para graves e agudos são utilizadas para verificar o que acontece com a resposta em frequência do circuito quando os potenciômetros  $P_g$  e  $P_a$  são colocados nas duas posições de extremo. Portanto, a partir da análise anterior é possível projetar o controlador de tonalidade Baxandall.

### 3.3.2 PROJETO DO CIRCUITO BAXANDALL

### 3.3.3 MALHA DE GRAVES

As frequência de atenuação do controlador de tom Baxandall são parâmetros que depende do projetista, porém, existem alguns valores comuns em projetos e na bibliografia. Para este projeto foram definidas as frequências como sendo de 30Hz e 6,5kHz. O ganho do

circuito foi adotado como sendo de 22dB para o grave e 12dB para agudos, pois, aumenta a sensibilidade do projeto e, conseqüentemente, possibilita uma gama maior de sinais de entrada.

Utilizando a Equação 3.85, o ganho foi definido como 12,59 e os resistores  $R_{g1}$  e  $R_{g2}$  foram adotados como sendo de  $8k2\Omega$ , logo, é possível encontrar o valor de  $P_g$ . A Equação 3.96 demonstra o cálculo e a 3.97 o resultado aproximado para um valor comercial disponível.

$$12,59 = \frac{8k2 + P_g}{8k2} \quad (3.96)$$

$$P_g = 100k\Omega \quad (3.97)$$

Como a frequência selecionado para os graves é de 30Hz é possível calcular o  $\omega_p$ , como demonstra a Equação 3.98

$$\omega_p = 2\pi f = 2\pi 30 = 188,5rad/s \quad (3.98)$$

Com o valor de  $\omega_p$  pode-se encontrar o valor do capacitor  $C_{g1}$  e  $C_{g2}$  por meio da Equação 3.87. Substituindo os valores tem-se a Equação 3.99 e na Equação 3.100 tem-se o valor comercial mais próximo.

$$188,5 = \frac{1}{100kC_g} \quad (3.99)$$

$$C_{g1} = C_{g2} = 53nF \quad (3.100)$$

Para  $C_{g1}$  e  $C_{g2}$  foi utilizado o valor de 47nF, que é valor comercial facilmente encontrado. De posse dos valores dos componentes da malha de graves foi realizada uma simulação para verificar a resposta em frequência do circuito que é ilustrada na Figura 44. Como pode ser observado o ganho é muito próximo ao calculado de 22dB.

### 3.3.4 MALHA DE AGUDOS

O mesmo processo realizado para a malha de graves é realizado para a malha de agudos. Foram adotados resistores  $R_{a1}$  e  $R_{a2}$  com o valor de  $2k2\Omega$ , e utilizando a Equação 3.72 pode-se encontrar o valor o valor dos capacitores  $C_{a1}$  e  $C_{a2}$  como demonstram as Equações 3.101, 3.102 e 3.103.

$$2\pi f = \frac{1}{C_{a1}R_{a1}} \quad (3.101)$$

$$2\pi 6500 = \frac{1}{C_{a1}2k2} \quad (3.102)$$

$$C_{a1} = 10nF \quad (3.103)$$

O ganho da manha deve ser 10 como foi determinado para a malha de graves. Utilizando a Equação 3.71 pode-se encontrar o valor do potenciômetro  $P_a$ . As Equações 3.104 e 3.105 demonstram o cálculo.

$$3,98 = \frac{P_a 2k2}{2k2} \quad (3.104)$$

$$P_a = 10k\Omega \quad (3.105)$$

Com o valor de  $P_a=10k\Omega$  houve interferência da malha de graves na malha de agudos, por isso, foi utilizado  $P_a=47k\Omega$  e o problema foi resolvido. Com todos os valores dos componentes da malha de agudos foi realizada uma simulação para verificar a resposta

em frequência do circuito, a Figura 47 ilustra o resultado obtido e o resultado obtido na prática.

## 4 MONTAGEM E TESTES DOS CIRCUITOS PROJETADOS

### 4.1 FONTE DE ALIMENTAÇÃO

Foi confeccionado o layout da placa da fonte de alimentação. E após a montagem dela foram realizados testes com e sem carga para verificar a tensão de saída e a tensão de ondulação ( $V_{\text{ond}}$ ). As Tabelas 13 e 14 apresentam os resultados obtidos para sem carga e com carga, respectivamente.

Tabela 13 – Parâmetros práticos da fonte de alimentação sem carga.

Parâmetro	Valor
+Vout [V]	+24,2
-Vout [V]	-24,2
Vond [mV]	5

Fonte: Autoria própria.

Tabela 14 – Parâmetros simulados e práticos da fonte de alimentação com carga de  $220\Omega$ .

Parâmetro	Valor Simulado	Valor Medido
+Vout [V]	23,95	+24,2
-Vout [V]	-23,95	-24,2
Vond [mV]	26,6	25
Vond [mV]	26,6	25

Fonte: Autoria própria.

Os dados obtidos demonstram que no circuito prático a tensão de saída  $V_{\text{out}}$  ficou próximo do esperado, porém a tensão de ondulação  $V_{\text{ond}}$  ficou 1,6mV abaixo do simulado, que é uma diferença de 6%. Essa diferença pode ser explicada pelo fato que o resistor colocado na simulação para representar a carga do amplificador ficou um pouco diferente da resistência real do amplificador. Mas essa diferença não implica em problemas na prática.

## 4.2 AMPLIFICADOR DE ÁUDIO

### 4.2.1 AMPLIFICADOR EM MALHA ABERTA

Foram montadas duas placas do amplificador estéreo projetado. Com o auxílio do osciloscópio foi medido o ganho e a frequência de corte superior ( $F_{cs}$ ) do primeiro, segundo e terceiro estágio em malha aberta e os resultados comparados com os valores simulados.

Tabela 15 – Verificação do ganho e  $F_{cs}$  do primeiro estágio.

Parâmetro	Valor Simulado	Placa A	Placa B
Ganho	10	9,11	10,2
$F_{cs}$ [kHz]	111	135	165

Fonte: Autoria própria.

A Tabela 15 apresenta os resultados do primeiro estágio. Os ganhos obtidos nas duas placas estão de acordo com o projetado, já a frequência de corte foi superior ao simulado. Uma possível explicação para essa diferença de 50% é que na placa prática existem capacitâncias parasitas que não são consideradas na simulação.

Tabela 16 – Verificação do ganho e  $F_{cs}$  do segundo estágio.

Parâmetro	Valor Simulado	Placa A	Placa B
Ganho	1110	990	1020
$F_{cs}$ [kHz]	53	22,5	21,5

Fonte: Autoria própria.

A Tabela 16 apresenta os resultados do segundo estágio. O ganho estão com um erro de 10%, isso pode ser explicado pelos os resistores comerciais utilizados que possuem tolerância de 10%. A  $F_{cs}$  ficou abaixo do simulado, pois há capacitâncias parasitas entre a base e o coletor do transistor 2SA970. Para comprovar esse efeito foi adicionado na simulação um capacitor de 12pF entre a base e o coletor do transistor e a  $F_{cs}$  caiu para 22kHz, demonstrando que há uma capacitância parasita de efeito Miller, a qual é sensível ao ganho do amplificador (BOYLESTAD; NASHELSKY, 2013).

Tabela 17 – Verificação do ganho e  $F_{cs}$  do terceiro estágio em malha aberta.

Parâmetro	Valor Simulado	Placa A	Placa B
Ganho	958	933	945
$F_{cs}$ [kHz]	26,7	22,5	31,5

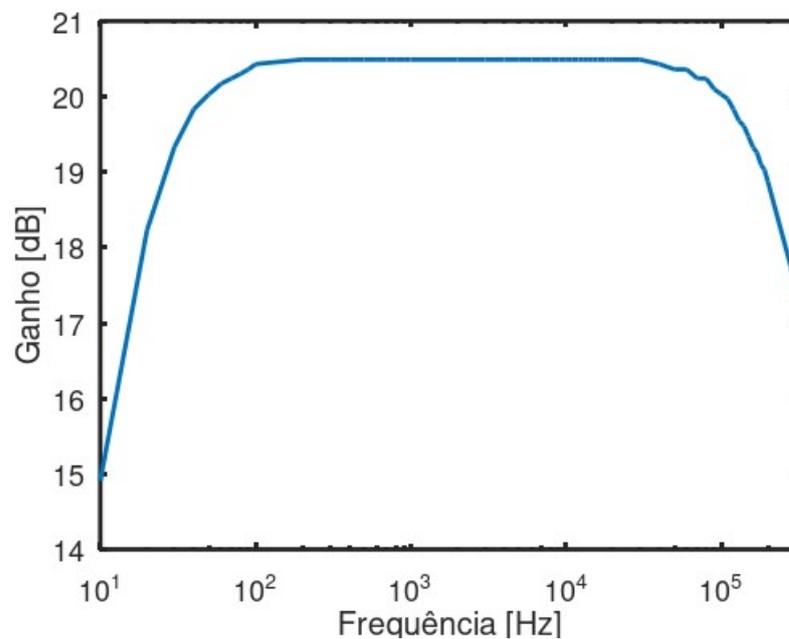
Fonte: Autoria própria.

A Tabela 17 apresenta os resultados do terceiro estágio. A  $F_{cs}$  ficou próximo do simulado e de acordo com o projeto. O ganho também estão próximos do simulado e de acordo com o projeto.

#### 4.2.2 AMPLIFICADOR EM MALHA FECHADA

O amplificador foi realimentado com o resistor projetado para dar um ganho aproximado de 11 como ilustrado na Figura 44 e, além dos dados de  $F_{cs}$ , ganho e %THD foram retirados dados de frequência de corte inferior ( $F_{ci}$ ), %THD de intermodulação e a resposta do amplificador para ondas retangulares de 1kHz e 10kHz.

Figura 44 – Resposta em frequência em malha fechada.



Fonte: Autoria própria

A Figura 44 ilustra a resposta em frequência do circuito em malha fechada, como pode ser observado, o ganho está próximo dos 20,5dB e a  $F_{cs}$  próxima de 300kHz.

A Tabela 18 apresenta os dados obtidos em malha fechada do amplificador e os valores simulados. A Equação 4.1 demonstra o cálculo da frequência de corte inferior, utilizados os valores dos componentes utilizados na prática: Capacitor de entrada de 1 $\mu$ F e resistor de entrada de 10k $\Omega$ .

$$F_{ci} = \frac{1}{2\pi R_{in} C_{in}} = \frac{1}{2\pi \times 10k \times 1\mu} = 15,92Hz \quad (4.1)$$

Tabela 18 – Ganho,  $F_{cs}$ ,  $F_{ci}$  e SR do terceiro estágio em malha fechada.

Parâmetro	Simulado	Placa A	Placa B
Ganho	10,9	10,6	10,6
$F_{cs}$ [kHz]	429	300	320
$F_{ci}$ [Hz]	15,7	15	15
SR [V/us]	16,74	14,7	16,6

Fonte: Autoria própria.

A Tabela 18 mostra os valores simulados e os valores obtidos na prática. Com exceção da frequência de corte que ficou abaixo do simulado, os outros valores da tabela estão próximo do projetado e esperado. A diminuição da frequência de corte superior é um efeito esperado, pois na placa prática surgem capacitâncias parasitas na placa que afetadas pelo efeito Miller diminuem a frequência de corte superior.

A Tabela 19 apresenta a distorção de intermodulação em função da potência, que quantifica as frequências harmônicas do sinal de entrada aplicado, que no caso possuía as frequências de 20kHz e 19kHz. Esse parâmetro não foi simulado, mas como demonstra a Tabela 19 estão abaixo de 0,5% o que é considerado um valor baixa de distorção.

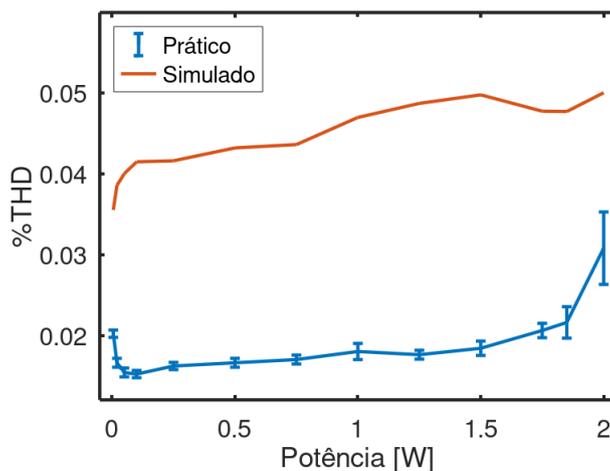
Tabela 19 – Distorção de intermodulação.

Potência [W]	Distorção de intermodulação [%]
0,25	0,028
0,5	0,028
1	0,031
2	0,097

Fonte: Autoria própria.

A Figura 45 ilustra o gráfico da %THD em função da potência. Os valores práticos foram medidos cinco vezes em cada valor de potência e foi retirada a média deles para ser plotado o gráfico, juntamente com a barra de erro. Os valores simulados foram retirados em cada valor de potência e foi plotado juntamente com o prático. Na Figura 45 pode ser observado que a THD simulada ficou acima do prático o que não é esperado. Foi realizado um estudo para entender o por que, mas não se chegou a uma conclusão.

Figura 45 – %THD do amplificador em função da potência.



Fonte: Autoria própria

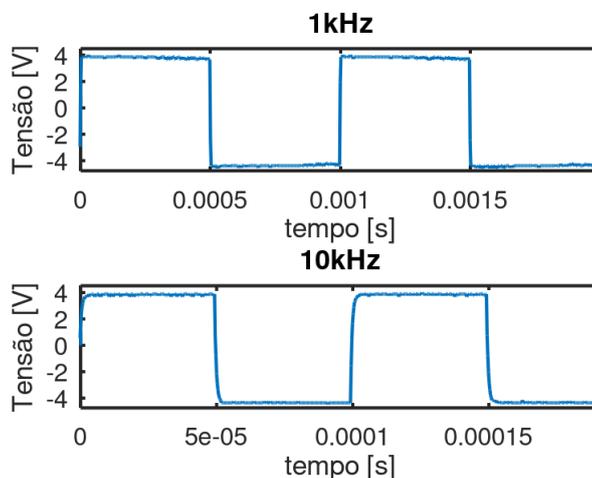
Tabela 20 – Distorção Harmônica Total.

Potência [W]	Simulado	Prático
0,02	0,036	0,017
2	0,053	0,031

Fonte: Autoria própria.

A Figura 46 ilustra a resposta do amplificador para um sinal de entrada retangular de 1kHz e 10kHz. É possível observar que não há sobressinal, os tempos de subida são baixos e não há oscilações de grande amplitude no sinal. Isso demonstra que o circuito é estável e com boa resposta dinâmica.

Figura 46 – Saída do amplificador para ondas retangulares de 1kHz e 10kHz.

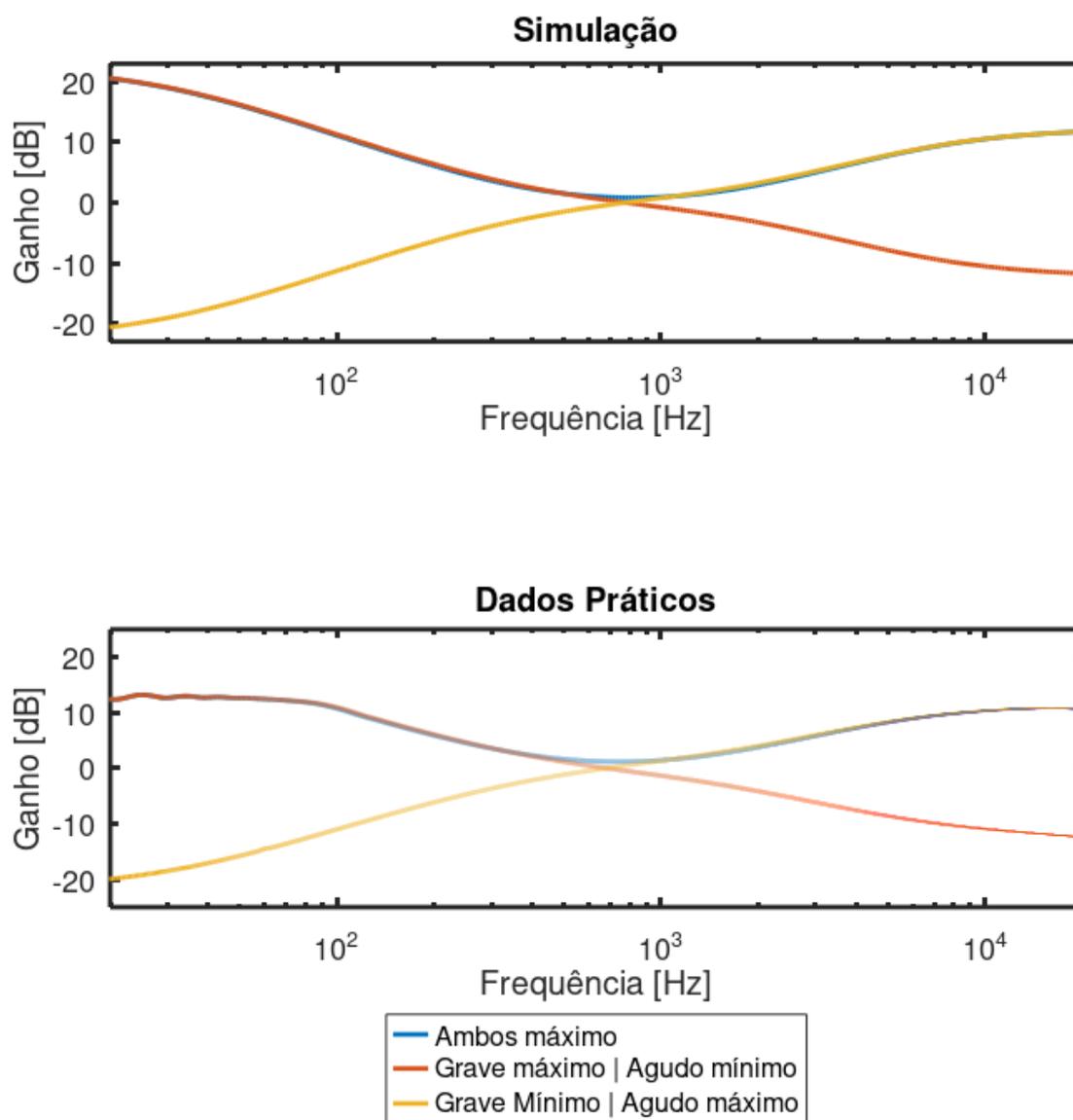


Fonte: Autoria própria

### 4.3 BAXANDALL

A Figura 47 ilustra a resposta obtida tanto na simulação quanto os dados práticos obtidos com o auxílio do software REW (REW, 2005), que fez a varredura na frequência do circuito prático. Ela demonstra que o circuito prático está de acordo com o projetado, ele está exercendo a função de diminuir e aumentar o ganho tanto nos graves quanto nos agudos dependendo da posição dos potenciômetros.

Figura 47 – Resposta em frequência simulada e prática do circuito Baxandall.

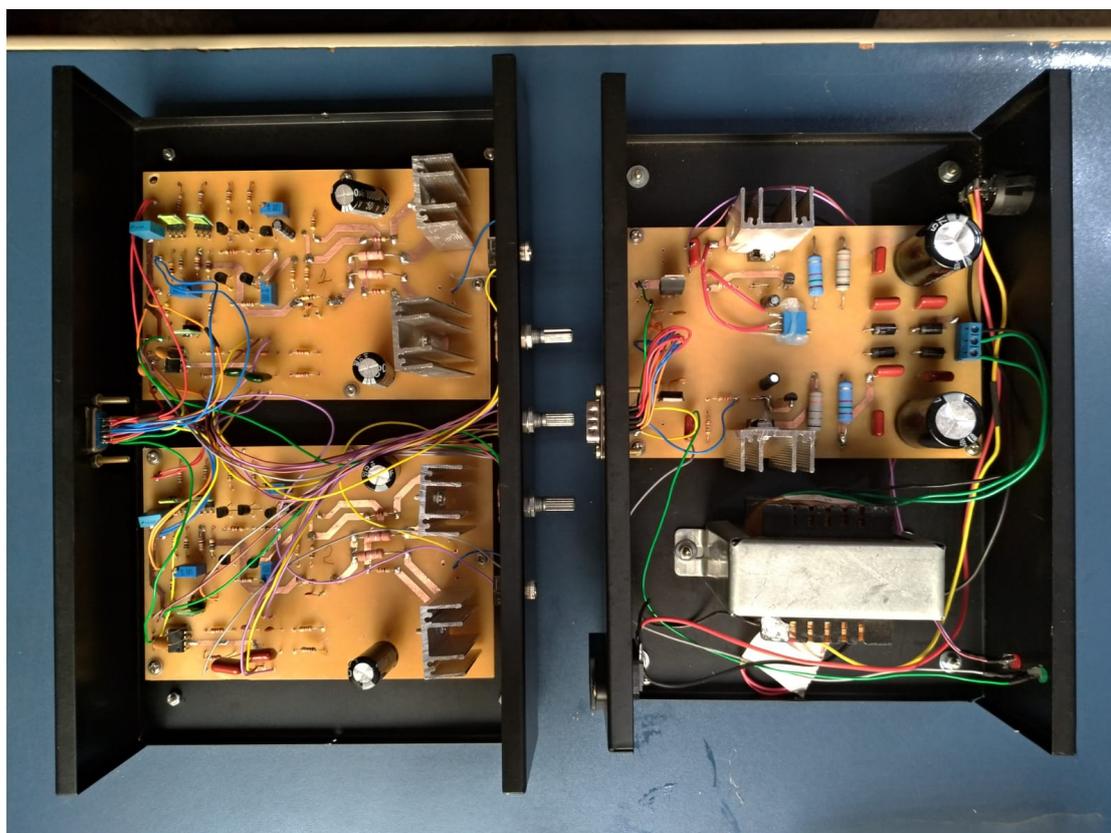


Fonte: Autoria própria

## 4.4 MONTAGEM

Por questões de ruído, oriundo do transformador, foi decidido separar a fonte de alimentação do amplificador. Por isso, ambos foram montados em duas caixas metálicas separadas. As caixas foram furadas para a fixação de conectores, LEDs, potenciômetros e placas. A Figura 48 ilustra a montagem da fonte e do amplificador em caixas metálicas separadas.

Figura 48 – Fonte de alimentação (direita) e amplificador (esquerda) montados dentro das caixas metálicas.



Fonte: Autoria própria

## 5 CONCLUSÃO

A vasta variedade de dispositivos que utilizam fones de ouvidos faz o tema amplificadores de áudio relevante. Os resultados de desempenho obtidos do amplificador demonstram que o objetivo geral estabelecido na concepção deste trabalho foi alcançado. Foi projetado um amplificador de áudio em classe AB para fone de ouvidos de alta fidelidade com distorção inferior a 0,1%, reposta em frequência dentro da faixa de 20 Hz à 20kHz e com 2W de potência e ganho 10. Foi projetada e testada uma fonte de alimentação CC de 24V simétricos e um controlador de tom Baxandall. Todos os componentes do projeto foram montados dentro de caixas metálicas, criando um protótipo funciona, logo todos objetivos gerais e específicos foram atingidos.

O desenvolvimento deste trabalho passou por todas etapas de um projeto, desde a concepção até a montagem de um protótipo. Isso é complexo e, ao mesmo tempo, enriquecedor para o aluno. É na prática que situações não esperadas ocorrem e o aluno deve ser capaz de identificar e solucionar os problemas colocando todo o conhecimento adquirido. E como esperado na montagem e testes das placas surgiram várias problemas como: ruídos, componentes com defeito e componentes montados errados e por meio da análise crítica adquirida durante a graduação foi possível identificá-los e solucioná-los.

Como sugestão para trabalhos futuros poderia ser realizado um projeto substituindo os transistores de efeito de campo por resistor bipolares de junção para comparar a qualidade do som com o projeto realizado nesta monografia.

# Referências

- BARROS, M. *Uma breve história dos amplificadores de áudio*. 2019. Disponível em: <<https://www.amplificadoresnextpro.com.br/index.php/blog/de-marcelo-barros/186-uma-breve-historia-dos-amplificadores-de-audio>> Acesso em: 13 de agosto de 2023. Citado na página 12.
- BOYLESTAD, R. L.; NASHELSKY, L. *Electronic Devices and Circuit Theory 11th ed.* [S.l.]: Pearson Education Inc., 2013. Citado 10 vezes nas páginas 14, 15, 18, 22, 24, 30, 43, 45, 61 e 69.
- CENTURY3CTECH. *Aliexpress*. 2023. Disponível em: <[https://pt.aliexpress.com/item/4001250353310.html?spm=a2g0o.productlist.main.69.3fe52871UiYqqV&algo\\_pvid](https://pt.aliexpress.com/item/4001250353310.html?spm=a2g0o.productlist.main.69.3fe52871UiYqqV&algo_pvid)> Acesso em: 13 de agosto de 2023. Citado na página 12.
- CORDELL, B. *Designing audio power amplifiers*. [S.l.]: McGraw Hill Professional, 2011. Citado na página 18.
- PROJECT. *htclick*. 2023. Disponível em: <<https://htclick.com.br/produto/amplificador-fone-project-head-box-s2/>> Acesso em: 13 de agosto de 2023. Citado na página 12.
- REW. *Room Acoustics Software*. 2005. Disponível em: <<https://www.roomeqwizard.com/>> Acesso em: 13 de agosto de 2023. Citado na página 65.
- SEDRA, A. et al. *Microelectronic circuits 7th edition*. [S.l.]: Oxford University Press, 2015. Citado na página 17.
- SELF, D. *Small signal audio design*. [S.l.]: Taylor & Francis, 2010. Citado na página 50.
- SELF, D. *Audio power amplifier design*. [S.l.]: Taylor & Francis, 2013. Citado 2 vezes nas páginas 19 e 36.
- SELF, D. et al. *Audio engineering: know it all*. [S.l.]: Newnes, 2009. v. 1. Citado na página 14.
- VISINTIN, R. M. et al. Uma metodologia de projeto para amplificadores de áudio sem realimentação negativa global: Proposta e validação. *Semina: Exact and Technological Sciences*, 2022. Citado na página 27.

# APÊNDICE A – DIMENSIONAMENTO DE DISSIPADORES DE CALOR

## A.1 FONTE DE ALIMENTAÇÃO

Para dimensionar o dissipador de calor correto para os transistores da Q1 e Q4, foi encontrado via simulação os valores de  $V_E$  e  $V_C$ . Pois o valor da corrente multiplicado pela tensão de  $V_{CE}$  é potência dissipada no transistor. A Equação A.1 ilustra o cálculo para encontrar o valor da temperatura de junção ( $T_J$ ) do transistor, esse valor de acordo com os datasheets dos transistores não pode ultrapassar  $150^\circ\text{C}$ . Mas essa temperatura é alta, portanto, o calculo será feito para que a  $T_J$  seja de  $60^\circ\text{C}$ . Na Equação A.2 o termo  $\theta_{ja}$  é a resistência térmica total,  $\theta_{jc}$  é a resistência térmica da junção do transistor para o encapsulamento,  $\theta_{cs}$  é a resistência térmica do encapsulamento para o dissipador e  $\theta_{sa}$  é a resistência térmica do dissipador para o ambiente.  $\theta_{jc}$  é geralmente em torno de  $0,5^\circ\text{C/W}$  e  $\theta_{cs}$  é em torno de  $0,8^\circ\text{C/W}$  (BOYLESTAD; NASHELSKY, 2013).

$$T_J = P_D \theta_{ja} + T_{amb} \quad (\text{A.1})$$

$$\theta_{ja} = \theta_{jc} + \theta_{cs} + \theta_{sa} \quad (\text{A.2})$$

Logo, o objetivo é calcular o valor de  $\theta_{sa}$ , pois é esse dado que diferencia os dissipadores de calor comerciais. Dos dados das simulações realizadas sabe-se que os transistores Q1 e Q4 da fonte dissipam 2W de potência, adotou-se a temperatura ambiente como sendo de  $35^\circ\text{C}$  e a temperatura de junção desejada é de  $60^\circ\text{C}$ , substituindo esses valores na Equação A.1 obtém-se:

$$\theta_{ja} = 11,2^\circ\text{C/W} \quad (\text{A.3})$$

Um catálogo de dissipadores foi consultado e foi escolhido um dissipador com um valor de  $\theta_{sa}$  menor que o encontrado na Equação A.3.

## A.2 AMPLIFICADOR

As simulações realizadas demonstraram que a potencia dissipada nos transistores M4 e M5 do amplificador de áudio é de 1W. Portanto, é necessário utilizar dissipadores de calor. Utilizando os mesmos parâmetros  $T_J$  e  $T_{amb}$  anteriores para o cálculo do dissipador do transistor do amplificador, foi encontrado o valor de  $\theta_{sa}$ , apresentado na Equação A.4

$$\theta_{ja} = 21,4^\circ\text{C/W} \quad (\text{A.4})$$

Como o valor encontrado é maior que o da Equação A.3 , pode-se utilizar o mesmo dissipador da fonte de alimentação.