

UNIVERSIDADE FEDERAL DE SÃO CARLOS
CENTRO DE CIÊNCIAS EXATAS E DE TECNOLOGIA - CCET
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

HEITOR FARHAT

PROJETO DE UMA FONTE CC CONTROLADA DE ALTA TENSÃO

TRABALHO DE CONCLUSÃO DE CURSO

SÃO CARLOS
2023

HEITOR FARHAT

PROJETO DE UMA FONTE CC CONTROLADA DE ALTA TENSÃO

Trabalho de Conclusão de Curso apresentado ao Departamento de Engenharia Elétrica da Universidade Federal de São Carlos, para obtenção do título de bacharel em Engenharia Elétrica.

Orientador: Prof. Dr. Amilcar F. Q. Gonçalves

SÃO CARLOS
2023

DEDICATÓRIA

Aos meus pais Evandro e Lucimara e ao meu irmão Túlio, que sempre me incentivaram e apoiaram.

AGRADECIMENTOS

Ao meu orientador professor Dr. Amilcar Gonçalves que me ajudou e incentivou ao longo de todo o processo deste trabalho.

À Universidade Federal de São Carlos e a todo departamento de Engenharia Elétrica que proporcionou toda a estrutura para a minha formação acadêmica.

À minha namorada Cinthia, por não me deixar desistir em nenhum momento.

RESUMO

FARHAT, H.; **Projeto de uma Fonte CC Controlada de Alta Tensão**. 2023. 63p. Trabalho de Conclusão de Curso – Departamento de Engenharia Elétrica, Universidade Federal de São Carlos. SÃO CARLOS, 2023.

Esse trabalho apresenta o projeto de uma fonte de alta tensão em corrente contínua, com o objetivo de gerar plasma e ser utilizada em um sistema de pulverização catódica, através da utilização de um reator de plasma frio, para deposição de filmes finos metálicos. O processo para aplicação de filmes finos metálicos através de pulverização catódica é utilizado em várias áreas, como é o caso do uso em indústrias para embelezamento e revestimento de peças, embalagem de alimentos, joias, aplicações fotovoltaicas e pesquisa acadêmica. Para solucionar o problema, foi proposto o desenvolvimento de um circuito composto por um retificador não-controlado, seguido de um inversor controlado e com filtragem do PWM, um transformador elevador em 60 Hz para alta-tensão e um retificador não-controlado após o secundário do transformador. O desenvolvimento desse trabalho mostra o circuito esquemático e projeto da placa de circuito impresso da fonte, o projeto do controle utilizado e resultados de simulação analisando o funcionamento do sistema. As simulações mostraram que o sistema possui as características necessárias para o processo de pulverização catódica, operando com diferentes tensões e cargas de maneira segura.

Palavras-chave: Conversor CA-CC. Conversor CC-CA. Inversor. Controle Digital. Fonte CC de Alta Tensão.

ABSTRACT

FARHAT, H.. **Design of Controlled DC High Voltage Source**. 2023. 63 p. Trabalho de Conclusão de Curso – Departamento de Engenharia Elétrica, Universidade Federal de São Carlos. SÃO CARLOS, 2023.

This work presents the design of a high voltage source in direct current, with the objective of generating plasma and being used in the processes of metallic deposition in semiconductor materials and research in the area of microelectronics. The process for applying metallic thin films through cathodic sputtering is used in several areas, such as the use in industries for beauty and coating of parts, food packaging, jewelry, photovoltaic applications and academic research. To solve the problem, it was proposed the development of a circuit composed of a non-controlled rectifier, followed by a controlled inverter with PWM filtering, a 60 Hz step-up transformer for high voltage and an uncontrolled rectifier after the secondary of the transformer. The development of this work shows the schematic circuit and design of the printed circuit board of the source, the design of the control used and simulation results analyzing the operation of the system. The simulations showed that the system has the necessary characteristics for the sputtering process, operating safely with different voltages and loads.

Keywords: AC-DC converter. DC-AC converter. Inverter. Digital Control. High Voltage DC Source.

LISTA DE FIGURAS

Figura 1 – Exemplos de alvos de <i>sputtering</i> usados em várias aplicações microeletrônicas. (a) Alvo de <i>Sputtering</i> ligado por difusão para a indústria de semicondutores, (b) alvo de magnetron de cátodo oco para a indústria de semicondutores, (c) alvo retangular para a indústria de displays e células fotovoltaicas, (d) alvo tubular para a indústria de displays e células fotovoltaicas, e (e) uma ferramenta de <i>cluster</i> de Materiais Aplicados mostrando alvos de <i>sputtering</i> e câmaras para depositar filmes pulverizados em <i>wafers</i> de 200 mm.	2
Figura 2 – Diagrama de blocos do sistema.	4
Figura 3 – Circuito de um Retificador de Onda Completa.	5
Figura 4 – Tensões e correntes do retificador de onda completa.	5
Figura 5 – Circuito de um Retificador de Onda Completa com Filtro Capacitivo.	6
Figura 6 – Comparação entre a tensão de saída do retificador com filtro capacitivo e uma tensão retificada pura.	6
Figura 7 – Diagrama simplificado de um Inversor monofásico fonte de tensão.	8
Figura 8 – Circuito do inversor monofásico com representação de chaves.	9
Figura 9 – Geração do PWM senoidal e tensão de saída nos terminais do inversor.	10
Figura 10 – Tempo morto.	12
Figura 11 – Transformador Ideal.	13
Figura 12 – Circuito completo utilizado no PSIM.	14
Figura 13 – Retificador de Entrada utilizado no PSIM.	15
Figura 14 – Inversor monofásico utilizado no PSIM.	16
Figura 15 – Modulação Unipolar e Unidade de Controle utilizadas no PSIM.	17
Figura 16 – Transformador Ideal e indutância utilizadas no PSIM.	18
Figura 17 – Retificador e filtro capacitivo utilizados no PSIM.	19
Figura 18 – Malha de controle utilizada.	20
Figura 19 – Proteção de sobre-corrente utilizada no PSIM.	21
Figura 20 – Malha de controle utilizada no PSIM.	21
Figura 21 – Tensão da carga e corrente do inversor para uma referência de 1600 V, operando com carga nominal.	22
Figura 22 – Tensão da carga e corrente do inversor para uma referência de 1600V, com pré-carga de 1500 V do capacitor CC.	23
Figura 23 – Tensão da carga e corrente do inversor para uma referência de 1600V, com pré-carga de 1600V do capacitor CC.	24
Figura 24 – Tensão da carga e corrente do inversor para uma referência de 960 V seguida por um degrau para 1600V.	25

Figura 25 – Tensão da carga e corrente do inversor para uma referência de 1600 V, operando inicialmente com metade da carga nominal e posteriormente com carga nominal.	26
Figura 26 – Tensão da carga e corrente do inversor para uma referência em rampa de 1600 V, operando com carga nominal.	27
Figura 27 – Tensão da carga e corrente do inversor ao acionar o sistema de proteção de sobrecorrente.	28
Figura 28 – Diagrama Esquemático do Retificador de Entrada.	34
Figura 29 – PCI do Retificador de Entrada - Faces sobrepostas.	35
Figura 30 – PCI do Retificador de Entrada - Face superior.	36
Figura 31 – PCI do Retificador de Entrada - Face inferior.	37
Figura 32 – Modelo 3D da PCI do Retificador de Entrada - Perspectiva da esquerda.	38
Figura 33 – Modelo 3D da PCI do Retificador de Entrada - Perspectiva da direita.	38
Figura 34 – Diagrama Esquemático do Inversor de Frequência.	40
Figura 35 – PCI do Inversor - Faces sobrepostas.	41
Figura 36 – PCI do Inversor - Face superior.	42
Figura 37 – PCI do Inversor - Face inferior.	43
Figura 38 – Modelo 3D da PCI do Inversor - Perspectiva de cima.	44
Figura 39 – Modelo 3D da PCI do Inversor - Perspectiva de baixo.	44
Figura 40 – Diagrama Esquemático do Circuito de <i>Tempo Morto</i>	46
Figura 41 – PCI do Circuito de Tempo Morto - Faces sobrepostas.	47
Figura 42 – PCI do Circuito de Tempo Morto - Face superior.	48
Figura 43 – PCI do Circuito de Tempo Morto - Face inferior.	49
Figura 44 – Modelo 3D da PCI do Circuito de Tempo Morto - Perspectiva de cima.	50
Figura 45 – Modelo 3D da PCI do Circuito de Tempo Morto - Perspectiva de baixo.	50
Figura 46 – Diagrama Esquemático da Fonte de Baixa Tensão.	52
Figura 47 – PCI da Fonte de Baixa Tensão.	53
Figura 48 – Modelo 3D da PCI da Fonte de Baixa Tensão - Perspectiva de cima.	54
Figura 49 – Modelo 3D da PCI da Fonte de Baixa Tensão - Perspectiva de baixo.	55
Figura 50 – Esquemático do circuito condicionador de corrente.	57
Figura 51 – PCI do circuito condicionador de corrente.	58
Figura 52 – Esquemático do circuito condicionador de tensão.	59
Figura 53 – PCI do circuito condicionador de tensão.	60
Figura 54 – Segmento da folha de dados do MST940.	61
Figura 55 – Fotografia da carcaça do Gal-1000U-2.	62
Figura 56 – Retificador e Filtro de Alta Tensão.	63

LISTA DE TABELAS

Tabela 1 – Requisitos do Sistema	14
Tabela 2 – Características básicas do transformador	18

LISTA DE ABREVIATURAS E SIGLAS

ABNT	Associação Brasileira de Normas Técnicas
CMOS	<i>Complementary metal-oxide-semiconductor</i>
TFT	<i>Thin-Film Transistor</i>
PECVD	<i>Plasma Enhanced Chemical Vapor Deposition</i>
CC	Corrente Contínua
CA	Corrente Alternada
RF	Rádio Frequência
PWM	<i>Pulse Width Modulation</i>
RMS	<i>Root Mean Square</i>
TBJ	Transistor Bipolar de Junção
PCI	Placa de circuito impresso
PI	Controlador Proporcional Integral
IGBT	<i>Insulated-Gate Bipolar Transistor</i>
LED	<i>Light Emitting Diode</i>
SMD	<i>Surface Mounted Device</i>

LISTA DE SÍMBOLOS

D_1	Diodo 1
D_2	Diodo 2
D_3	Diodo 3
D_4	Diodo 4
v_d	Tensão na carga do retificador de Onda Completa
i_d	Corrente da carga do retificador de Onda Completa
I_d	Valor eficaz da corrente da carga do retificador de Onda Completa
v_s	Tensão de alimentação do retificador de Onda Completa
vi_s	Corrente que flui pela fonte de alimentação do retificador de Onda Completa
v_s	Tensão de uma fonte senoidal
V_s	Tensão de uma fonte senoidal
ω	Frequência angular
t	Tempo
V_m	Valor da tensão de pico de uma fonte senoidal
e	Numero de Euler
R	Resistência
C	Capacitância
π	Pi
θ	Ângulo do fasor
α	Ângulo do fasor
f	Frequência
ΔV_o	Variação de pico-a-pico da tensão de saída
v_o	Tensão mínima
T_r	Atraso introduzido pela filtragem do controle de tensão e corrente

ΔV_{cc}	Tolerância na variação da tensão CC
ΔP_{cc}	Máxima variação de potência tolerável no barramento
T_{A+}	Transistor superior do braço A do conversor
T_{B-}	Transistor inferior do braço B do conversor
V_d	Tensão do barramento CC do inversor
v_{Ao}	Tensão entre os pontos A e 0 do inversor
v_{Bo}	Tensão entre os pontos B e 0 do inversor
$t_{desligado}$	Tempo em que a chave está desligada
t_{ligado}	Tempo em que a chave está ligada
D	Ciclo de trabalho
T_{PWM}	Período do PWM
f_{chave}	Frequência de comutação das chaves
f_{seno}	Frequência da senoide
m_f	Modulação de frequência
m_a	Modulação de amplitude
V_{CA}	Tensão CA de saída do Inversor
V_{CC}	Tensão do barramento CC do Inversor
v_p	Tensão do enrolamento primário do transformador
v_s	Tensão do enrolamento secundário do transformador
i_p	Corrente do enrolamento primário do transformador
i_s	Corrente do enrolamento secundário do transformador
N_p	Número de espiras do enrolamento primário do transformador
N_s	Número de espiras do enrolamento secundário do transformador
a	Relação de transformação do transformador
P_{saida}	Potência de Saída do Inversor
$V_{CC_{saida}}$	Tensão CC de Saída

$V_{CC_{entrada}}$	Tensão no barramento CC do Inversor
V_{ripple}	<i>Ripple</i> da tensão de saída
$C_{CC_{min}}$	Capacitor CC mínimo
C_{CC}	Capacitor CC
$S1$	Chave 1
$S2$	Chave 2
$S3$	Chave 3
$S4$	Chave 4
$H_{corrente}$	Ganho do sensor de corrente
H_{tensao}	Ganho do sensor de corrente
S_{trafo}	Potência aparente do transformador
V_{priRMS}	Tensão RMS no primário do transformador
V_{secRMS}	Tensão RMS no secundário do transformador
f_{trafo}	Frequência de operação do transformador
C_{filtro}	Capacitor de filtro
R_o	Carga máxima do sistema
Z_o	Impedância máxima do sistema
V_{saida}	Tensão de saída do sistema
$G_{corrente}$	Planta de corrente
L_{pri}	Indutância no primário do transformador
R_{pri}	Resistência no primário do transformador
s	Variável no domínio da frequência
$G_{corrente_{MA}}$	Planta de corrente em malha aberta
$C_{corrente}$	Controlador de corrente
k_p	Ganho proporcional
k_i	Ganho integral

$G_{corrente_{MF}}$	Planta de corrente em malha fechada
G_{carga}	Planta de da junção da carga com o filtro capacitivo
$G_{tensao_{MA}}$	Planta de tensão em malha aberta
C_{tensao}	Controlador de tensão

SUMÁRIO

1 – INTRODUÇÃO	1
1.1 OBJETIVOS	3
1.1.1 Objetivos Gerais	3
1.1.2 Objetivos Específicos	3
1.2 ORGANIZAÇÃO DO TRABALHO	3
2 – MATERIAIS E MÉTODOS	4
2.1 SISTEMA PROPOSTO	4
2.2 RETIFICADOR DE ONDA COMPLETA	4
2.2.1 Capacitor Mínimo	8
2.3 INVERSOR DE FREQUÊNCIA MONOFÁSICO	8
2.3.1 Ganho de Tensão do Sistema	8
2.3.2 Modulação em Largura de Pulso	9
2.3.3 Taxas de Modulação	11
2.3.4 Tempo Morto	11
2.4 TRANSFORMADOR	12
3 – PROJETO DO SISTEMA	14
3.1 RETIFICADOR DE ENTRADA	14
3.1.1 Projeto do Capacitor de Filtro do Retificador	15
3.1.2 Circuito de Pré-Carga do Capacitor do Retificador	15
3.2 INVERSOR DE FREQUÊNCIA	15
3.3 CIRCUITO DE TEMPO MORTO	16
3.4 MODULAÇÃO	16
3.5 SENSORES	17
3.5.1 Sensor de Corrente	17
3.5.2 Sensor de Tensão	17
3.6 TRANSFORMADOR	18
3.7 RETIFICADOR E FILTRO DE ALTA TENSÃO	18
3.7.1 Carga Máxima	19
3.8 CONTROLE DO SISTEMA	19
4 – RESULTADOS DE SIMULAÇÃO	22
4.1 CARGA NOMINAL E REFERÊNCIA DEGRAU SEM PRÉ-CARGA DO CAPACITOR	22

4.2	CARGA NOMINAL E REFERÊNCIA DEGRAU COM PRÉ-CARGA DO CAPACITOR	23
4.3	CARGA NOMINAL E REFERÊNCIA DE DOIS DEGRAUS SEM PRÉ-CARGA DO CAPACITOR	24
4.4	CARGA VARIÁVEL E REFERENCIA DEGRAU SEM PRÉ-CARGA DO CAPACITOR	25
4.5	SOBRECORRENTE NO INVERSOR	26
5	– CONCLUSÃO	29
5.1	TRABALHOS FUTUROS	29
	Referências	31
	 Apêndices	 32
	APÊNDICE A–PROJETO DO RETIFICADOR DE ENTRADA	33
A.1	CARACTERÍSTICAS	33
A.2	DIAGRAMA ESQUEMÁTICO	34
A.3	PLACA DE CIRCUITO IMPRESSO	34
A.3.1	Visualização 3D	37
	APÊNDICE B–PROJETO DO INVERSOR DE FREQUÊNCIA	39
B.1	CARACTERÍSTICAS	39
B.2	DIAGRAMA ESQUEMÁTICO	39
B.3	PLACA DE CIRCUITO IMPRESSO	40
B.3.1	Visualização 3D	43
	APÊNDICE C–PROJETO DO CIRCUITO DE TEMPO MORTO	45
C.1	CARACTERÍSTICAS	45
C.2	DIAGRAMA ESQUEMÁTICO	45
C.3	PLACA DE CIRCUITO IMPRESSO	47
C.3.1	Visualização 3D	49
	APÊNDICE D–PROJETO DA FONTE DE BAIXA TENSÃO	51
D.1	CARACTERÍSTICAS	51
D.2	DIAGRAMA ESQUEMÁTICO	52
D.3	PLACA DE CIRCUITO IMPRESSO	52
D.3.1	Visualização 3D	53

Anexos	56
ANEXO A–CIRCUITO CONDICIONADOR DE CORRENTE	57
ANEXO B–CIRCUITO CONDICIONADOR DE TENSÃO	59
ANEXO C–TRANSFORMADORES	61
ANEXO D–ESQUEMÁTICO DO RETIFICADOR E FILTRO DE ALTA TENSÃO	63

1 INTRODUÇÃO

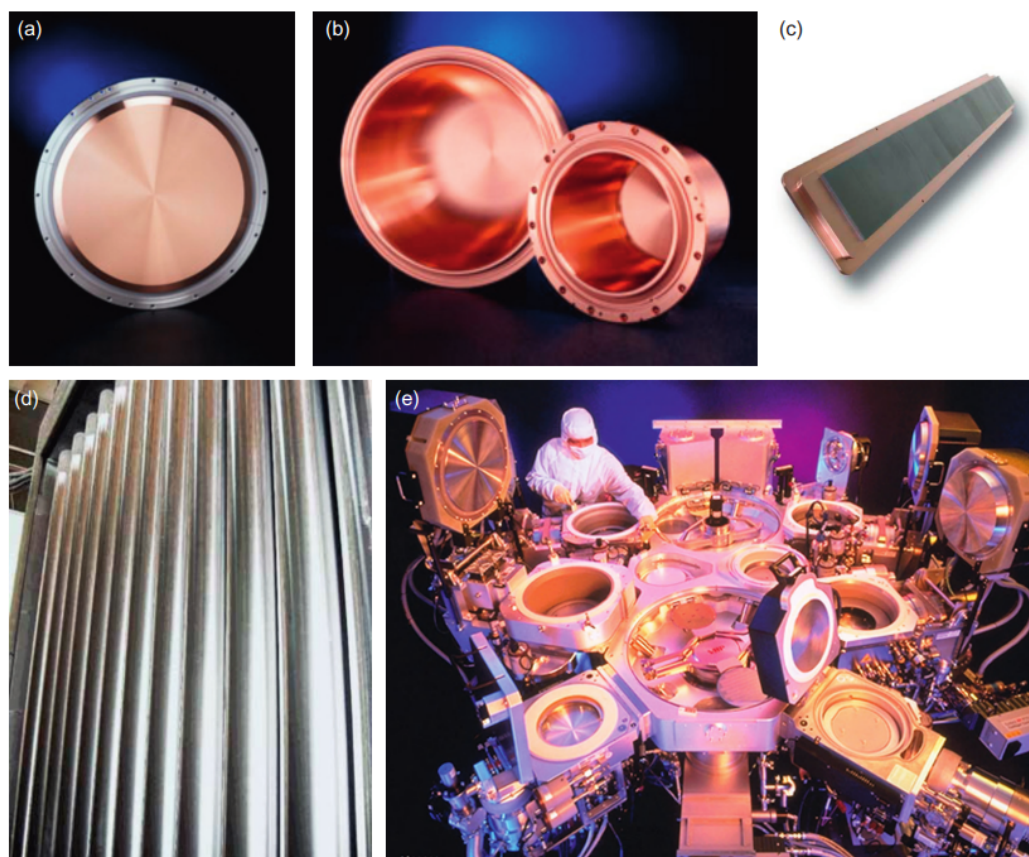
Os circuitos integrados são largamente utilizados por toda a sociedade em diferentes dispositivos, desde relógios digitais e celulares, até grandes sistemas computacionais em *Data Centers*. A fabricação em larga escala de circuitos integrados exige cada vez mais precisão, já que a miniaturização dos componentes torna erros na fabricação mais proeminentes. Durante a fabricação, devido à grande complexidade, os circuitos integrados podem ter vários níveis de metalização, utilizando ligas metálicas para formar as interconexões à nível de chip entre os dispositivos e conectá-los com os condutores à nível de pacote (DUNLOP et al., 1993).

Os circuitos integrados de tecnologia CMOS (*Complementary metal-oxide-semiconductor*), feitos a partir do silício convencional, são processados no próprio substrato, os *Wafers* de silício. Já os transistores de filme fino (TFT), são fabricados através da deposição de filmes finos de materiais semicondutores e dielétricos, bem como os contatos elétricos, em um substrato transportador (SPIJKMAN et al., 2011). Além do vidro, uma variedade de plásticos pode ser usada como substrato de suporte para os processos de deposição. De acordo com cada tipo de substrato, tecnologias de deposição como deposição de vapor aprimorada por plasma (PECVD), *sputtering*, evaporação, *spincoating* e impressão a jato de tinta são possíveis (SPIJKMAN et al., 2011).

O *Sputtering* é uma das técnicas para depositar filmes finos, em que os átomos são ejetados de um material de origem usando partículas energéticas dentro de uma câmara (SARKAR, 2013), de maneira a direcionar o material a um alvo. O alvo, na forma de um revestimento material, é colocado na direção do substrato em uma câmara de vácuo com pressão inicial de cerca de $5 \cdot 10^{-4}$ a $5 \cdot 10^{-7}$ Torr (1 Torr equivale aproximadamente a 133,32237 Pa). Estas condições de vácuo se destinam a suprimir a contaminação dos gases potencialmente poluidores. Durante o processo, é colocado um gás inerte como o argônio e mantém-se uma pressão de cerca de 10^{-3} mTorr (WIDODO, 2016).

A Figura 1 mostra alguns alvos para diferentes aplicações do *sputtering* na microeletrônica.

Figura 1 – Exemplos de alvos de *sputtering* usados em várias aplicações microeletrônicas. (a) Alvo de *Sputtering* ligado por difusão para a indústria de semicondutores, (b) alvo de magnetron de cátodo oco para a indústria de semicondutores, (c) alvo retangular para a indústria de displays e células fotovoltaicas, (d) alvo tubular para a indústria de displays e células fotovoltaicas, e (e) uma ferramenta de *cluster* de Materiais Aplicados mostrando alvos de *sputtering* e câmaras para depositar filmes pulverizados em *wafers* de 200 mm.



Fonte: Sarkar (2013)

O *sputtering* pode ser feito utilizando dois tipos de plasma: em Corrente Contínua (CC) ou Corrente Alternada (CA). O *sputtering* CC, também conhecido como *sputtering* catódico, é realizado em baixa pressão e normalmente usa gás argônio (Ar) para produzir íons. O *sputtering* CC utiliza uma tensão contínua alta o suficiente para gerar plasma, entre as centenas de volts a milhares de volts (WIDODO, 2016). Já o *sputtering* CA usa alta frequência para gerar o plasma, por isso é conhecido como *sputtering* de Rádio Frequência (RF). A RF é frequentemente utilizada nas indústrias e no campo da pesquisa científica, sendo que a frequência utilizada é 13,56 MHz. O *sputtering* de RF permite a deposição usando alvos que são isolantes, condutores, resistores e dielétricos, diferentemente do método CC, que permite apenas a deposição de materiais condutores (WIDODO, 2016).

Sendo assim, para que o *sputtering* CC seja possível, há a necessidade de possuir uma fonte CC controlada de alta tensão e com todas as proteções necessárias. Dessa forma, o

presente trabalho visa estudar a viabilidade de construção dessa fonte CC para aplicação em um depositador de filmes finos tipo *sputtering* utilizando componentes eletrônicos disponíveis no laboratório. O cuidado com a fonte torna a operação do equipamento de deposição segura e confiável, do ponto de vista do operador e também do equipamento, evitando-se danos aos demais componentes do sistema de deposição de filmes.

1.1 OBJETIVOS

1.1.1 Objetivos Gerais

Este trabalho propõe o projeto e análise de um uma fonte de alta tensão CC controlável para uso em um depositador de filmes finos, utilizando-se componentes eletroeletrônicos disponíveis no laboratório. Para isso, pretende-se construir a fonte com o uso de um módulo inversor, um transformador de alta tensão usado em fornos micro-ondas e um retificador.

1.1.2 Objetivos Específicos

- Projetar os circuitos retificadores da fonte;
- Projetar o circuito do Inversor de Frequência;
- Projetar o circuito de Tempo Morto para o Inversor de Frequência;
- Projetar o filtro capacitivo para a fonte;
- Implementar o controle da fonte, possibilitando a operação em suas condições nominais;
- Projetar uma fonte de alta tensão segura para ser operada por seres humanos;
- Projetar as placas de circuito impresso do sistema;
- Simular a fonte no software PSIM, com a finalidade de validar o sistema.

1.2 ORGANIZAÇÃO DO TRABALHO

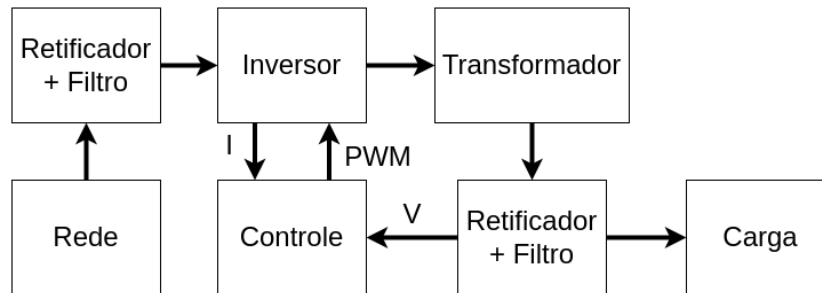
O trabalho foi organizado ao longo de cinco capítulos. Este capítulo inicial contextualiza e justifica o trabalho. No segundo capítulo é abordado teoricamente o funcionamento conversores CC-CA, conversores CA-CC, transformadores e modulação por largura de pulso (PWM), apresentando os modelos matemáticos para os componentes da unidade aqui proposta. No capítulo três são utilizados os modelos matemáticos do segundo capítulo para dimensionar os componentes e modelá-los no ambiente do PSIM. O quarto capítulo apresenta os resultados de simulação do sistema que caracteriza a fonte de alta tensão CC controlável. Por fim, as conclusões finais são apresentadas no quinto capítulo.

2 MATERIAIS E MÉTODOS

2.1 SISTEMA PROPOSTO

O diagrama de blocos do sistema proposto é apresentado na [Figura 2](#). Nesse sistema, primeiramente a tensão da rede é retificada e filtrada para servir de fonte ao inversor. O controle é responsável por medir a corrente do inversor e a tensão da carga, gerando o PWM que fará a modulação do inversor. Posteriormente, o sinal chaveado passa pelo transformador de alta tensão, funcionando como filtro indutivo. Por fim, do lado de alta tensão há um retificador e um filtro, de forma a reduzir a oscilação da tensão de saída e garantir uma tensão CC mais pura para a carga.

Figura 2 – Diagrama de blocos do sistema.

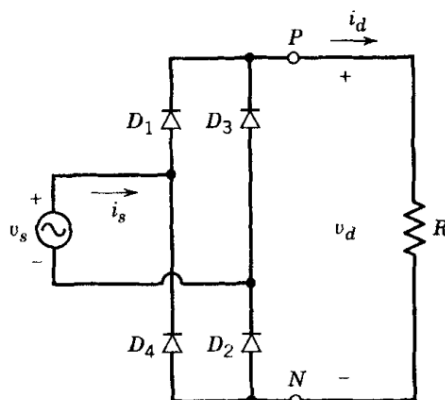


Fonte: Próprio autor

2.2 RETIFICADOR DE ONDA COMPLETA

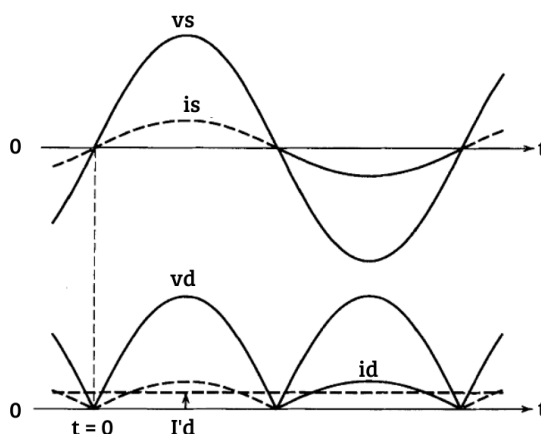
O objetivo de um retificador de onda completa é produzir uma corrente ou tensão CC a partir de uma fonte de tensão CA ([HART, 2011](#)). A retificação da tensão CA é feita utilizando diodos retificadores, conectados em ponte, como mostra a [Figura 3](#). A corrente i_s flui pelos diodos D_1 e D_2 no semi-ciclo positivo e pelos diodos D_3 e D_4 no semi-ciclo negativo, produzindo uma tensão resultante v_d pulsada e positiva. A [Figura 4](#) mostra o comportamento das tensões e correntes do retificador de onda completa apresentado na [Figura 3](#), para uma carga puramente resistiva a tensão v_s e corrente CA i_s são senoidais e em fase. Já no lado CC, pode-se observar uma tensão v_d e corrente i_d pulsadas e positivas, com I_d sendo o valor eficaz da corrente i_d na carga ([MOHAN; UNDERLAND; ROBBINS, 2003](#)).

Figura 3 – Circuito de um Retificador de Onda Completa.



Fonte: MOHAN, UNDERLAND e ROBBINS (2003)

Figura 4 – Tensões e correntes do retificador de onda completa.

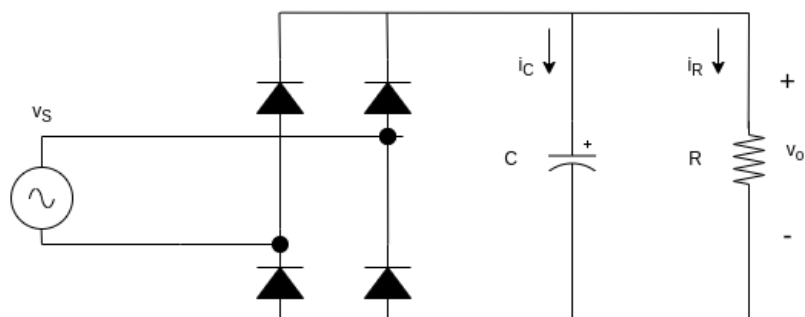


Fonte: MOHAN, UNDERLAND e ROBBINS (2003), editado pelo autor.

Nas aplicações onde a conversão CA/CC é feita com um retificador de onda completa, usa-se em paralelo com a carga um capacitor como filtro, de maneira a aumentar as tensões e correntes RMS na carga. A Figura 5 mostra o circuito de um retificador de onda completa com filtro capacitivo, a Equação (1) descreve a tensão V_s e a Figura 6 mostra as tensões na saída com e sem a influência do capacitor.

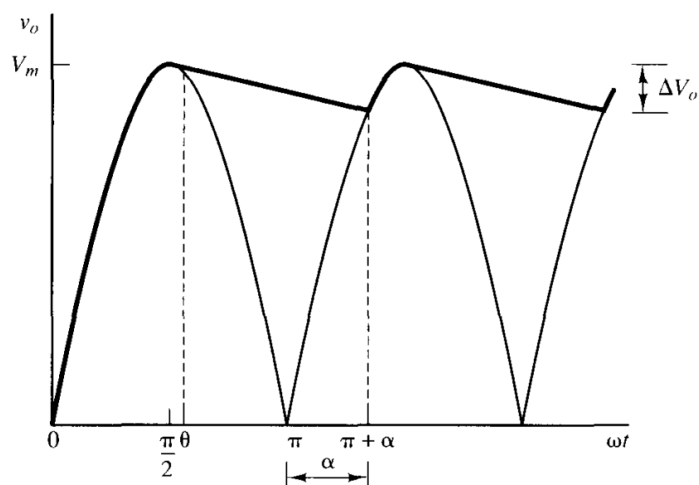
$$v_s = V_m \text{sen}(\omega t) \quad (1)$$

Figura 5 – Circuito de um Retificador de Onda Completa com Filtro Capacitivo.



Fonte: Próprio Autor.

Figura 6 – Comparação entre a tensão de saída do retificador com filtro capacitivo e uma tensão retificada pura.



Fonte: Hart (2011)

Segundo a demonstração de Hart (2011), quando o par de diodos está conduzindo, a tensão v_o na saída é uma função seno positiva e quando a condução não está ocorrendo, a tensão é uma exponencial decendente. Dessa maneira, assumindo-se os diodos como componentes ideais, tem-se a Equação (2).

$$v_o(\omega t) = \begin{cases} |V_m \text{sen}(\omega t)|, & \text{diodos em condução.} \\ [V_m \text{sen}(\theta)] e^{-(\omega t - \theta)/\omega RC}, & \text{diodos em corte.} \end{cases} \quad (2)$$

O ângulo que torna os diodos reversamente polarizados é θ , definido pela Equação (3).

$$\theta = \text{tg}^{-1}(-\omega RC) = -\text{tg}^{-1}(\omega RC) + \pi \quad (3)$$

A tensão de saída máxima é v_s e a mínima é obtida observando v_o no ponto em que o segundo par de diodos começa a conduzir, $\omega t = \pi + \alpha$, obtendo a [Equação \(4\)](#) e, após a simplificação, a [Equação \(5\)](#).

$$(V_m \sen \theta) e^{-(\pi+\alpha-\theta)/\omega RC} = -V_m \sen(\pi + \alpha) \quad (4)$$

$$(\sen \theta) e^{-(\pi+\alpha-\theta)/\omega RC} - \sen \alpha = 0 \quad (5)$$

A variação de pico-a-pico da tensão de saída pode ser expressada pela [Equação \(6\)](#).

$$\Delta V_o = V_m - |V_m \sen(\pi + \alpha)| = V_m(1 - \sen \alpha) \quad (6)$$

Nos circuitos onde $\omega RC \gg \pi$, obtém-se [Equação \(7\)](#)

$$\begin{cases} \theta \approx \pi/2 \\ \alpha \approx \pi/2 \end{cases} \quad (7)$$

Para os diodos em corte, a tensão v_o mínima pode ser avaliada em $\omega t = \pi$, obtendo a [Equação \(8\)](#).

$$v_o(\pi + \alpha) = V_m e^{-(\pi+\pi/2-\pi/2)/\omega RC} = V_m e^{-\pi/\omega RC} \quad (8)$$

O *ripple* de tensão para o retificador com filtro pode ser aproximada pela [Equação \(9\)](#).

$$\Delta V_o \approx V_m(1 - e^{-\pi/\omega RC}) \quad (9)$$

A exponencial mostrada na [Equação \(9\)](#) pode ser aproximada pela expansão da série, mostrada na [Equação \(10\)](#).

$$e^{-\pi/\omega RC} \approx 1 - \frac{\pi}{\omega RC} \quad (10)$$

Substituindo a [Equação \(10\)](#) na [Equação \(9\)](#), obtém-se a [Equação \(11\)](#).

$$\Delta V_o \approx \frac{V_m \pi}{\omega RC} = \frac{V_m}{2fRC} \quad (11)$$

Quando a ondulação é baixa o suficiente, a tensão na saída é mantida próxima a V_m , a relação mostrada na [Equação \(12\)](#) é válida.

$$\frac{\Delta V_o}{V_m} \approx \frac{1}{2fRC} \quad (12)$$

Rearranjando a [Equação \(11\)](#) considerando a [Equação \(12\)](#), obtém-se a [Equação \(13\)](#).

$$C \approx \frac{1}{2fR\left(\frac{\Delta V_o}{V_m}\right)} \quad (13)$$

2.2.1 Capacitor Mínimo

O retificador pode ser utilizado para alimentar o barramento CC de um conversor chaveado, como um Inversor de Frequência, nesse caso deve-se levar em consideração:

- O atraso introduzido pela filtragem do controle de tensão e corrente (T_r);
- A tolerância na variação da tensão CC (ΔV_{cc});
- Máxima variação de potência tolerável no barramento CC (ΔP_{cc});
- Garantia de fornecimento de energia durante uma queda de tensão ou entrada de carga.

Segundo Hart (2011) o dimensionamento do capacitor CC pode ser feito utilizando a Equação (14).

$$C \geq \frac{T_r \Delta P_{cc}}{2V_{cc} \Delta V_{cc}} \quad (14)$$

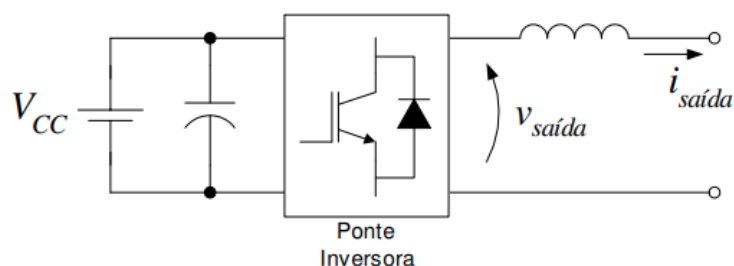
2.3 INVERSOR DE FREQUÊNCIA MONOFÁSICO

Os inversores de frequência são conversores chaveados que têm como objetivo produzir uma saída CA senoidal cuja magnitude e a frequência pode ser controlada. O inversor deve controlar a magnitude e a frequência das tensões de saída CA. Tal capacidade é obtida controlando o ciclo de trabalho do PWM das chaves do inversor e, portanto, esses inversores são chamados de inversores PWM (MOHAN; UNDERLAND; ROBBINS, 2003).

A grandeza disponibilizada através de seus terminais de saída determinará se o inversor é de tensão ou corrente. Ou seja, um inversor de tensão fornece uma tensão CA e um inversor de corrente fornece uma corrente CA (PIMENTEL, Agosto de 2006).

O diagrama simplificado de um inversor monofásico fonte de tensão é mostrado na Figura 7

Figura 7 – Diagrama simplificado de um Inversor monofásico fonte de tensão.



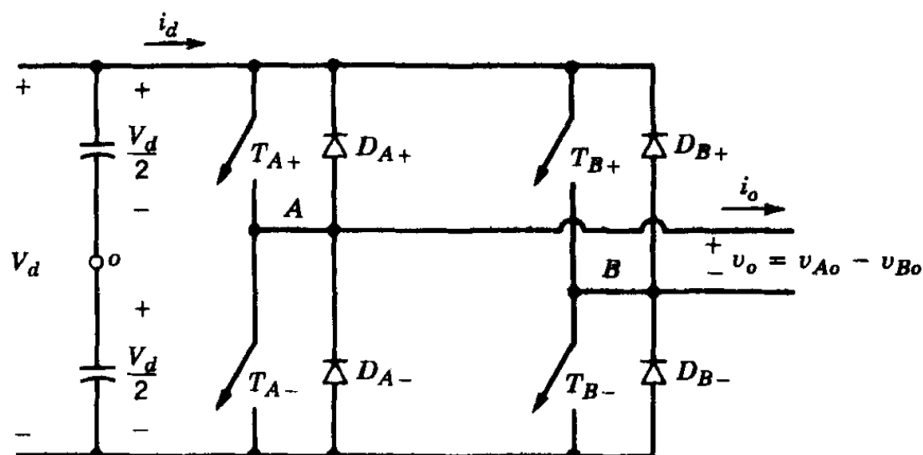
Fonte: Pimentel (Agosto de 2006)

2.3.1 Ganho de Tensão do Sistema

Considerando os dois braços A e B do circuito do inversor monofásico mostrados na Figura 8, quando o transistor T_{A+} está em condução, T_{B-} também estará em condução. Neste

instante a [Equação \(15\)](#) e a [Equação \(16\)](#) determinam as tensões de cada braço.

Figura 8 – Circuito do inversor monofásico com representação de chaves.



Fonte: MOHAN, UNDERLAND e ROBBINS (2003)

$$v_{Ao} = \frac{V_d}{2} \quad (15)$$

$$v_{Bo} = -\frac{V_d}{2} \quad (16)$$

Utilizando [Equação \(15\)](#) e a [Equação \(16\)](#) pode-se obter v_o pela [Equação \(17\)](#).

$$v_o(t) = v_{Ao}(t) - v_{Bo}(t) = 2v_{Ao}(t) = V_d \quad (17)$$

Portanto o ganho de tensão do inversor monofásico de ponte completa é $V_d = V_{CC}$.

2.3.2 Modulação em Largura de Pulso

A modulação em largura de pulso (PWM - *Pulse Width Modulation*) é uma técnica que possibilita um conversor chaveado transformar um nível de tensão para outro, controlando a duração do tempo de corte e saturação ($t_{desligado}$ e t_{ligado}) das chaves (MOHAN; UNDERLAND; ROBBINS, 2003).

Para controlar a tensão de saída, o conversor chaveado emprega comutação em uma frequência constante, com seu período mostrado na [Equação \(18\)](#). Ajustando a duração da comutação para controlar a tensão média de saída, o ciclo de trabalho D é variado. O ciclo de trabalho é definido como a relação entre t_{ligado} e T_{PWM} , como mostrado na [Equação \(19\)](#) (MOHAN; UNDERLAND; ROBBINS, 2003).

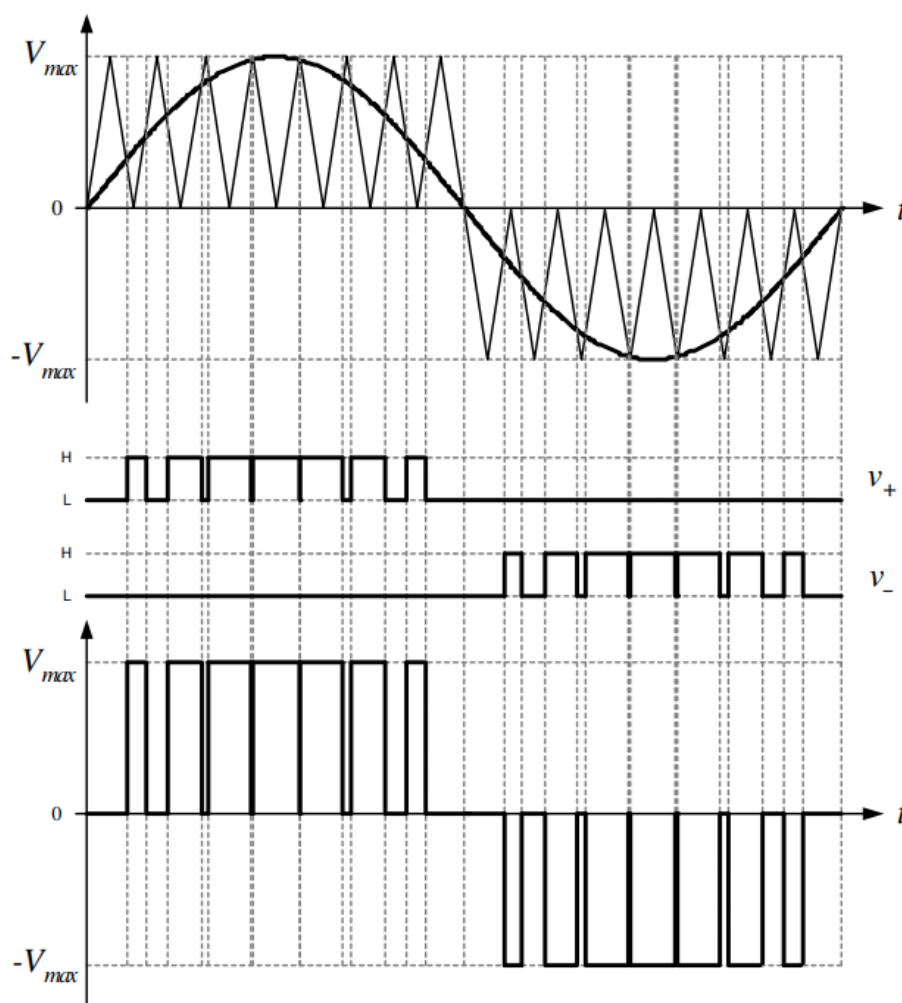
$$T_{PWM} = t_{desligado} + t_{ligado} \quad (18)$$

$$D = \frac{t_{ligado}}{T_{PWM}} \quad (19)$$

A [Figura 9](#) mostra o PWM unipolar gerado a partir da comparação de um sinal de referência com uma onda triangular a cada ciclo da frequência de chaveamento e a tensão resultante nos terminais do inversor. Com isso, a saída é chaveada de um valor alto para zero ou de um valor baixo para zero, diferentemente da modulação bipolar que chaveia a saída de um sinal negativo para positivo. A vantagem de tal técnica é que as componentes harmônicas de chaveamento da modulação unipolar estarão presentes no dobro da frequência de chaveamento e, com isso, fica possível reduzir o tamanho do filtro de harmônicas, quando comparado com a modulação bipolar ([HART, 2011](#))

Para os inversores monofásicos, o ciclo de trabalho é modulado função de um sinal de referência senoidal e os pulso gerados por esse tipo de modulação podem ser conectados às portas das chaves ([PIMENTEL, Agosto de 2006](#)).

Figura 9 – Geração do PWM senoidal e tensão de saída nos terminais do inversor.



2.3.3 Taxas de Modulação

A forma de onda triangular mostrada na [Figura 9](#) possui uma frequência de comutação fixa f_{chave} , que estabelece a frequência com a qual as chaves do inversor são comutadas. A senoide que é usada para modular o ciclo de trabalho do interruptor e tem frequência f_{seno} , que é a frequência fundamental desejada da saída de tensão do inversor ([MOHAN; UNDERLAND; ROBBINS, 2003](#)).

A taxa de modulação de frequência m_f é definida pela [Equação \(20\)](#).

$$m_f = \frac{f_{seno}}{f_{chave}} \quad (20)$$

Segundo [MOHAN, UNDERLAND e ROBBINS \(2003\)](#) a taxa de modulação de amplitude m_a pode ser calculada pela [Equação \(21\)](#), caso a onda triangular e a senoidal estejam limitadas entre -1 e 1, onde V_{CA} é a amplitude da tensão na frequência fundamental.

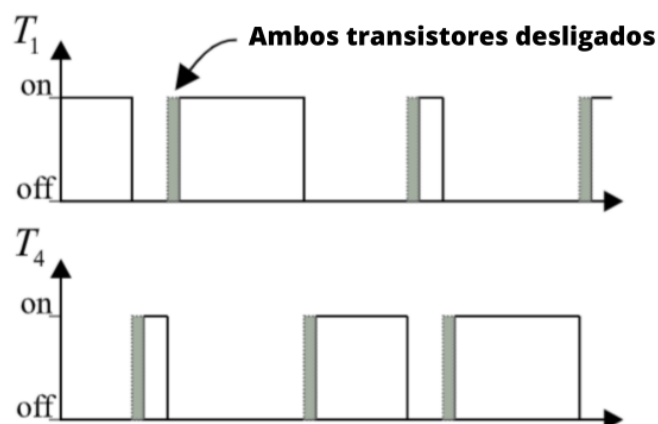
$$m_a = \frac{V_{CA}}{V_{CC}} \quad (21)$$

2.3.4 Tempo Morto

Transistores reais não podem mudar seu estado entre o estado condutivo e não condutivo instantaneamente ([MESSO et al., 2018](#)). No circuito de ponte completa que compõe o inversor, dois transistores são conectados em série em um braço do conversor. Para evitar a condução simultânea dos dois transistores do mesmo braço e conseqüentemente um curto-circuito do barramento CC ([MOHAN; UNDERLAND; ROBBINS, 2003](#)), pode-se atrasar os sinais de ativação por um determinado período de tempo, denominado tempo morto ([MESSO et al., 2018](#)).

O tempo morto, mostrado na [Figura 10](#), deve ser longo o suficiente para garantir que o transistor em braço do conversor esteja completamente desligado, antes que o outro transistor do mesmo braço seja ligado. A duração do tempo morto geralmente é na ordem de $1 \mu s$ ([MESSO et al., 2018](#)).

Figura 10 – Tempo morto.



Fonte: Messo et al. (2018), editado pelo autor.

2.4 TRANSFORMADOR

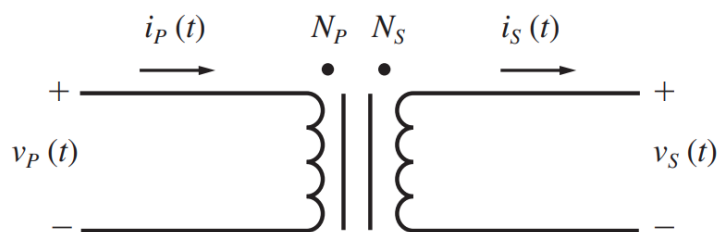
Um transformador tem como objetivo converter a potência elétrica CA de um nível de tensão, em outro nível de tensão CA da mesma frequência (CHAPMAN, 2013). Isso só é possível por meio da ação de um campo magnético, que circula em duas bobinas de fio enroladas em torno de um núcleo comum feito de material ferromagnético não conectadas entre si eletricamente (CHAPMAN, 2013). Um dos enrolamentos é denominado primário e o outro secundário, a representação de um transformador ideal é mostrada na Figura 11.

A relação entre as tensões de entrada e saída do transformador sem perdas são apresentadas na Equação (22) e a relação entre as correntes é representada na Equação (23). As grandezas N_p e N_s representam o número de espiras no primário e no secundário do transformador, respectivamente.

$$\frac{v_p(t)}{v_s(t)} = \frac{N_p}{N_s} = a \quad (22)$$

$$\frac{i_p(t)}{i_s(t)} = \frac{1}{a} \quad (23)$$

Figura 11 – Transformador Ideal.



Fonte: [Chapman \(2013\)](#).

3 PROJETO DO SISTEMA

No capítulo anterior foram apresentadas as equações básicas do dimensionamento dos componentes passivos e funcionamento dos conversores necessárias para o projeto do sistema. Nesse capítulo serão apresentados o cálculo dos elementos utilizados, bem como o projeto do sistema de controle da fonte.

Além disso, os circuitos desenvolvidos nesse capítulo possuem o projeto físico da placa de circuito impresso e estão referenciados no Apêndice do trabalho. Buscando atender a demanda do laboratório pelo equipamento, os requisitos fornecidos são apresentados na Tabela 1.

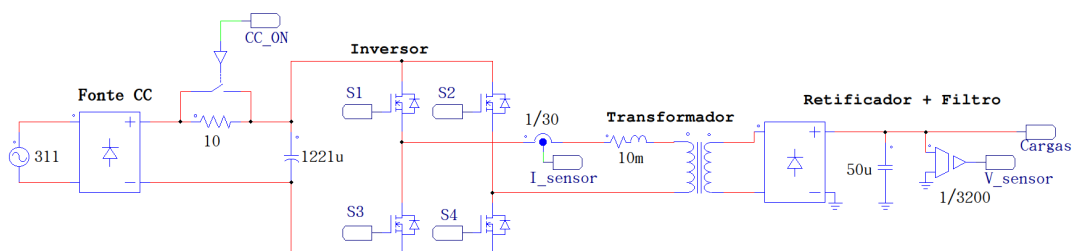
Tabela 1 – Requisitos do Sistema.

Parâmetro	Símbolo	Valor
Potência de Saída do Inversor	P_{saida}	500 W
Tensão CC de Saída	$V_{CCsaida}$	1600 V
Tensão no barramento CC do Inversor	$V_{CCentrada}$	311 V
Frequência da Senoide	f_{seno}	60 Hz
Ripple da Tensão de saída	V_{ripple}	4%

Fonte: Próprio autor

O circuito completo utilizado na simulação é mostrado na Figura 12, os blocos que o constituem são detalhados nas seções deste capítulo.

Figura 12 – Circuito completo utilizado no PSIM.



Fonte: Próprio autor

3.1 RETIFICADOR DE ENTRADA

O retificador de entrada garantirá uma tensão CC estável para a operação do Inversor. Para isso, foi escolhido um retificador monofásico de onda completa, com um filtro capacitivo para redução da ondulação da tensão de saída.

3.1.1 Projeto do Capacitor de Filtro do Retificador

Para dimensionamento do mínimo valor de capacitância a ser utilizado, considerou-se a constante de tempo $T_r = 1 \text{ ms}$, a variação de tensão do barramento CC de 1% e variação de potência de 50%. Assim, por meio dos valores de projeto, tem-se os valores de $\Delta V_{CC} = 3,11 \text{ V}$ e $\Delta P_{CC} = 250 \text{ W}$. Por fim, utilizando-se a equação 14, obtém-se $C_{CCmin} = 129,24 \mu\text{F}$.

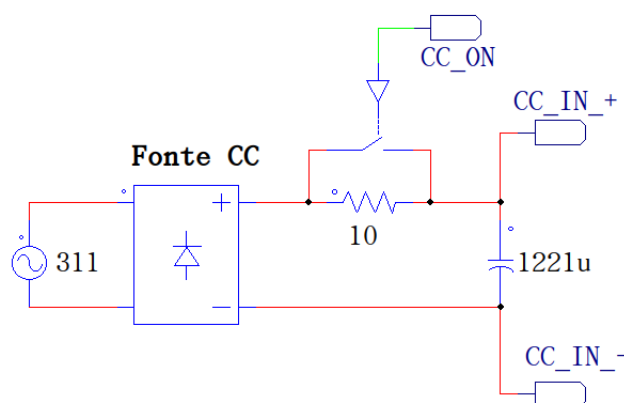
Entretanto, o valor C_{CCmin} deve ser aumentado uma década para garantir a estabilidade da tensão CC da entrada do inversor. Nesse caso, a capacitância deveria ser de $1292 \mu\text{F}$, mas com base nos componentes disponíveis para o projeto, foi dimensionado um banco de capacitores que totalizam $C_{CC} = 1122,1 \mu\text{F}$.

3.1.2 Circuito de Pré-Carga do Capacitor do Retificador

O circuito de pré-carga é utilizado para limitar a corrente inicial de carregamento do capacitor. Para isso, é utilizado um resistor de 10Ω com um relé de *bypass*. Assim, quando o capacitor for carregado e atingir um nível de tensão pré-estabelecido, o relé é acionado, isolando a queda de tensão no resistor. O circuito do retificador utilizado na simulação é mostrado na Figura 13, na qual o relé e o transistor TBJ são representados no PSIM pelos elementos *switch* e *driver*, respectivamente.

Para montagem de um protótipo, foi feito o projeto da PCI do retificador e o mesmo está apresentado em maior detalhamento no [Apêndice A](#).

Figura 13 – Retificador de Entrada utilizado no PSIM.



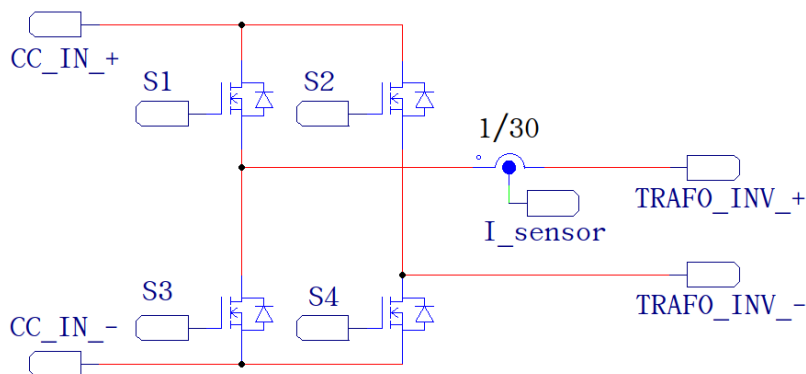
Fonte: Próprio autor

3.2 INVERSOR DE FREQUÊNCIA

O inversor de frequência utilizado é do tipo ponte completa monofásico, controlando as chaves IGBT S1, S2, S3 e S4, conforme é mostrado na Figura 14 da simulação realizada no PSIM. Nessa etapa, o algoritmo de controle irá regular a corrente do inversor que é medida

pelo sensor I_{sensor} , antes de acoplá-lo ao transformador de alta tensão que será conectado nos terminais $TRAFO_INV_+$ e $TRAFO_INV_-$. Os terminais representados por CC_IN_+ e CC_IN_- são a saída do retificador de entrada.

Figura 14 – Inversor monofásico utilizado no PSIM.



Fonte: Próprio autor

Para realização futura do protótipo da fonte, foi projetada a placa de circuito impresso do inversor para acionamento de um módulo inversor do tipo FNB41060 composto por uma ponte trifásica de IGBTs (Apêndice B).

3.3 CIRCUITO DE TEMPO MORTO

O circuito de tempo morto não é incluído na simulação por ter impacto desprezível sobre os resultados, porém seu circuito é projetado no Apêndice C. Para a alimentação do circuito de tempo-morto, bem como dos componentes do inversor de baixa tensão, foi feito o projeto de uma fonte de alimentação, apresentada no Apêndice D.

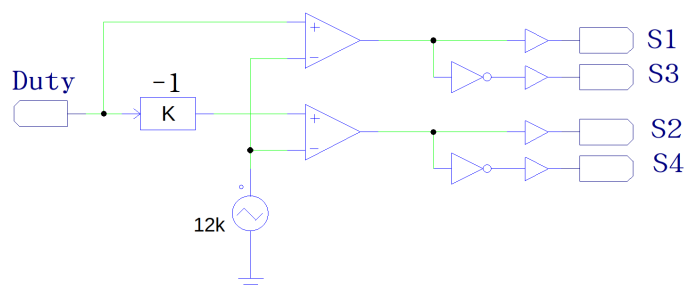
3.4 MODULAÇÃO

Nesse projeto foi utilizada a modulação unipolar, que consiste da comparação do sinal de referência com uma portadora triangular de alta frequência (frequência de chaveamento) para acionar as chaves S1 e S3, ou a comparação do sinal de referência defasado de 180° para acionar as chaves S2 e S4, conforme é mostrado na Figura 56 que representa o esquema de acionamento utilizado na simulação do PSIM.

Nesse projeto, a frequência do sinal modulante é de 60 Hz e escolheu-se a frequência de chaveamento $f_{chave} = 12kHz$. Substituindo-se esses valores na Equação (20) obtém-se a taxa de modulação da frequência $m_f = 200$, ou seja, 200 é a ordem das componentes harmônicas relativas ao PWM. Outro índice a ser verificado é o de modulação, no qual será representado o valor necessário da amplitude da referência para que o inversor sintetize a tensão desejada na saída. Nesse caso, para uma tensão eficaz de 127 V, tem-se 180 V de amplitude

para uma tensão do barramento CC de 311 V. Substituindo-se esses valores na [Equação \(21\)](#), pode-se obter a taxa de modulação da amplitude $m_a = 0,578$.

Figura 15 – Modulação Unipolar e Unidade de Controle utilizadas no PSIM.



Fonte: Próprio autor

3.5 SENSORES

Os sensores de tensão e corrente, juntamente com o circuito de condicionamento de sinais, tem o propósito de aferir e adequar as grandezas elétricas medidas às entradas analógicas de um microcontrolador que processa o algoritmo de controle. O microcontrolador não é dimensionado, nem escolhido neste trabalho.

3.5.1 Sensor de Corrente

Para prevenir a saturação do controlador escolhe-se o ganho do sensor de corrente $H_{corrente} = 1/30$ dado que a corrente nominal do inversor é de 11 A e a não-linearidade da carga somada ao filtro capacitivo, geram picos de corrente com amplitudes maiores que o valor máximo da amplitude da corrente nominal.

O esquemático e PCI do sensor de corrente escolhido é apresentado no [Apêndice A](#), projetado no trabalho de [GONÇALVES \(2015\)](#), esse circuito de condicionamento permite ajuste do ganho aplicado sobre a corrente medida. O circuito do sensor é apresentado no [Apêndice A](#).

3.5.2 Sensor de Tensão

Fazendo uso da mesma abordagem utilizada no dimensionamento do sensor de corrente, escolhe-se o ganho do sensor de tensão $H_{tensao} = 1/3200$, com a finalidade de prevenir a saturação do controlador, dado que a tensão nominal é de 1600 V, a referência para o controlador se torna 0,5.

O esquemático e PCI do sensor de tensão escolhido é apresentado no [Apêndice B](#), projetado no trabalho de [GONÇALVES \(2015\)](#), o circuito de condicionamento de tensão permite ajuste do ganho aplicado sobre a grandeza medida. O circuito do sensor é apresentado no [Apêndice B](#).

Para condicionar a alta tensão ao sensor, é necessário um divisor de tensão resistivo que suporte a diferença de potencial da saída CC, conforme é citado no [Capítulo 5](#).

3.6 TRANSFORMADOR

Os transformadores comerciais que a serem usados como base para esse trabalho são o Gal-1000U-2 e o MST940. Ambos os transformadores são utilizados em fornos micro ondas e assim como a maioria dos transformadores usados para essa finalidade, possuem informações limitadas e folhas de dados incompletas. A folha de dados do MST940 e as informações descritas na carcaça do Gal-1000U-2 são apresentadas no [Apêndice C](#).

As características básicas extraídas das informações disponíveis sobre os dois transformadores são apresentadas na [Tabela 2](#).

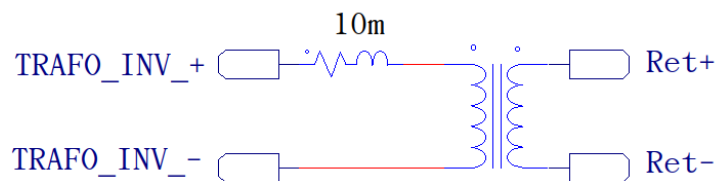
Tabela 2 – Características básicas do transformador.

Parâmetro	Símbolo	Valor
Potência	S_{trafo}	1 kVA
Tensão RMS no Primário	V_{priRMS}	120 V
Tensão RMS no Secundário	V_{secRMS}	2200 V
Frequência de operação	f_{trafo}	60 Hz
Relação de transformação	a	18,33

Fonte: Próprio autor

Devido à essas limitações, e por não sido realizado um ensaio em bancada do transformador, utilizou-se arbitrariamente na simulação do circuito um transformador ideal com uma indutância de 10 mH , representando o enrolamento série do transformador e uma resistência de $1\text{ m}\Omega$, representando as perdas, como é mostrado na [Figura 16](#).

Figura 16 – Transformador Ideal e indutância utilizadas no PSIM.



Fonte: Próprio autor

3.7 RETIFICADOR E FILTRO DE ALTA TENSÃO

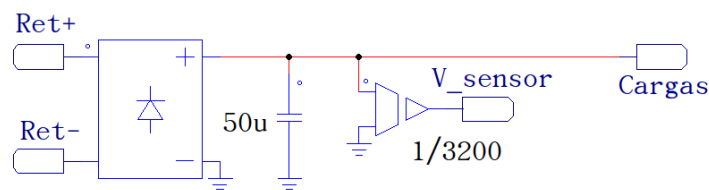
O circuito do retificador de alta tensão é uma modificação do circuito apresentado no [Apêndice D](#), alterando-se apenas a capacitância do filtro. O filtro capacitivo pode ser projetado

utilizando a [Equação \(13\)](#), e escolhendo-se um valor de 4% de ondulação. Com isso, encontra-se o valor da capacitância C_{filtro} mostrada na [Equação \(24\)](#).

$$C_{filtro} = \frac{1}{(2)(60)(5000)(0,04)} = 41,67 \mu F \quad (24)$$

Arredondando a capacitância para $50\mu F$, pode-se recalculer o *ripple* de tensão esperado para 3,33%. O circuito com o retificador e filtro que é utilizado na simulação é mostrado na [Figura 17](#).

Figura 17 – Retificador e filtro capacitivo utilizados no PSIM.



Fonte: Próprio autor

3.7.1 Carga Máxima

A carga máxima suportada pelo sistema pode ser determinada pela [Equação \(25\)](#).

$$R_o = |Z_o| = \frac{V_{Saída}^2}{Potencia} \quad (25)$$

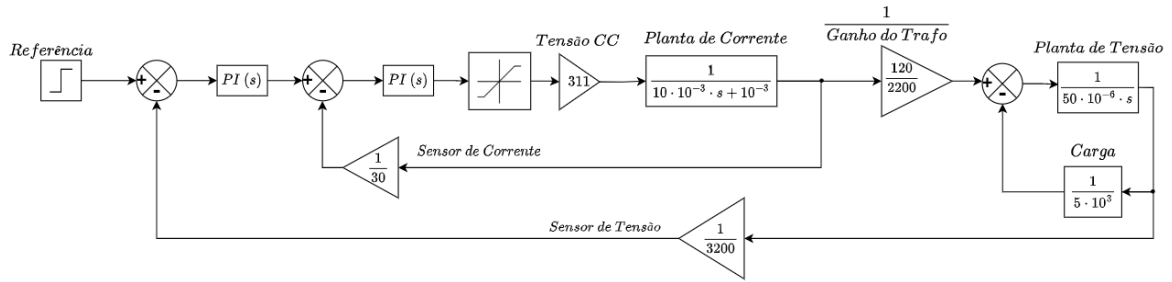
Substituindo-se a tensão de saída nominal de 1600 V e a potência de 500 W na [Equação \(25\)](#) obtém-se a [Equação \(26\)](#).

$$R_o = \frac{1600^2}{500} = 5,12 \text{ k}\Omega \approx 5 \text{ k}\Omega \quad (26)$$

3.8 CONTROLE DO SISTEMA

O controle do sistema é feito utilizando-se duas malhas em cascata. A malha mais interna é o controle de corrente e a mais externa o de tensão. Ambos os controladores utilizados são do tipo PI. O diagrama de blocos do sistema de controle é mostrado na [Figura 18](#).

Figura 18 – Malha de controle utilizada.



Fonte: Próprio autor

A planta de corrente ($G_{corrente}$) é definida pela Equação (27), sendo $L_{pri} = 10 \text{ mH}$ a indutância incluída no primário do transformador e $R_{pri} = 1 \text{ m}\Omega$ sua resistência associada.

$$G_{corrente} = \frac{1}{L_{pri} s + R_{pri}} = \frac{1}{10 \cdot 10^{-3} s + 1 \cdot 10^{-3}} \quad (27)$$

Um limitador é incluído na saída do controlador de corrente, com a finalidade de evitar que os transistores permaneçam em condução, dado que a saída do controlador determinará o ciclo de trabalho das chaves. O limite empregado é de $-0,95 \text{ V}$ a $0,95 \text{ V}$.

A planta de corrente em malha aberta ($G_{corrente_{MA}}$) é mostrada na Equação (28), considerando o limitador com ganho unitário e que o ganho efetivo da planta de corrente é o do inversor $V_d = 311$.

$$G_{corrente_{MA}} = \frac{311}{10 \cdot 10^{-3} s + 1 \cdot 10^{-3}} \quad (28)$$

Os critérios de projeto utilizados para o controlador de corrente são de margem de fase de 60° e frequência de corte de 1000 Hz . Os ganhos obtidos são $K_p = 5,25$ e $K_i = 19000$. O controlador obtido ($C_{corrente}$) é mostrado na Equação (29).

$$C_{corrente} = K_p + \frac{K_i}{s} = 5,25 + \frac{19000}{s} \quad (29)$$

Considerando o sensor de corrente projetado e fechando a malha, obtém-se a função de transferência de malha fechada da planta de corrente mostrada na Equação (30).

$$G_{corrente_{MF}} = \frac{G_{corrente_{MA}} \cdot C_{corrente}}{G_{corrente_{MA}} \cdot C_{corrente} + H_{corrente}} = \frac{1632 s + 5,922 \cdot 10^6}{0,01 s^2 + 54,41 s + 1.974 \cdot 10^5} \quad (30)$$

A planta de tensão contempla a capacitância do filtro e a carga nominal do sistema, mostradas na Equação (31) e a planta de corrente em malha fechada, resultando na Equação (32).

$$G_{carga} = \frac{\frac{1}{C_{filtro} s}}{\frac{1}{C_{filtro} s} + R_o} = \frac{1}{50 \cdot 10^{-6} s + 0,0002} \quad (31)$$

$$G_{tensao_{MA}} = G_{carga} \cdot G_{corrente_{MF}} = \frac{1632 s + 5,922 \cdot 10^6}{9,167 \cdot 10^6 s^3 + 0,04992 s^2 + 181,1 s + 723,8} \quad (32)$$

Os critérios de projeto utilizados para o controlador de tensão são de margem de fase de 60° e frequência de corte de 100 Hz, uma década abaixo do controlador de corrente. Os ganhos obtidos são $K_p = 52,1$ e $K_i = 19000$. O controlador obtido (C_{tensao}) é mostrado na Equação (33).

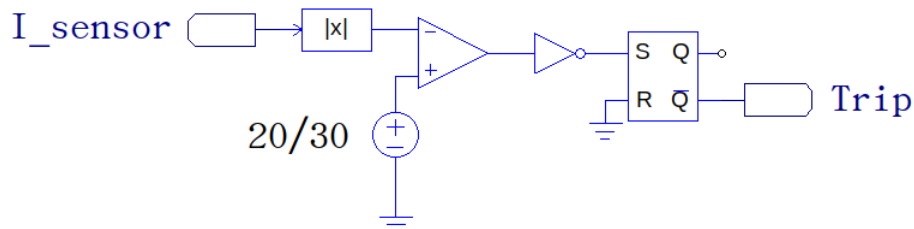
$$C_{tensao} = K_p + \frac{K_i}{s} = 52,1 + \frac{19000}{s} \quad (33)$$

A referência para o controlador de corrente deve ser CA, portanto limita-se a saída do PI de tensão entre zero e 0,95, e em seguida, multiplica-se o valor resultante por uma senoide de 60Hz com tensão de pico de 1 V. Esse mecanismo permite o controle das grandezas tensão CC e corrente CA em cascata.

Um sistema simples de proteção contra sobre-corrente é empregado ao controlador, desligando as chaves quando a corrente passar de 20 A, mostrado na Figura 19.

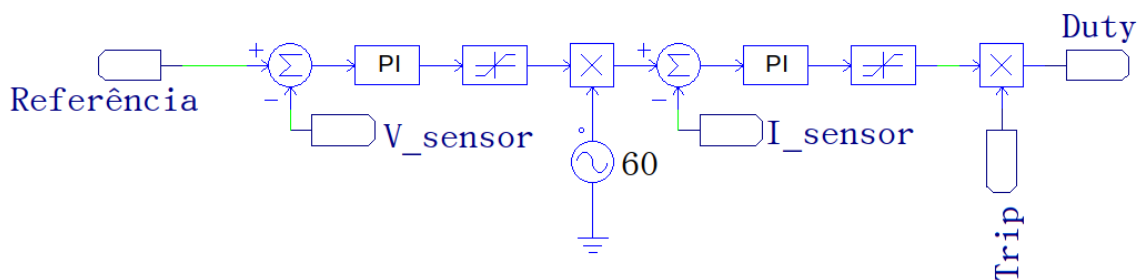
O sistema de controle utilizado no PSIM é mostrado na Figura 20.

Figura 19 – Proteção de sobre-corrente utilizada no PSIM.



Fonte: Próprio autor

Figura 20 – Malha de controle utilizada no PSIM.



Fonte: Próprio autor

4 RESULTADOS DE SIMULAÇÃO

Aqui são apresentados os resultados de simulação do sistema proposto, sujeito a diferentes condições de operação, validando os critérios de projeto. As condições de operação verificadas são apresentadas nas sessões desse capítulo e compreendem:

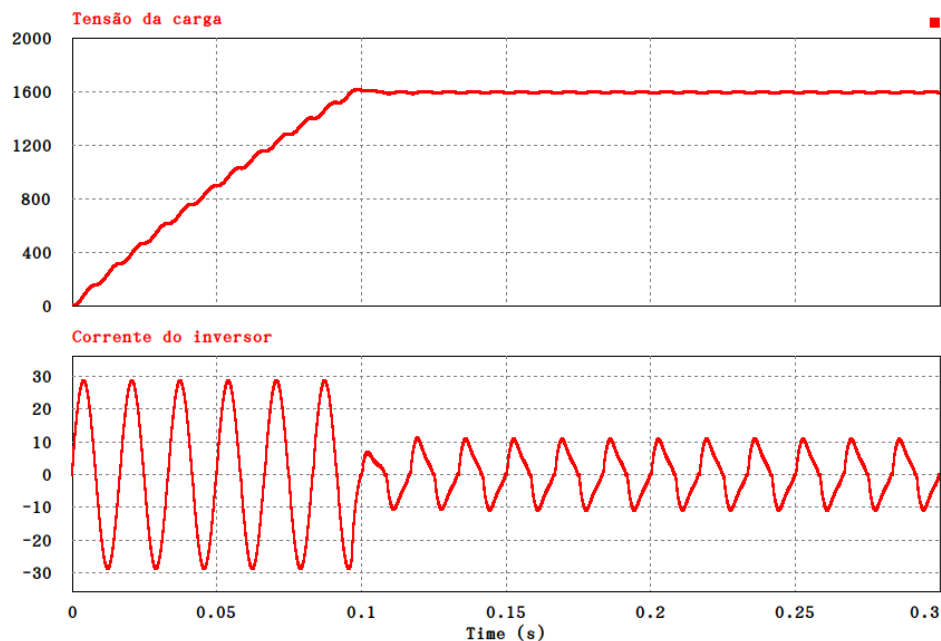
- Carga nominal e referência degrau sem pré-carga do capacitor;
- Carga nominal e referência degrau com pré-carga do capacitor;
- Carga nominal e referência de dois degraus sem pré-carga do capacitor;
- Carga variável e referência degrau sem pré-carga do capacitor;
- Carga nominal e referência rampa sem pré-carga do capacitor;
- Sobrecorrente no Inversor;

Apenas a [Seção 4.5](#) possui o sistema de proteção ativado de sobre-corrente habilitado, o que permite observar o comportamento da corrente do Inversor durante o regime transitório da fonte, evidenciando sua necessidade durante a análise dos resultados.

4.1 CARGA NOMINAL E REFERÊNCIA DEGRAU SEM PRÉ-CARGA DO CAPACITOR

Nesse ensaio o inversor é ligado diretamente à carga. Para isso, foi utilizada uma referência constante de 1600 V e carga nominal de 5 k Ω (512 W), pode-se observar o comportamento do sistema mostrado pela [Figura 21](#).

Figura 21 – Tensão da carga e corrente do inversor para uma referência de 1600 V, operando com carga nominal.



O sistema entra em regime em 100 ms, sem apresentar sobressinal. Entretanto, o valor máximo da corrente ultrapassa os limites do conversor durante o regime transitório, atingindo

30 A, mas se mantém dentro dos limites em regime permanente, apresentando distorções em função da carga não-linear. O aumento da corrente no inversor é analisado e mitigado nas seções [Seção 4.2](#) e [Seção 4.5](#), respectivamente.

O *ripple* de tensão é de 13,76 V em regime permanente, o que representa 0,86% do valor nominal. Comparando com o *ripple* projetado de 3,33%, que é abaixo do requisito de projeto (4%), fica evidente que o sistema de controle contribui com a estabilidade da tensão em regime permanente.

4.2 CARGA NOMINAL E REFERÊNCIA DEGRAU COM PRÉ-CARGA DO CAPACITOR

Utilizando uma referência constante de 1600 V, uma carga nominal de 5 k Ω (512 W) e uma pré-carga do capacitor de filtro até 1500 V, pode-se observar o comportamento do sistema mostrado pela [Figura 22](#). Os mesmos parâmetros de simulação são utilizados com uma pré-carga do capacitor de filtro até 1600 V, apresentados na [Figura 23](#).

Figura 22 – Tensão da carga e corrente do inversor para uma referência de 1600V, com pré-carga de 1500 V do capacitor CC.

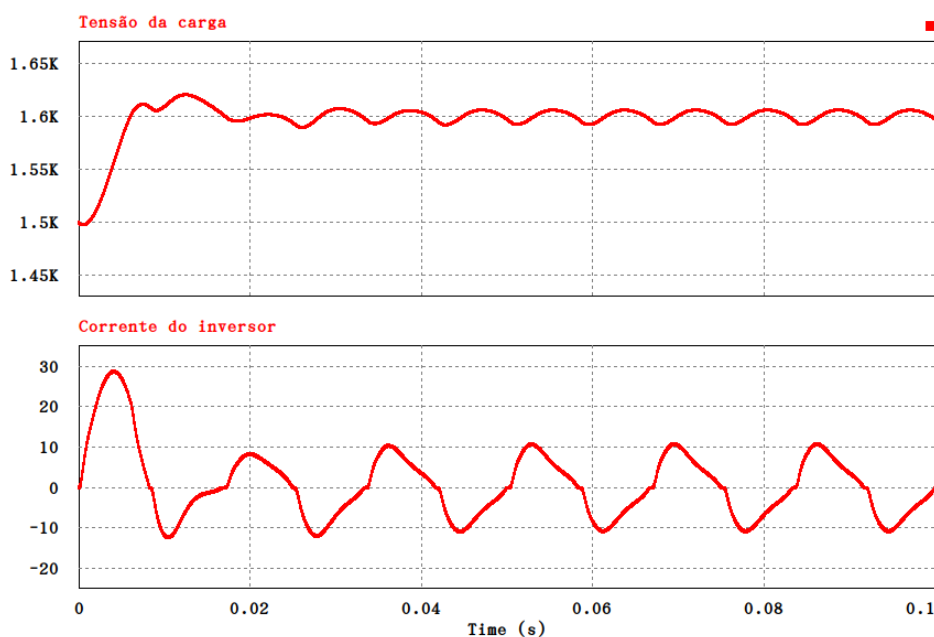
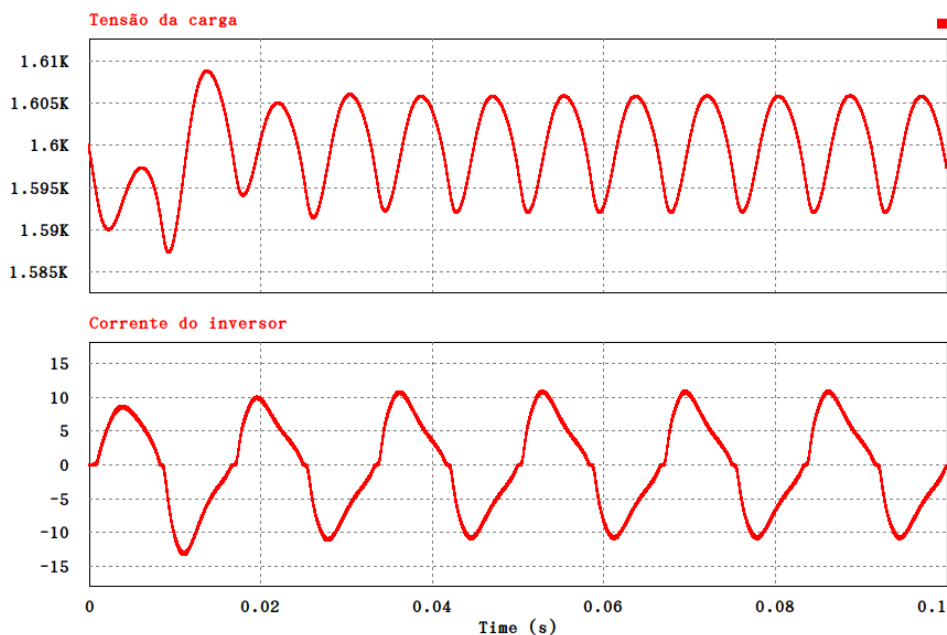


Figura 23 – Tensão da carga e corrente do inversor para uma referência de 1600V, com pré-carga de 1600V do capacitor CC.

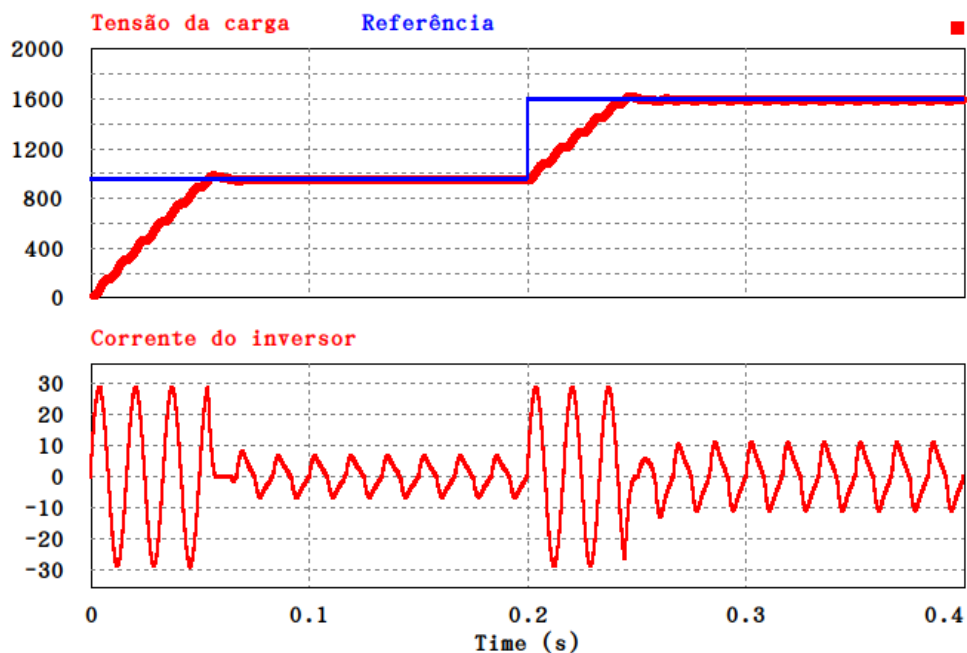


Para esse caso, observa-se que com a pré-carga de 1500 V o período transitório da corrente recai para 1 ciclo da fundamental e para uma pré-carga de 1600 V não é observado um sobressinal no transitório inicial da corrente do inversor, o que evidencia o agente causador do problema, o filtro capacitivo do retificador de saída. Isso se dá devido à rápida variação de tensão durante o regime transitório, o capacitor se carrega até a tensão nominal do sistema, o que exige a grande capacidade de fornecimento de corrente observada no inversor.

4.3 CARGA NOMINAL E REFERÊNCIA DE DOIS DEGRAUS SEM PRÉ-CARGA DO CAPACITOR

Nesse ensaio a referência é variada duas vezes em modo degrau. O primeiro valor ocorre em $t = 0$ s, variando-se de 0 V para 960 V e a segunda variação ocorre em $t = 200$ ms, aumentando-se a saída para 1600 V. Pode-se observar o comportamento do sistema mostrado pela [Figura 24](#) com o sistema operando com carga nominal.

Figura 24 – Tensão da carga e corrente do inversor para uma referência de 960 V seguida por um degrau para 1600V.



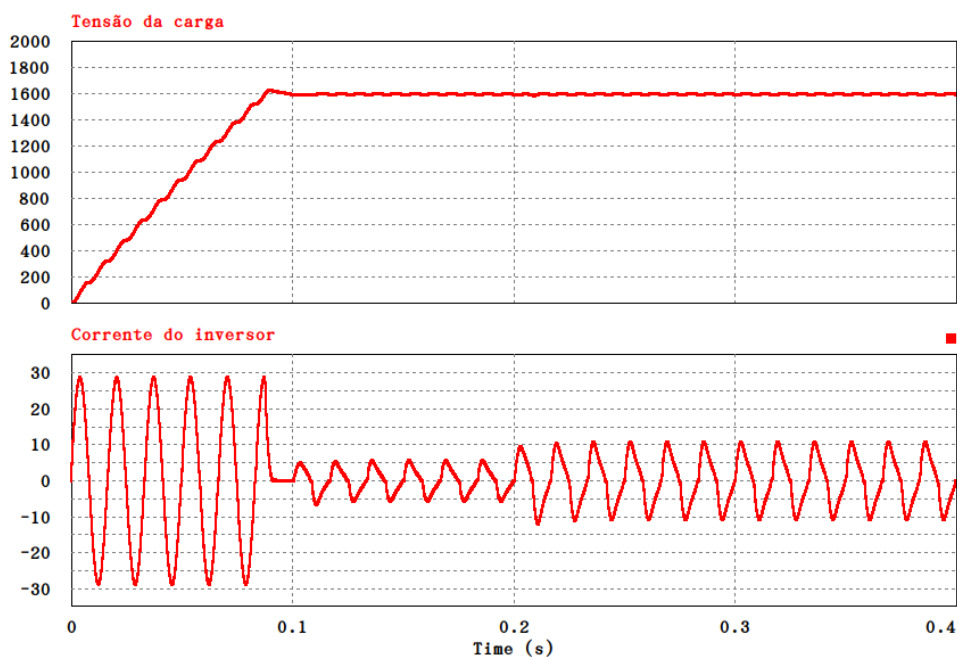
O sistema segue as ambas referências de tensão, atingindo os 960 V e os 1600 V sem sobressinal. A corrente do inversor apresenta picos durante os regimes transitórios nos períodos de carga do capacitor de filtro e mantém-se dentro dos limites quando em regime permanente.

Esta simulação evidencia a eficácia do sistema ao seguir uma tensão de referência pré-definida, atingindo o objetivo de operar em diferentes tensões de maneira controlável.

4.4 CARGA VARIÁVEL E REFERENCIA DEGRAU SEM PRÉ-CARGA DO CAPACITOR

Utilizando uma referência em degrau de 1600 V e começando com metade da carga nominal $10\text{ k}\Omega$ (256 W), aumenta-se a carga até o valor nominal conectando mais uma carga resistiva de $10\text{ k}\Omega$ aos 200 ms de simulação. O resultado é apresentado na [Figura 25](#).

Figura 25 – Tensão da carga e corrente do inversor para uma referência de 1600 V, operando inicialmente com metade da carga nominal e posteriormente com carga nominal.



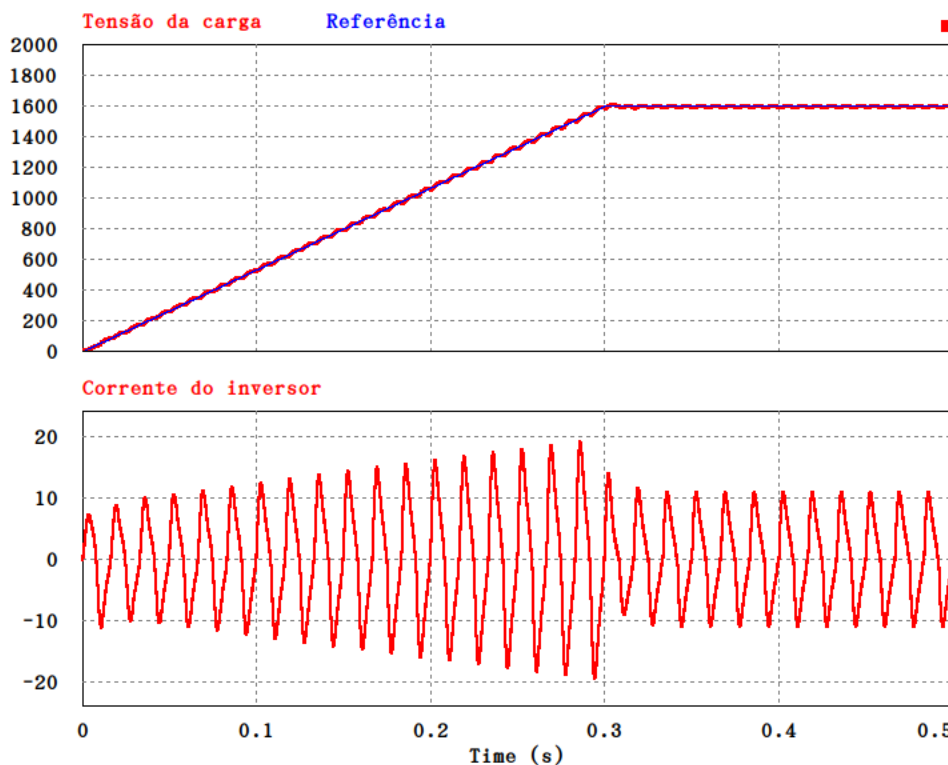
Ao entrar em regime permanente, aos 100 ms da simulação, a tensão sobre a carga se mantém constante mesmo após aumentar a carga aos 200 ms. Observa-se o aumento na magnitude da corrente do inversor, refletindo o aumento da carga.

Esta simulação evidencia a robustez do sistema ao operar sobre cargas variáveis, garantindo a estabilidade da tensão durante o processo de *sputtering*.

4.5 SOBRECORRENTE NO INVERSOR

A fim de evitar o pico de corrente no inversor causado pelo capacitor de filtro, pode-se utilizar uma referência em rampa, atingindo 1600 V em 300 ms de simulação. Os resultados desta técnica, com o sistema operando em carga nominal são apresentados na [Figura 26](#).

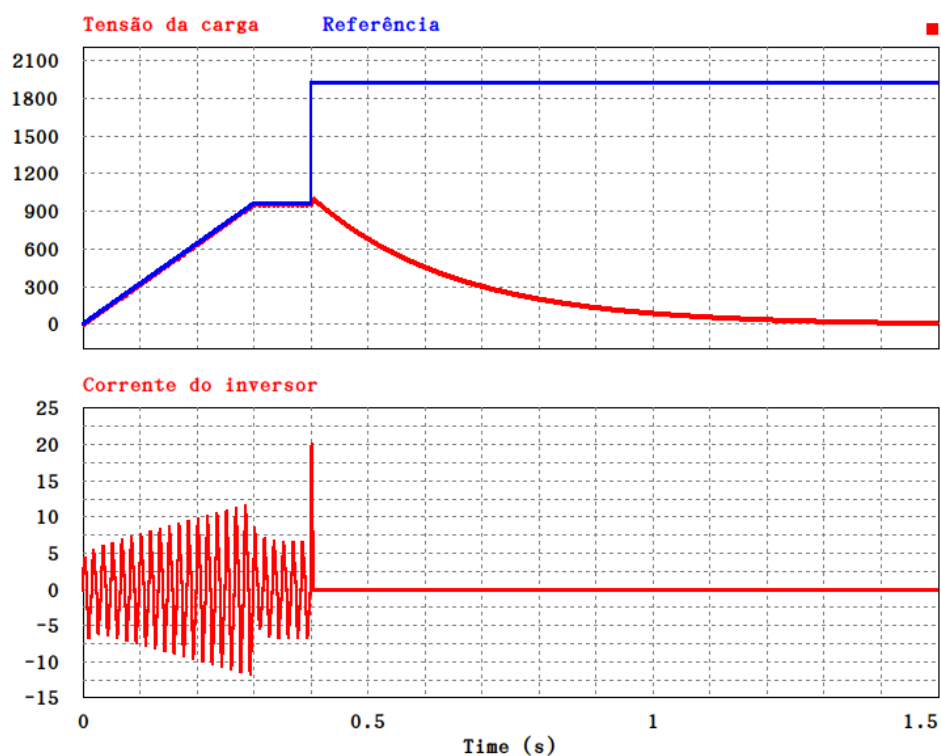
Figura 26 – Tensão da carga e corrente do inversor para uma referência em rampa de 1600 V, operando com carga nominal.



Com a referência em rampa, o sistema atinge a tensão desejada de 1600 V mais lentamente, porém, pode-se observar que a corrente do inversor sobe até quase 20 A durante os 300 ms da rampa, evitando picos. Esta técnica mantém a corrente do inversor dentro dos limites seguros do módulo de IGBTs utilizado (25 A).

Como forma de garantir a segurança da operação do sistema, a proteção de sobre-corrente pode ser utilizada. Na [Figura 27](#) é apresentado o mecanismo de proteção em ação. Utilizando carga nominal e uma referência em rampa de 960 V (300 ms), provoca-se um pico de corrente no inversor, aumentando a referência abruptamente para 1950 V aos 400 ms de simulação.

Figura 27 – Tensão da carga e corrente do inversor ao acionar o sistema de proteção de sobrecorrente.



O sistema ativa a proteção aos 400 ms quando a corrente ultrapassa os 20 A, desligando as quatro chaves de uma vez. Pode-se notar a tensão caindo gradativamente, a medida que os elementos passivos descarregam.

Esta simulação evidencia a segurança de operação do sistema, garantindo a integridade tanto dos componentes como também do operador do equipamento.

5 CONCLUSÃO

Esse trabalho apresenta o projeto de uma fonte de alta tensão CC controlável com a finalidade de ser usada em equipamentos de laboratório para deposições metálicas feitas através do processo de pulverização catódica, contendo esquemáticos e os projetos das placas de circuito impresso necessárias (exceto condicionamento de sinais e microcontrolador) bem como a simulação do sistema no software PSIM.

A fonte é composta por um retificador não-controlado, seguido de um inversor controlado, um transformador elevador em 60 Hz para alta-tensão e um retificador não-controlado após o secundário do transformador.

A fim de implementar o sistema, foram derivados os parâmetros do transformador do forno de micro-ondas a partir de dados obtidos nas folhas de especificações de modelos comerciais disponíveis. No entanto, devido à insuficiência de informações nessas folhas, foi necessário adicionar externamente uma indutância ao modelo do transformador, a fim de simular os efeitos deste componente no sistema no software PSIM.

Por simplificação do modelo, o circuito de tempo morto não foi levado em consideração na simulação, visto que seu impacto nos resultados é desprezível e sua presença é um requisito para o funcionamento correto do inversor de frequência.

A discretização da planta não é realizada neste trabalho, nem discrimina a escolha do microcontrolador a ser utilizado para a implementação dos controladores, já que as exigências computacionais que o sistema de controle impõe sobre o microprocessador, bem como os periféricos adequados, não foram avaliados.

Por fim, o trabalho avaliou a possibilidade de realização da fonte de alimentação de alta tensão utilizando-se componentes existentes no laboratório, afim de que seja possível atender as demandas do processo de pulverização catódica.

5.1 TRABALHOS FUTUROS

O comportamento dos componentes utilizados nesse trabalho devem ser analisados experimentalmente, com o intuito de validar os modelos aqui propostos. Ensaios em bancada devem ser feitos com o transformador e o inversor de frequência, ajustando o modelo e o controle conforme necessário.

O condicionamento do sinal de alta tensão deve ser projetado com boa isolamento, antes de ser conectado ao sensor de tensão mencionado no trabalho, com a finalidade de garantir a segurança dos usuários.

Também deve-se fabricar as placas de circuito impresso aqui projetadas, garantindo a operação correta dos módulos que compõem o sistema.

Deve-se discretizar a planta de controle e ajustar o ganho dos controladores para o

formato digital.

Avaliando a demanda computacional e os periféricos necessários, deve-se selecionar um microcontrolador adequado para o sistema.

Por fim, essa fonte alta tensão CC controlável deve ser avaliada financeiramente, ponderando seu custo de produção em comparação com soluções comerciais.

Referências

- CHAPMAN, S. J. **Fundamentos de Máquinas Elétricas**. [S.l.]: MCGRAW HILL - Bookman - AMGH Editora Ltda, 2013. Citado 2 vezes nas páginas 12 e 13.
- DUNLOP, J. A. et al. Effects of aluminum silicon copper sputtering target processing methods on thin film uniformity and process control during very large scale integrated device fabrication. In: **Journal of Vacuum Science Technology A: Vacuum, Surfaces, and Films**. Melville, NY: American Institute of Physics, 1993. v. 11, n. 4, p. 1558–1565. ISSN 0734-2101. Citado na página 1.
- GONÇALVES, A. F. Q. **Sistema de geração distribuída controlado em tensão e potência e utilizado de forma isolada ou conectada à rede de distribuição**. Tese (Doutorado em Sistemas Dinâmicos) — Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2015. Citado 5 vezes nas páginas 17, 57, 58, 59 e 60.
- HART, D. **Eletrônica De Potência: ANÁLISE E PROJETOS DE CIRCUITOS**. [S.l.]: MCGRAW HILL - ARTMED, 2011. ISBN 9788580550450. Citado 4 vezes nas páginas 4, 6, 8 e 10.
- MESSO, T. et al. Evaluation of dead-time effect of grid-connected inverters using broadband methods. **IFAC-PapersOnLine**, v. 51, n. 15, p. 449–454, 2018. ISSN 2405-8963. 18th IFAC Symposium on System Identification SYSID 2018. Disponível em: <<https://www.sciencedirect.com/science/article/pii/S2405896318318536>>. Citado 2 vezes nas páginas 11 e 12.
- MOHAN, N.; UNDERLAND, T. M.; ROBBINS, W. P. **Power Electronics, Converters, Applications and Design**. 3. ed. [S.l.]: John Wiley Sons, Inc, 2003. Citado 5 vezes nas páginas 4, 5, 8, 9 e 11.
- PIMENTEL, S. P. **Aplicação de inversor multinível como filtro ativo de potência**. Tese (Dissertação de Mestrado) — Faculdade de Engenharia Elétrica e de Computação (FEEC), Universidade Estadual de Campinas, Campinas, Agosto de 2006. Citado 2 vezes nas páginas 8 e 10.
- PINTO, H. M. **Construção de Reator de Plasma Frio para Aplicações de Filmes Finos**. Tese (Dissertação de Mestrado) — Universidade Federal de São Carlos, Centro de Ciências Exatas e de Tecnologia (CCET), Programa de Pós-Graduação em Engenharia Elétrica, São Carlos, 2022. Citado na página 63.
- SARKAR, J. Sputtering materials for vlsi and thin film devices. **Sputtering Materials for VLSI and Thin Film Devices**, p. 1–603, 10 2013. Citado 2 vezes nas páginas 1 e 2.
- SPIJKMAN, M.-J. et al. Dual-gate thin-film transistors, integrated circuits and sensors. **Advanced materials (Weinheim)**, WILEY-VCH Verlag, Weinheim, v. 23, n. 29, p. 3231–3242, 2011. ISSN 0935-9648. Citado na página 1.
- WIDODO, S. Deposition technology of metal thin film with dc-sputtering arc-12 m method. In: . [S.l.: s.n.], 2016. Citado 2 vezes nas páginas 1 e 2.

Apêndices

APÊNDICE A – PROJETO DO RETIFICADOR DE ENTRADA

O retificador de entrada, utilizado para alimentar o Inversor tem suas características, esquemático e PCI apresentados nesta seção.

A.1 CARACTERÍSTICAS

As entradas, saídas e propriedades relevantes ao projeto do retificador são apresentadas a seguir.

1. Características gerais:

- Tensão de Entrada RMS - 220 V;
- Tensão de Saída - 311 V;
- Ponte Retificadora - até 6 A;
- PCI dupla face;
- LED indicador (3,3V) - Furos de 2 mm;
- Resistor do LED - 18 k Ω ;
- Dimensões da PCI - 144,1mm x 83,7 mm;
- Fusível 3 A.

2. Entradas:

- 5 V;
- PWM - Liga e desliga a chave do circuito de pré-carga;
- 2 Fases - Rede Elétrica;
- 2 Terras.

3. Saídas:

- V(+) - Terminal positivo;
- V(-) - Terminal negativo;
- Terra.

4. Banco de Capacitores:

- 5 x 220 μ F/600 V - Eletrolíticos;
- 1 x 100 nF/630 V;
- O restante dos capacitores necessários para totalizar 1221,1 μ F estão posicionados na PCI no Inversor.

5. Circuito de Pré-Carga:

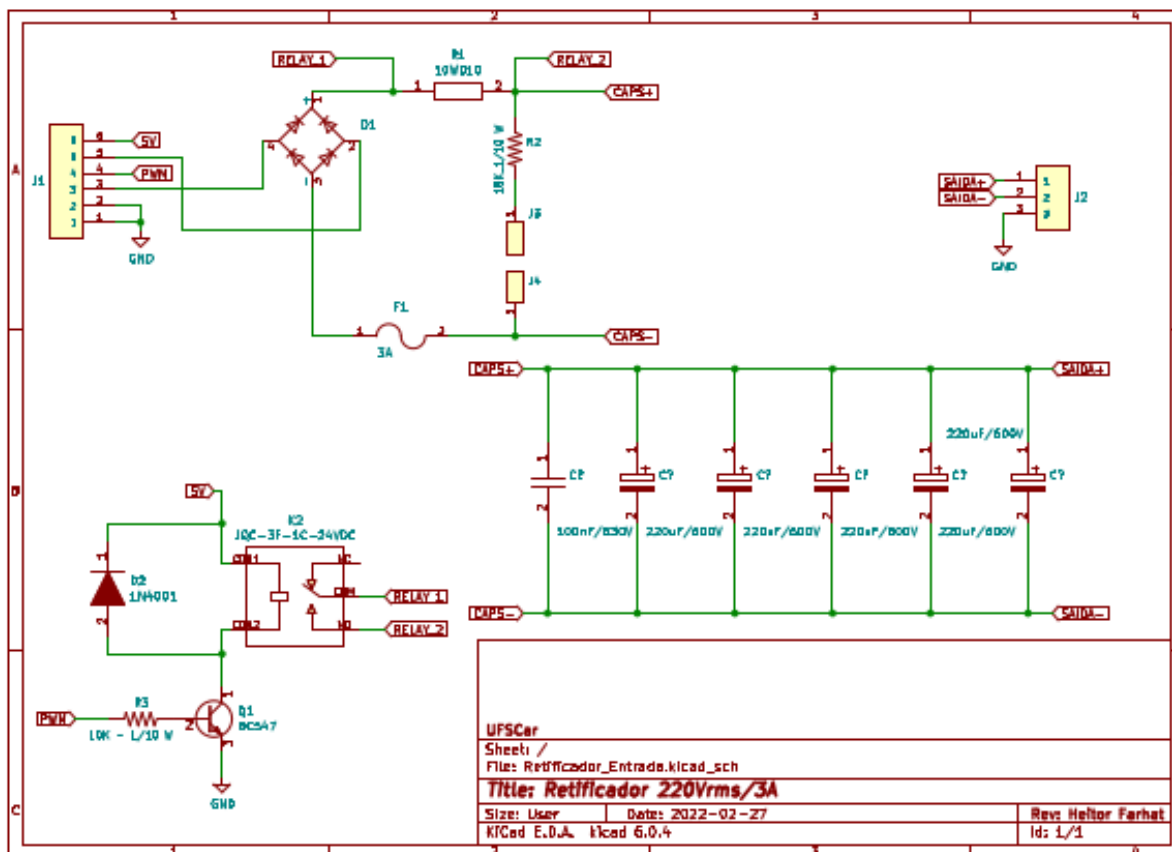
- Acionamento pelo terminal denominado PWM;
- Resistor - 10 Ω /10 W;
- Relé - 5 V/3 A de 5 terminais, modelo SRD-05VDC-SL-C;
- Transistor TBJ - BC547;
- Diodo - 1N4001;

- Resistor de acionamento - 10 kΩ.

A.2 DIAGRAMA ESQUEMÁTICO

O diagrama esquemático do Retificador de Entrada, projetado no KICAD, é apresentado na [Figura 28](#).

Figura 28 – Diagrama Esquemático do Retificador de Entrada.

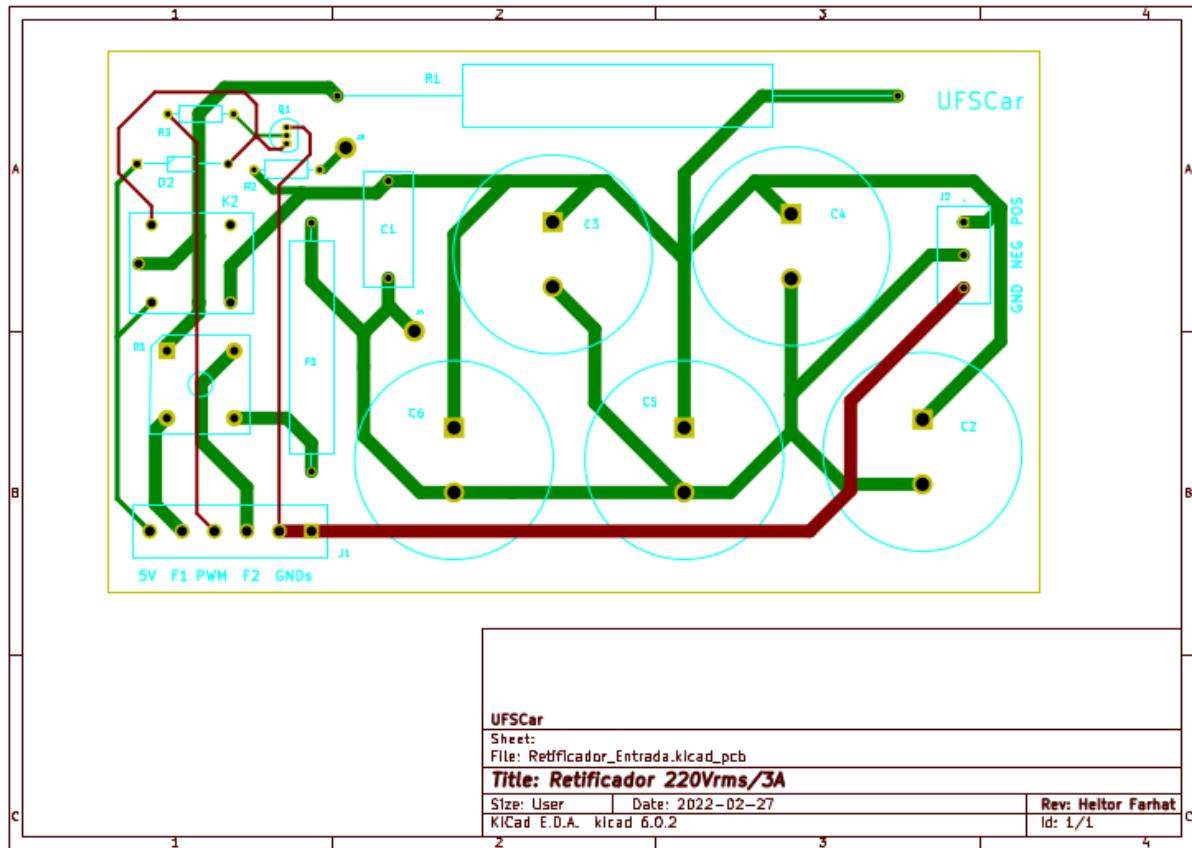


Fonte: Próprio autor

A.3 PLACA DE CIRCUITO IMPRESSO

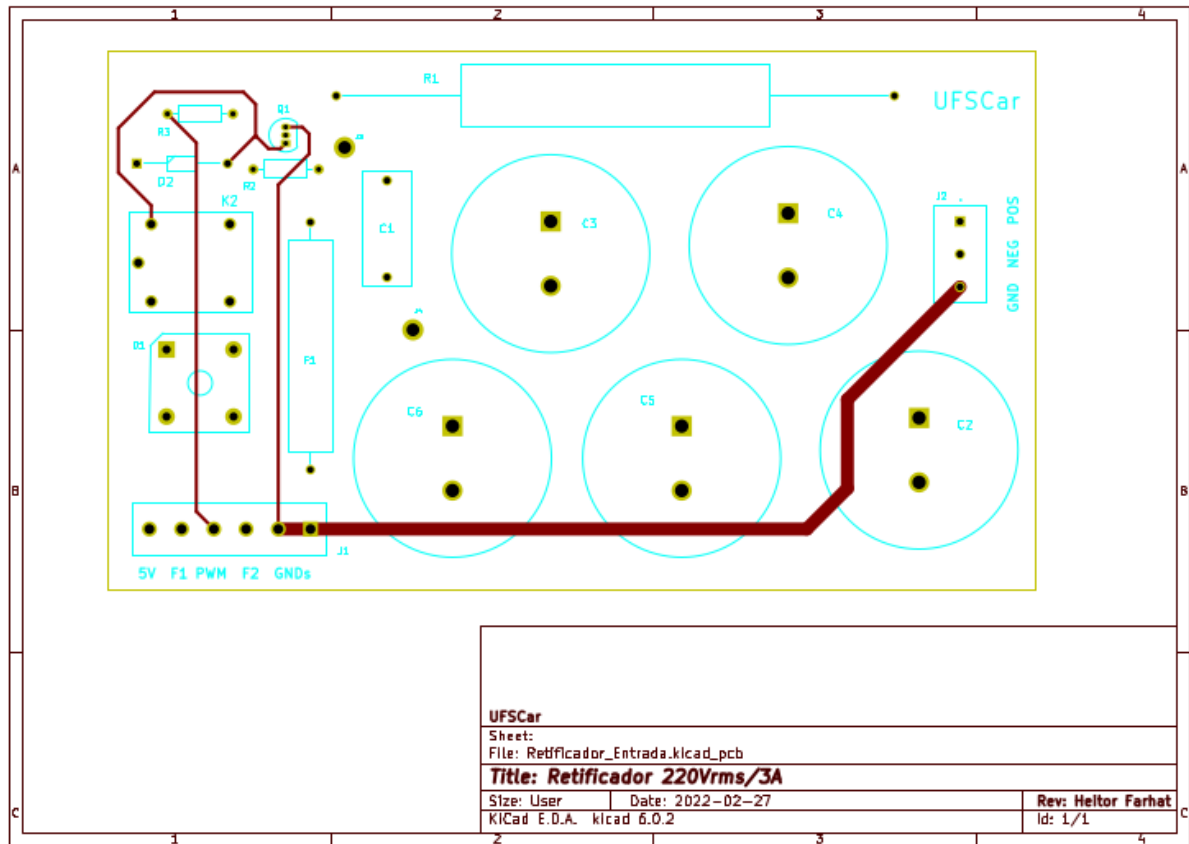
A PCI desenhada a partir do esquemático é apresentada nesta seção. A [Figura 29](#) apresenta as duas faces sobrepostas, a [Figura 30](#) a face superior e a [Figura 31](#) a inferior.

Figura 29 – PCI do Retificador de Entrada - Faces sobrepostas.



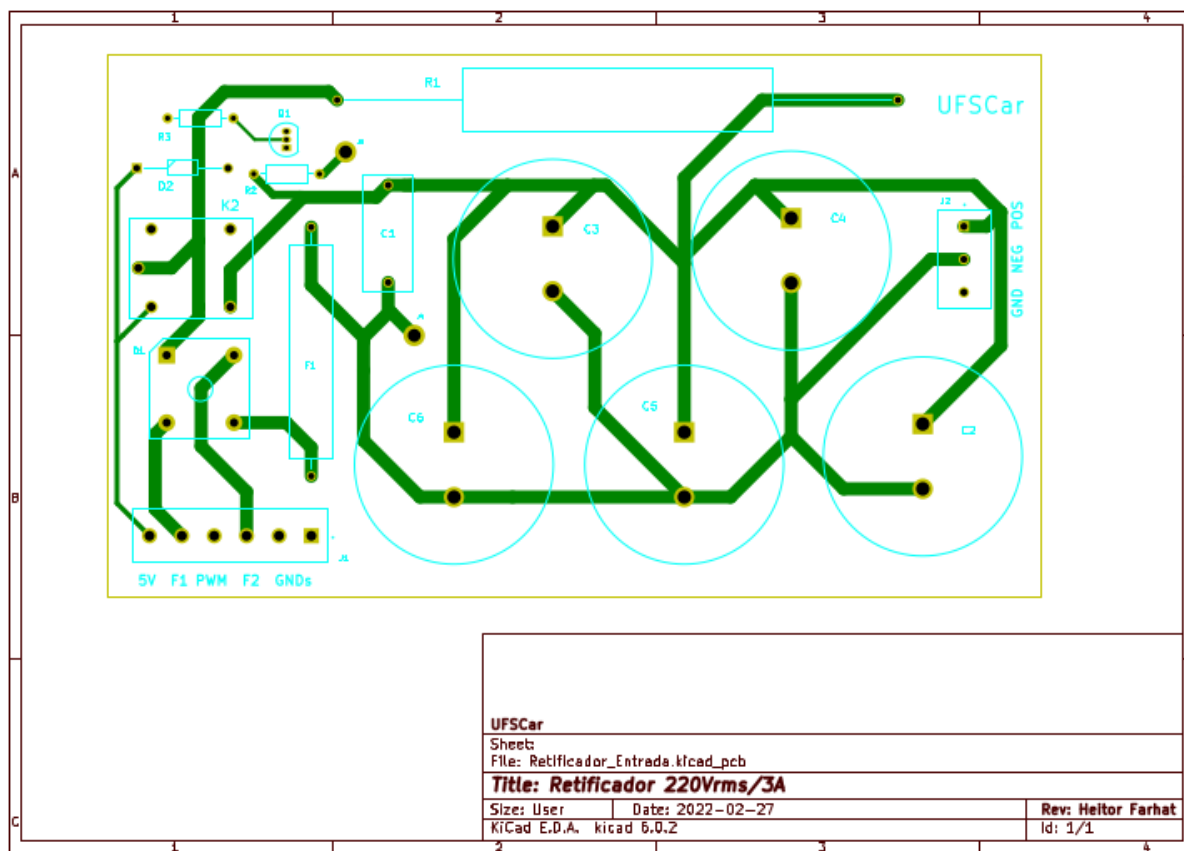
Fonte: Próprio autor

Figura 30 – PCI do Retificador de Entrada - Face superior.



Fonte: Próprio autor

Figura 31 – PCI do Retificador de Entrada - Face inferior.



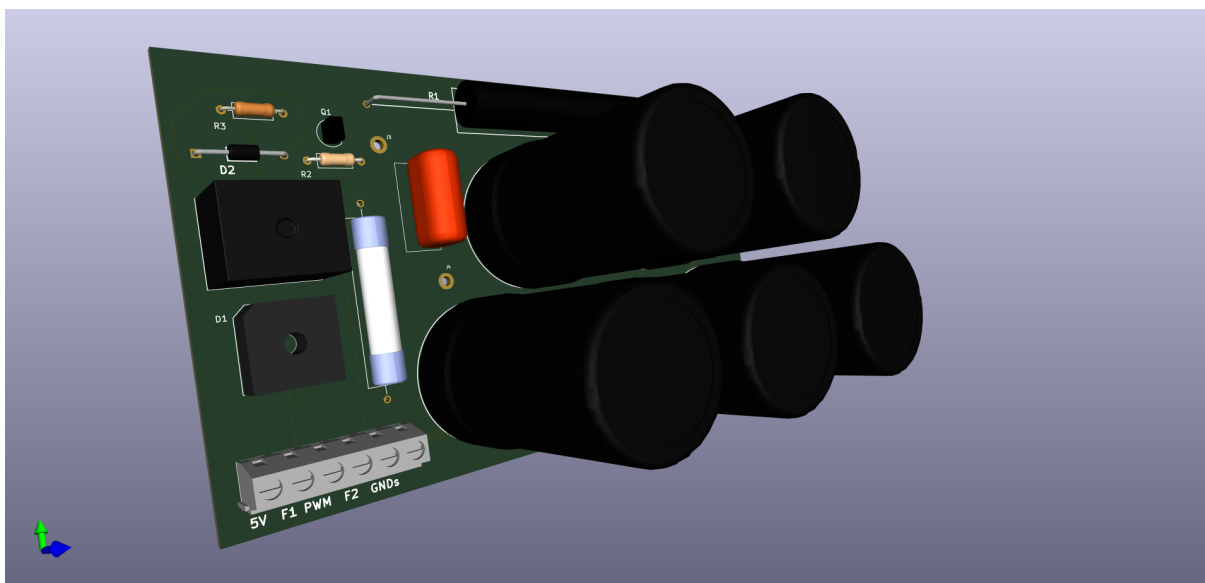
Fonte: Próprio autor

A.3.1 Visualização 3D

Os modelos 3D da PCI projetada foram gerados para uma melhor visualização da escala real dos componentes.

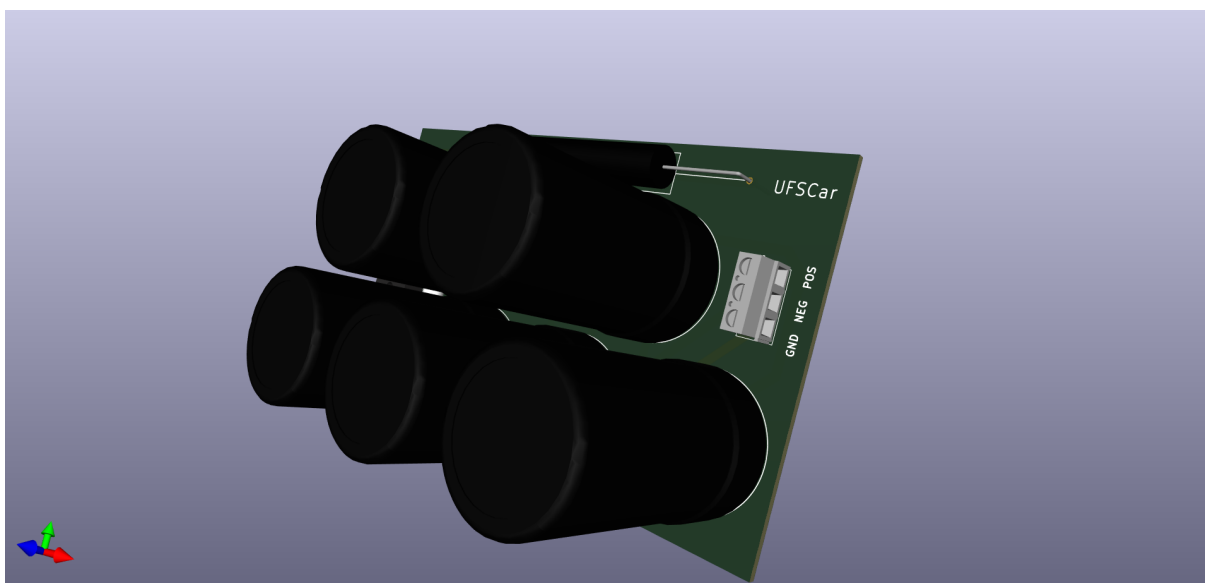
A [Figura 32](#) e a [Figura 33](#) apresentam os modelos 3D gerados, com perspectivas diferentes.

Figura 32 – Modelo 3D da PCI do Retificador de Entrada - Perspectiva da esquerda.



Fonte: Próprio autor

Figura 33 – Modelo 3D da PCI do Retificador de Entrada - Perspectiva da direita.



Fonte: Próprio autor

APÊNDICE B – PROJETO DO INVERSOR DE FREQUÊNCIA

O Inversor de Frequência utilizado é um módulo com seis IGBTs (FNB41060) e contém *driver* para interfaceamento do microcontrolador com os IGBTs. O projeto da PCI é baseado no circuito recomendado pelo *datasheet* e nota de aplicação AN-9070.

B.1 CARACTERÍSTICAS

As entradas, saídas e propriedades relevantes ao projeto do Inversor são apresentadas a seguir.

1. Características gerais:

- Barramento CC - 311V;
 - Furos de 4 mm para conector;
- PCI dupla face;
 - Vários furos metalizados para transposição (Vias 0,4 mm);
- Jumper/Shunt - Furo de 2 mm;
- Menores componentes SMD - 2,8 mm (de uma parte externa do PAD à outra);
- Dimensões da PCI - 123,7 mm x 77,3 mm.

2. Entradas:

- Conector de Alimentação e Monitoramento: 5V; 15V; Terra; Monitoramento de Temperatura (TC); Detecção de Falha (*Fault Out*).
- Conector de Chaveamento: PWM: W; V; U; 5V (Alimentação do circuito de *Tempo Morto*); Terra.

3. Saídas:

- Fases: W; V; U.

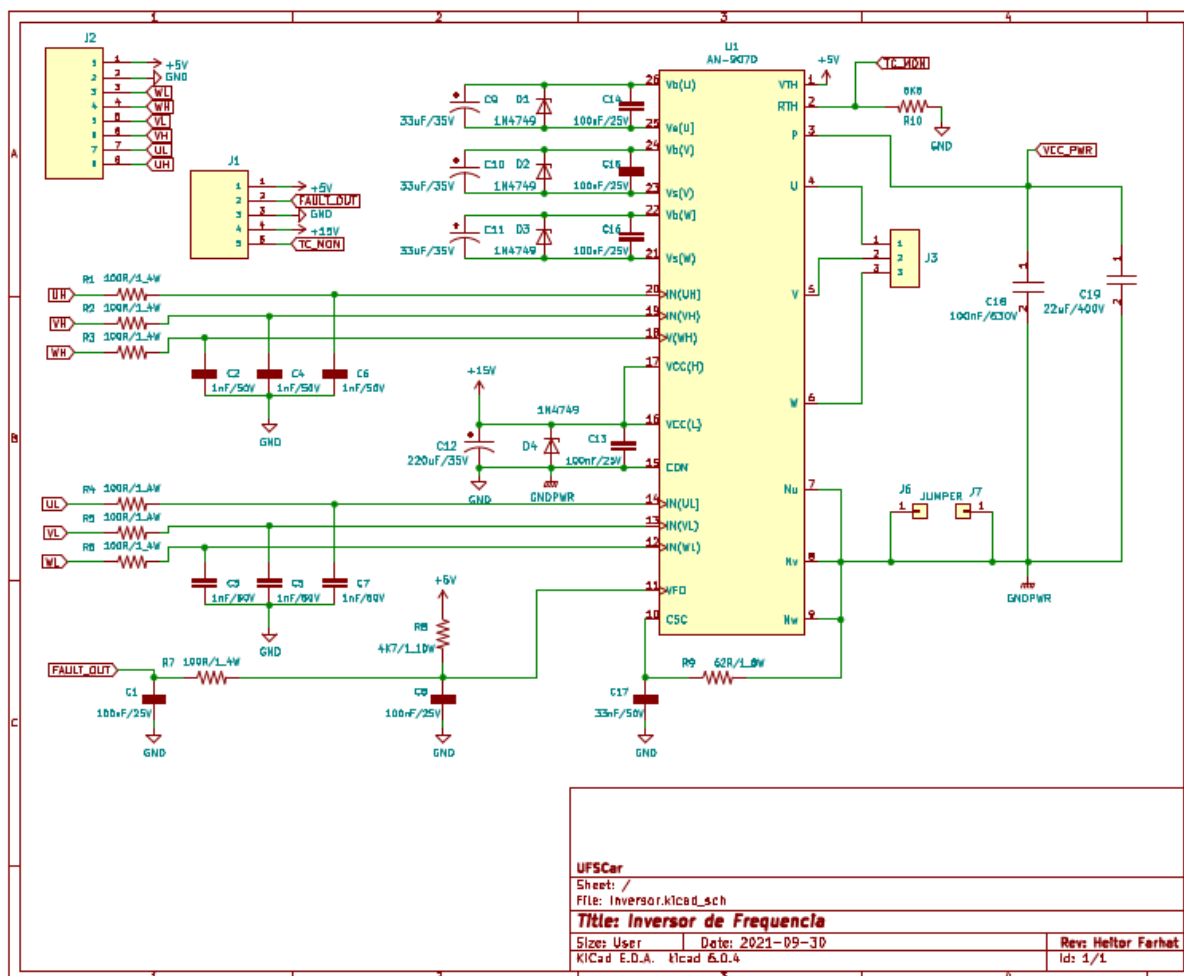
4. Capacitores:

- Filme 100 nF/630 V;
- Eletrolítico de Potência: 22 μ F/400 V;

B.2 DIAGRAMA ESQUEMÁTICO

O diagrama esquemático do Inversor de Frequência, projetado no KICAD, é apresentado na [Figura 34](#).

Figura 34 – Diagrama Esquemático do Inversor de Frequência.

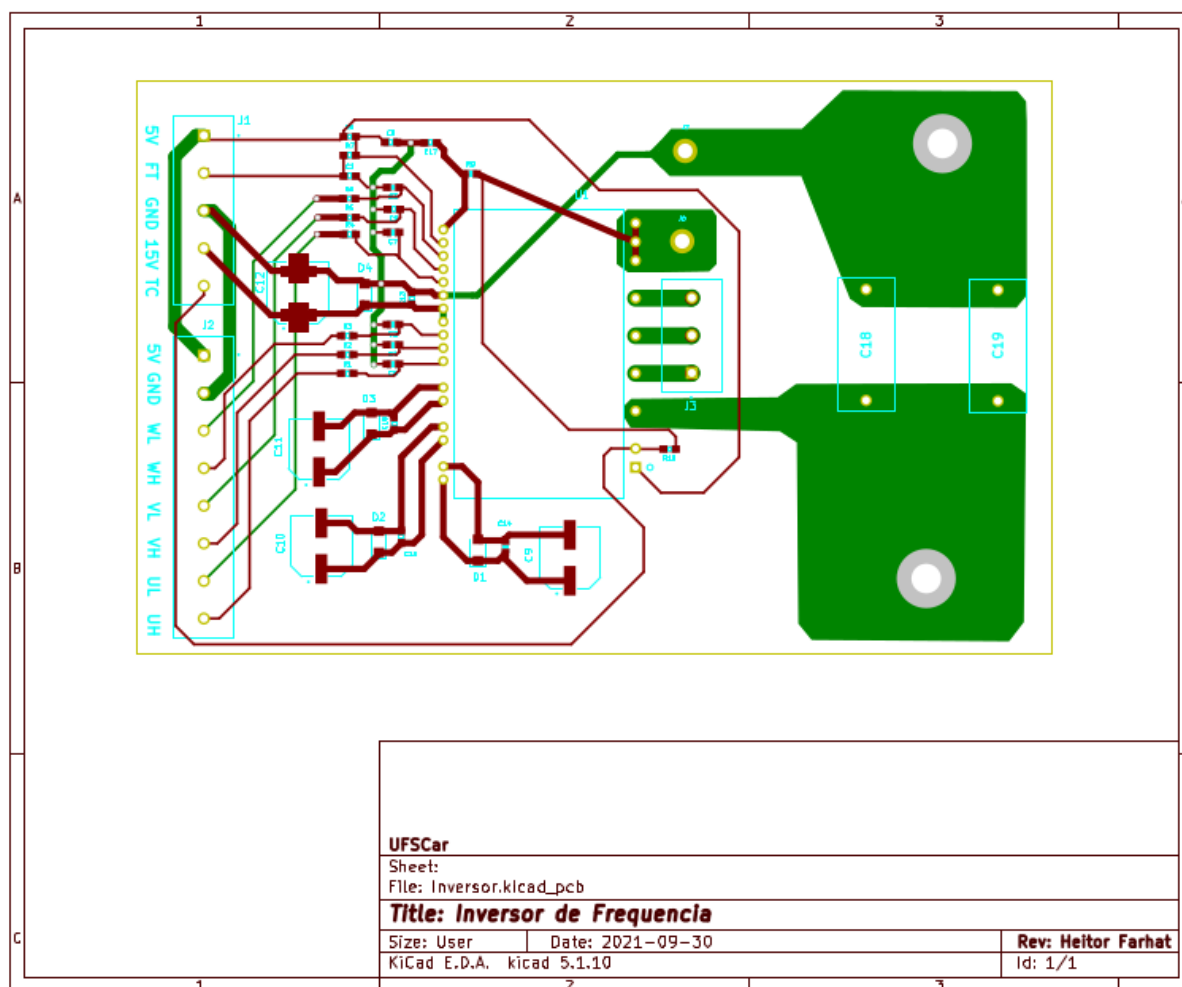


Fonte: Próprio autor

B.3 PLACA DE CIRCUITO IMPRESSO

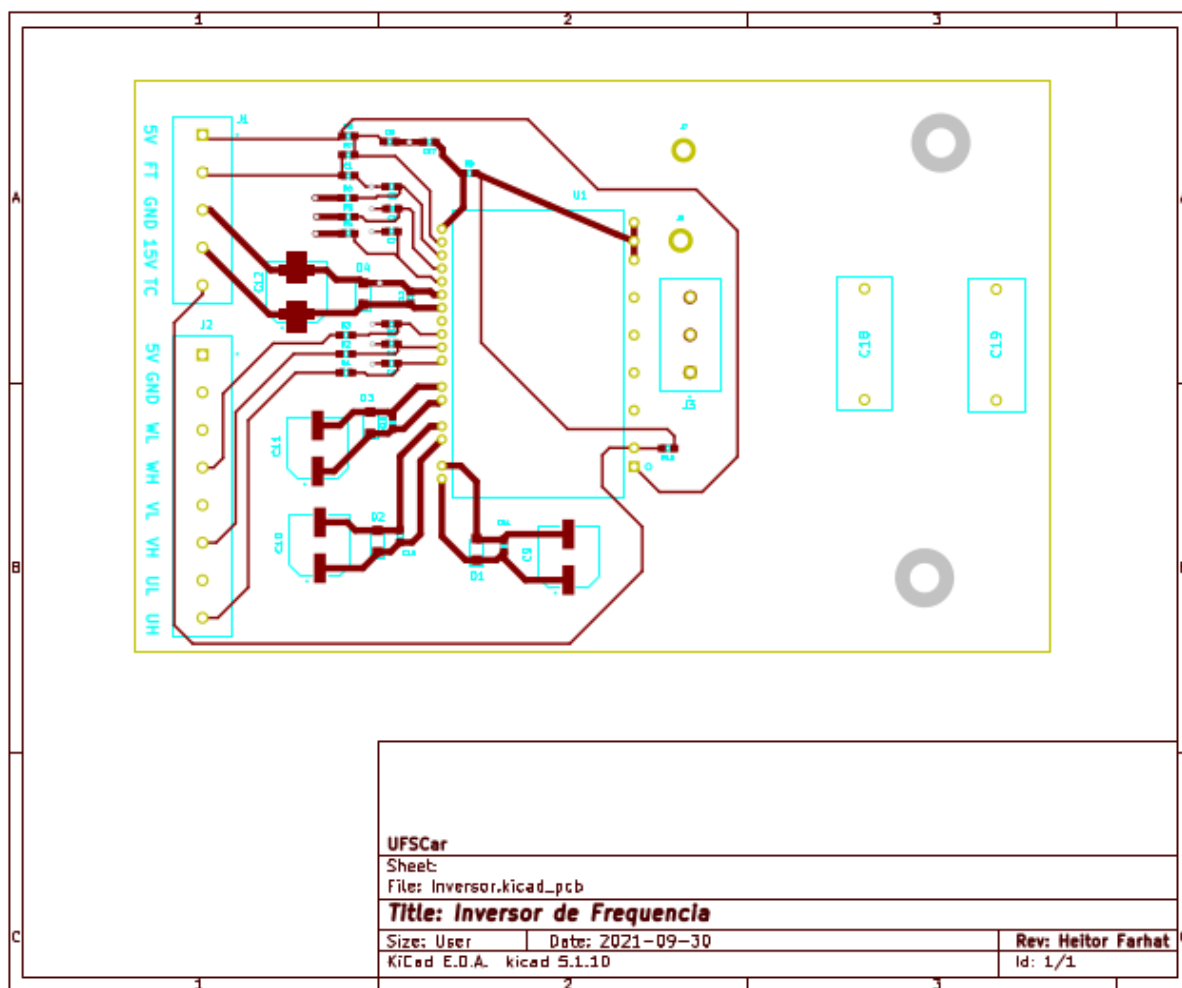
A PCI desenhada a partir do esquemático é apresentada nesta seção. A [Figura 35](#) apresenta as duas faces sobrepostas, a [Figura 36](#) a face superior e a [Figura 37](#) a inferior.

Figura 35 – PCI do Inversor - Faces sobrepostas.



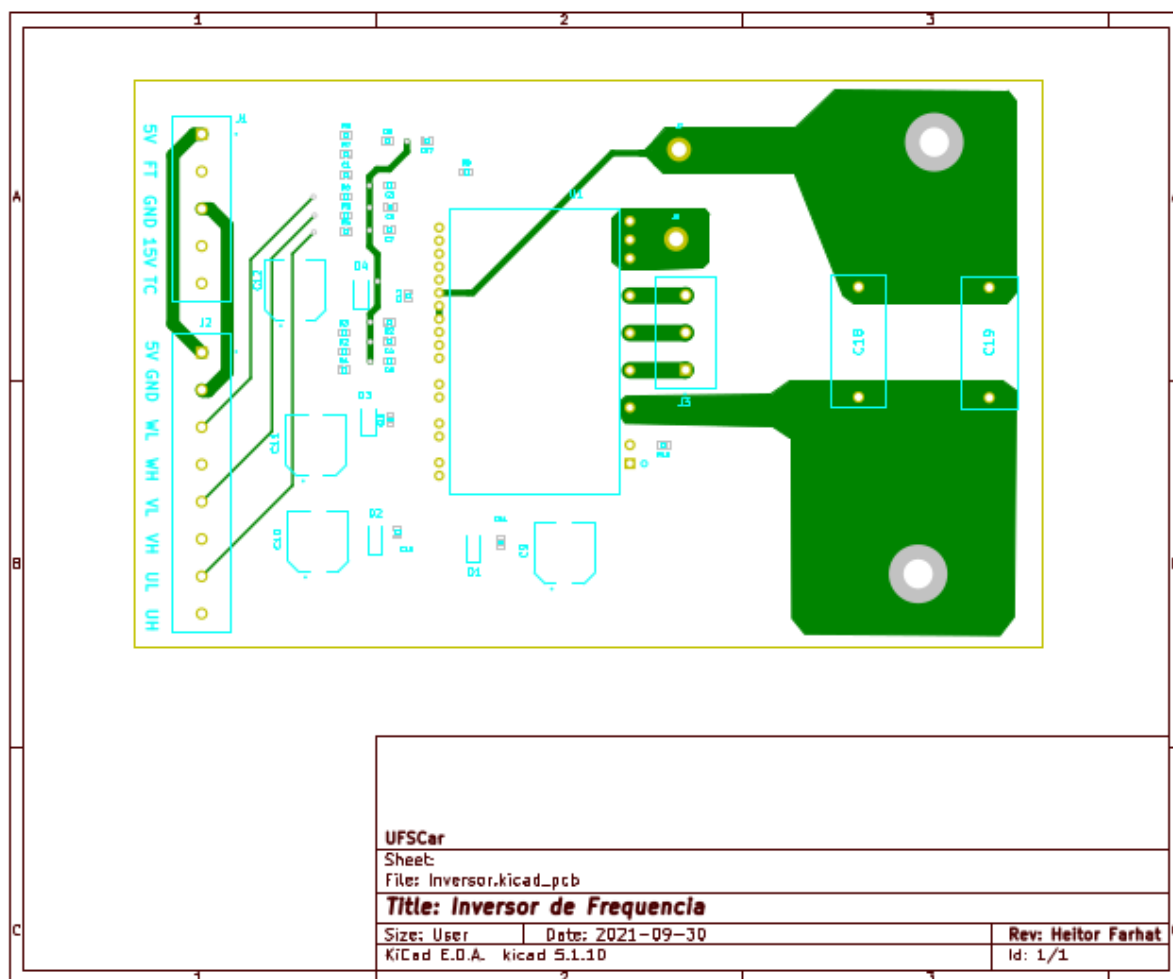
Fonte: Próprio autor

Figura 36 – PCI do Inversor - Face superior.



Fonte: Próprio autor

Figura 37 – PCI do Inversor - Face inferior.



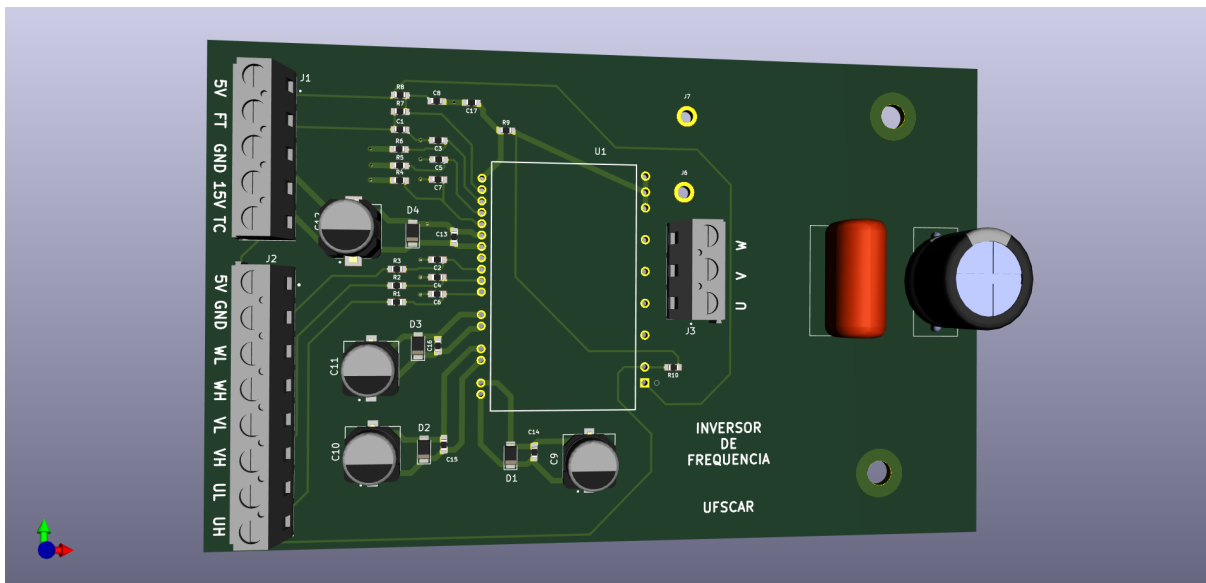
Fonte: Próprio autor

B.3.1 Visualização 3D

Os modelos 3D da PCI projetada foram gerados para uma melhor visualização da escala real dos componentes.

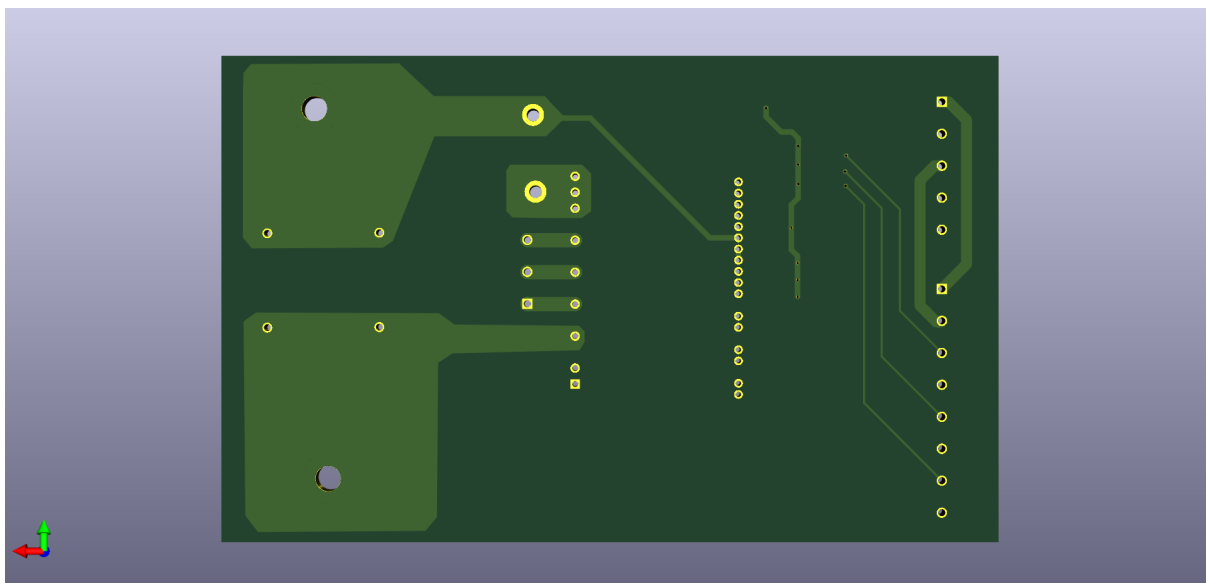
A [Figura 38](#) e a [Figura 39](#) apresentam os modelos 3D gerados, com perspectivas diferentes.

Figura 38 – Modelo 3D da PCI do Inversor - Perspectiva de cima.



Fonte: Próprio autor

Figura 39 – Modelo 3D da PCI do Inversor - Perspectiva de baixo.



Fonte: Próprio autor

APÊNDICE C – PROJETO DO CIRCUITO DE TEMPO MORTO

O circuito de *Tempo Morto* projetado prevê o acionamento dos três braços do Inversor, mesmo usando apenas dois.

C.1 CARACTERÍSTICAS

As entradas, saídas e propriedades relevantes ao projeto do circuito de *tempo morto* são apresentadas a seguir.

1. Características gerais:

- Alimentação pelo circuito do Inversor - 5V;
- PCI dupla face;
- Capacitores de desacoplamento - 100 nF/25 V;
- Dimensões da PCI - 61,4 mm x 70,1 mm.

2. Entradas:

- PWM:
 - W;
 - V;
 - U;
- Terra.

3. Saídas:

- 5V (usado para alimentação);
- Terra;
- Pares Alto(H) e Baixo(L) de PWMs:
 - W;
 - V;
 - U.

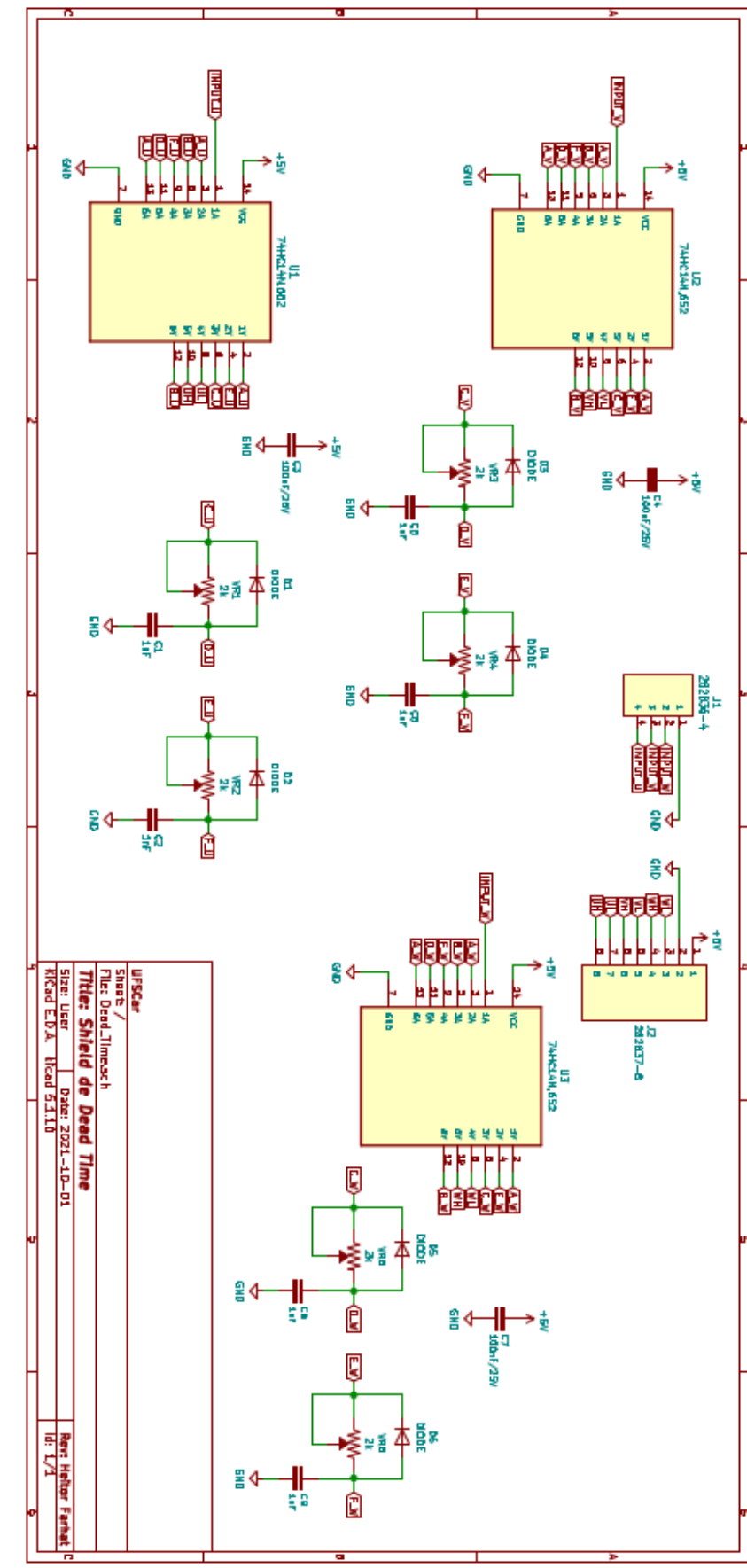
4. Ajuste do *Tempo Morto*:

- Trimpots Multivoltas (3386F) - 2 k Ω ;
- Capacitor de Cerâmica: 1 nF;
- Diodos Shottky - 1N4148;
- Portas Lógicas NOT - 74HC14.

C.2 DIAGRAMA ESQUEMÁTICO

O diagrama esquemático do circuito de *Tempo Morto*, projetado no KICAD, é apresentado na [Figura 40](#).

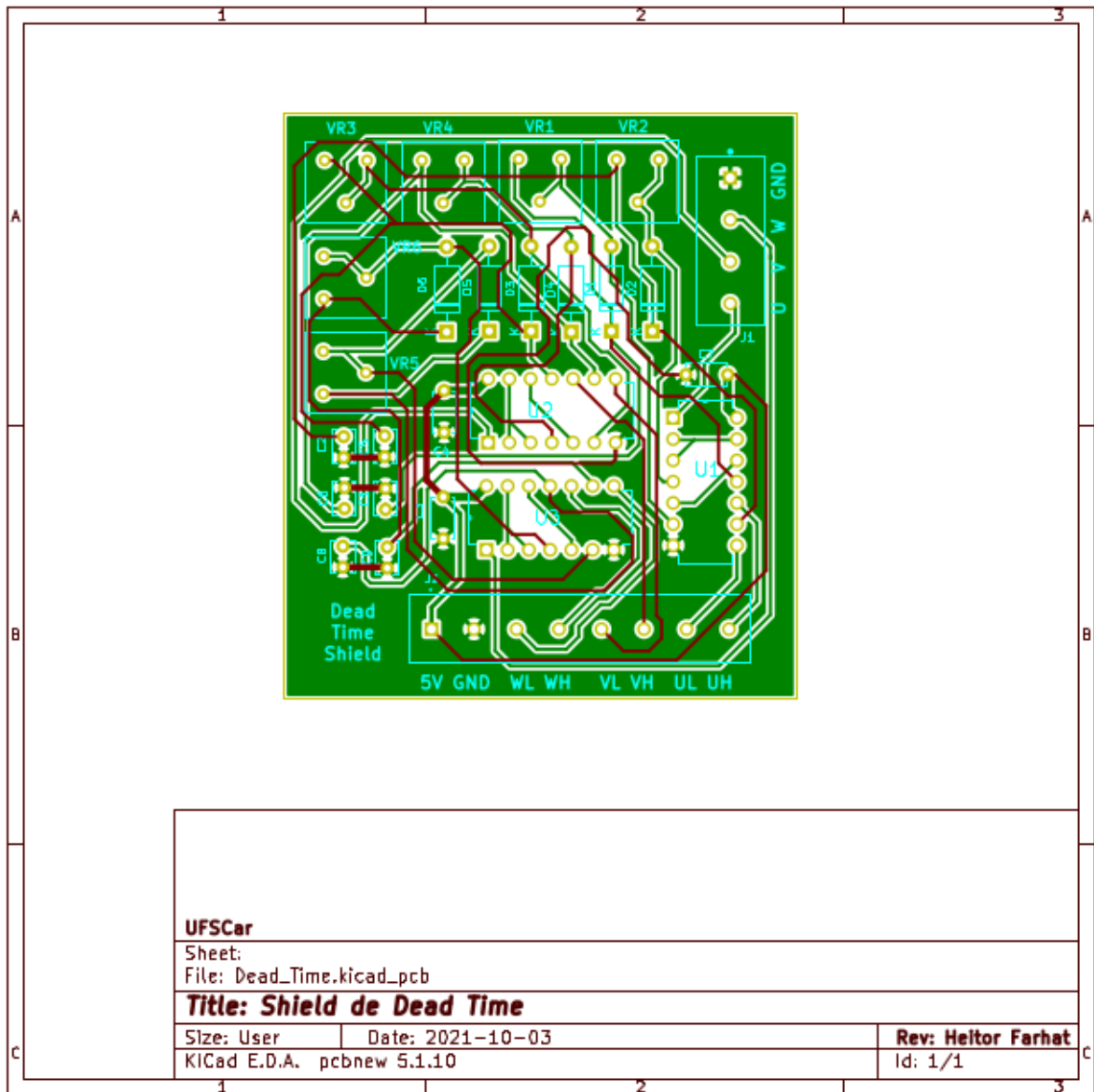
Figura 40 – Diagrama Esquemático do Circuito de *Tempo Morto*.



C.3 PLACA DE CIRCUITO IMPRESSO

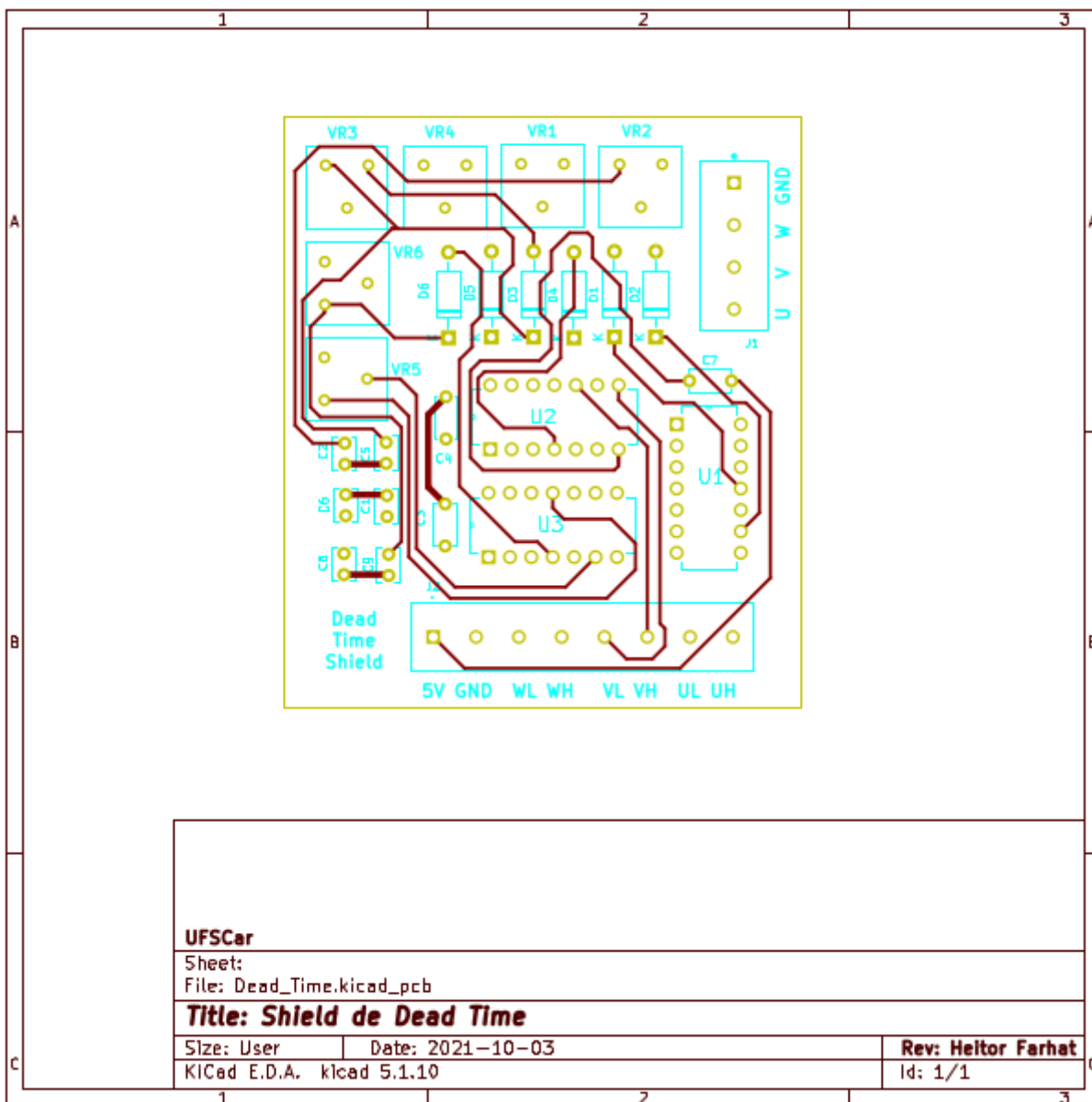
A PCI desenhada a partir do esquemático é apresentada nesta seção. A [Figura 41](#) apresenta as duas faces sobrepostas, a [Figura 42](#) a face superior e a [Figura 43](#) a inferior.

Figura 41 – PCI do Circuito de Tempo Morto - Faces sobrepostas.



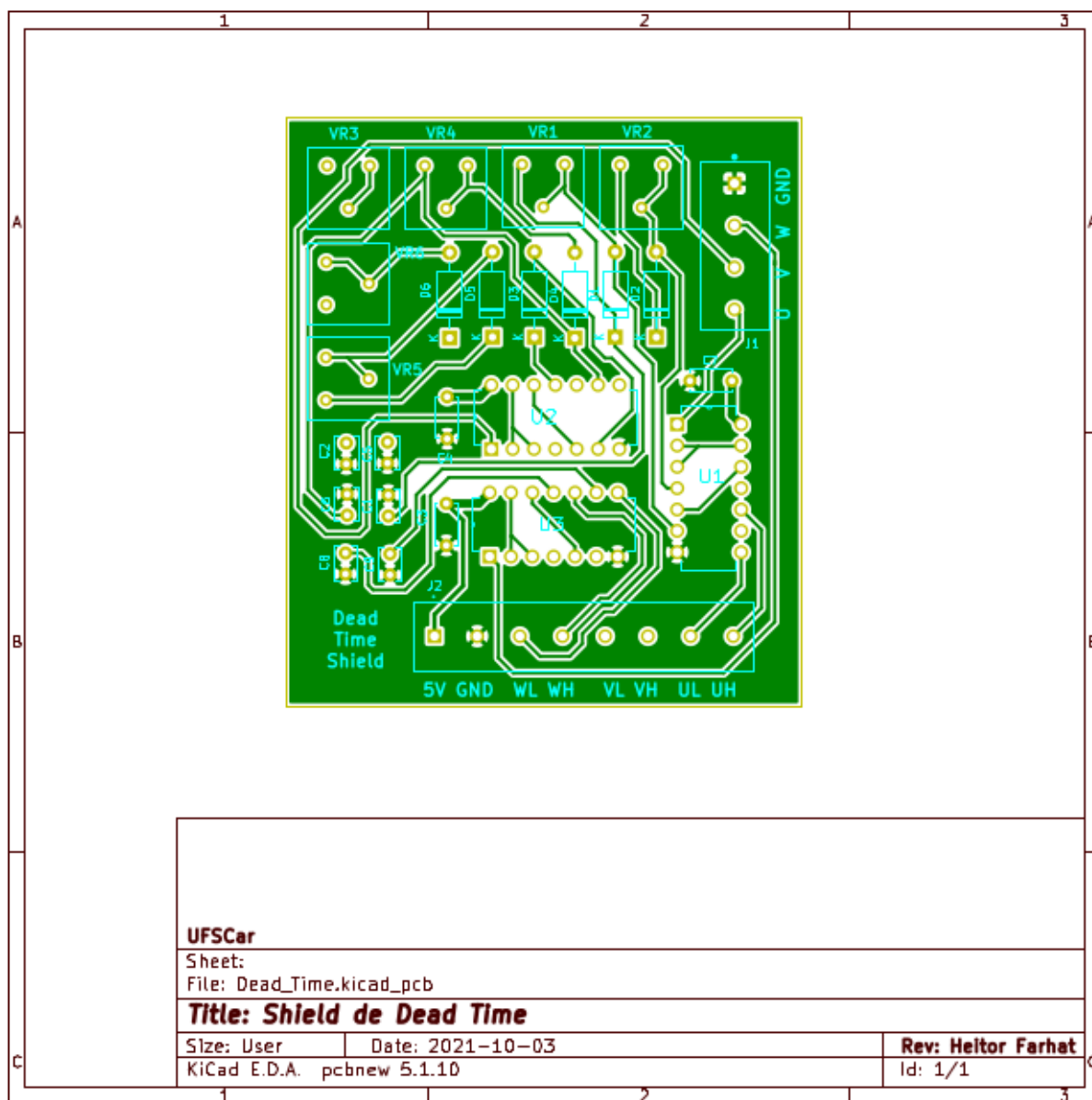
Fonte: Próprio autor

Figura 42 – PCI do Circuito de Tempo Morto - Face superior.



Fonte: Próprio autor

Figura 43 – PCI do Circuito de Tempo Morto - Face inferior.



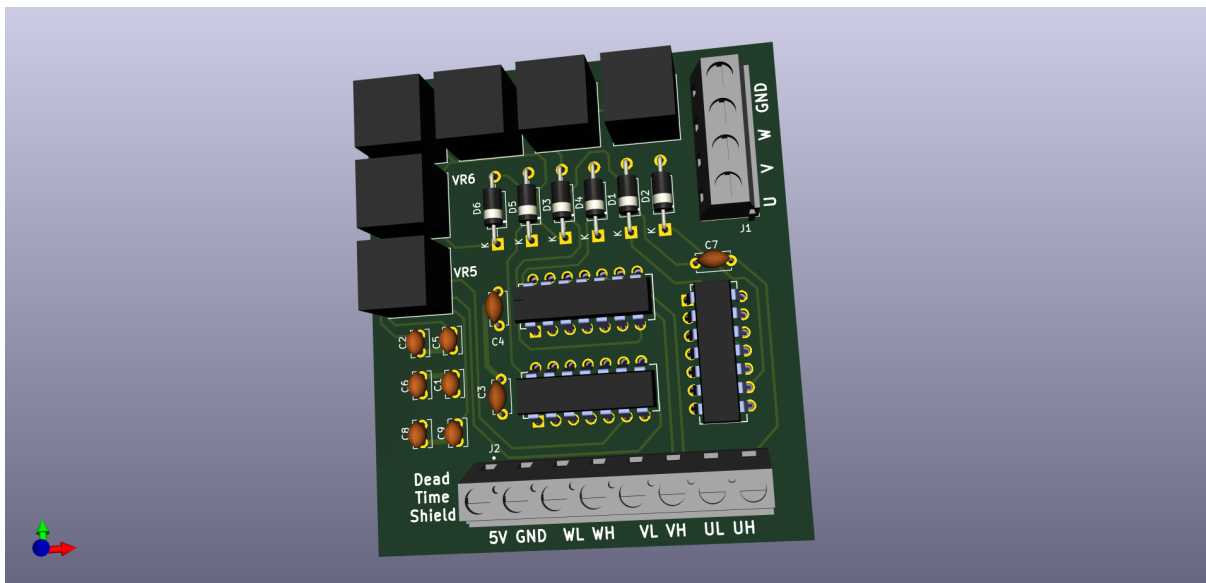
Fonte: Próprio autor

C.3.1 Visualização 3D

Os modelos 3D da PCI projetada foram gerados para uma melhor visualização da escala real dos componentes.

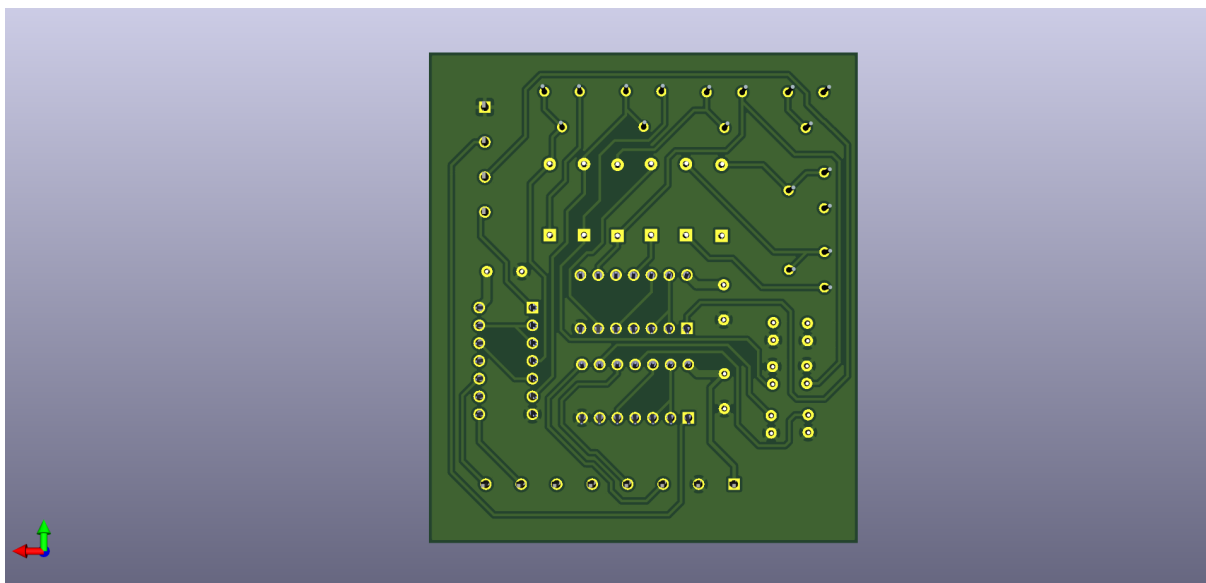
A [Figura 44](#) e a [Figura 45](#) apresentam os modelos 3D gerados, com perspectivas diferentes.

Figura 44 – Modelo 3D da PCI do Circuito de Tempo Morto - Perspectiva de cima.



Fonte: Próprio autor

Figura 45 – Modelo 3D da PCI do Circuito de Tempo Morto - Perspectiva de baixo.



Fonte: Próprio autor

APÊNDICE D – PROJETO DA FONTE DE BAIXA TENSÃO

A fonte de baixa tensão é usada para alimentar o circuito de tempo morto, o *driver* do módulo de IGBTs e pode ser usada para alimentar o microcontrolador.

Um transformador abaixador 120 V para +15/-15 V com derivação central é conectado aos terminais de entrada da PCI.

D.1 CARACTERÍSTICAS

As entradas, saídas e propriedades relevantes ao projeto da fonte de baixa tensão são apresentadas a seguir.

1. Características gerais:

- Tensão de Entrada - 30 Vrms;
- Tensões de Saída:
 - 5V;
 - (+)15V;
 - (-)15V;
- Ponte Retificadora - até 1A;
- Placa face simples;
- Resistor - 1 k Ohms;
- LED indicador (3,3V) - Furos de 2 mm;
- Dimensões da PCI - 88,1 mm x 62,9 mm.

2. Entradas:

- (+)15 Vac;
- (-)15 Vac;
- Terra.

3. Saídas:

- 5 V;
- (+)15 V;
- (-)15 V;
- Terra.

4. Capacitores de Filtro:

- 4 x 470 μ F/50 V - Eletrolíticos;
- 4 x 100 nF/50 V;

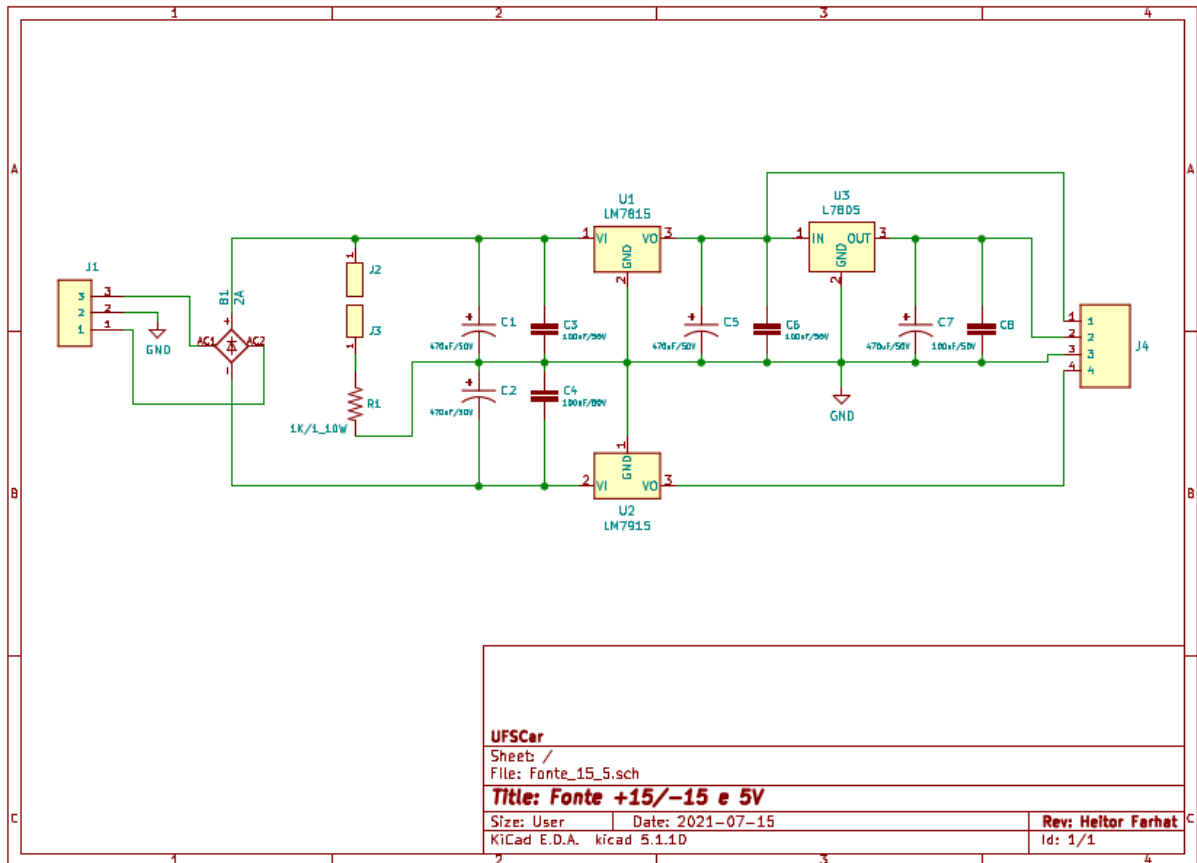
5. Reguladores de Tensão:

- LM7805;
- LM7815;
- LM7915;

D.2 DIAGRAMA ESQUEMÁTICO

O diagrama esquemático da Fonte de Baixa Tensão, projetada no KICAD, é apresentado na [Figura 46](#).

Figura 46 – Diagrama Esquemático da Fonte de Baixa Tensão.

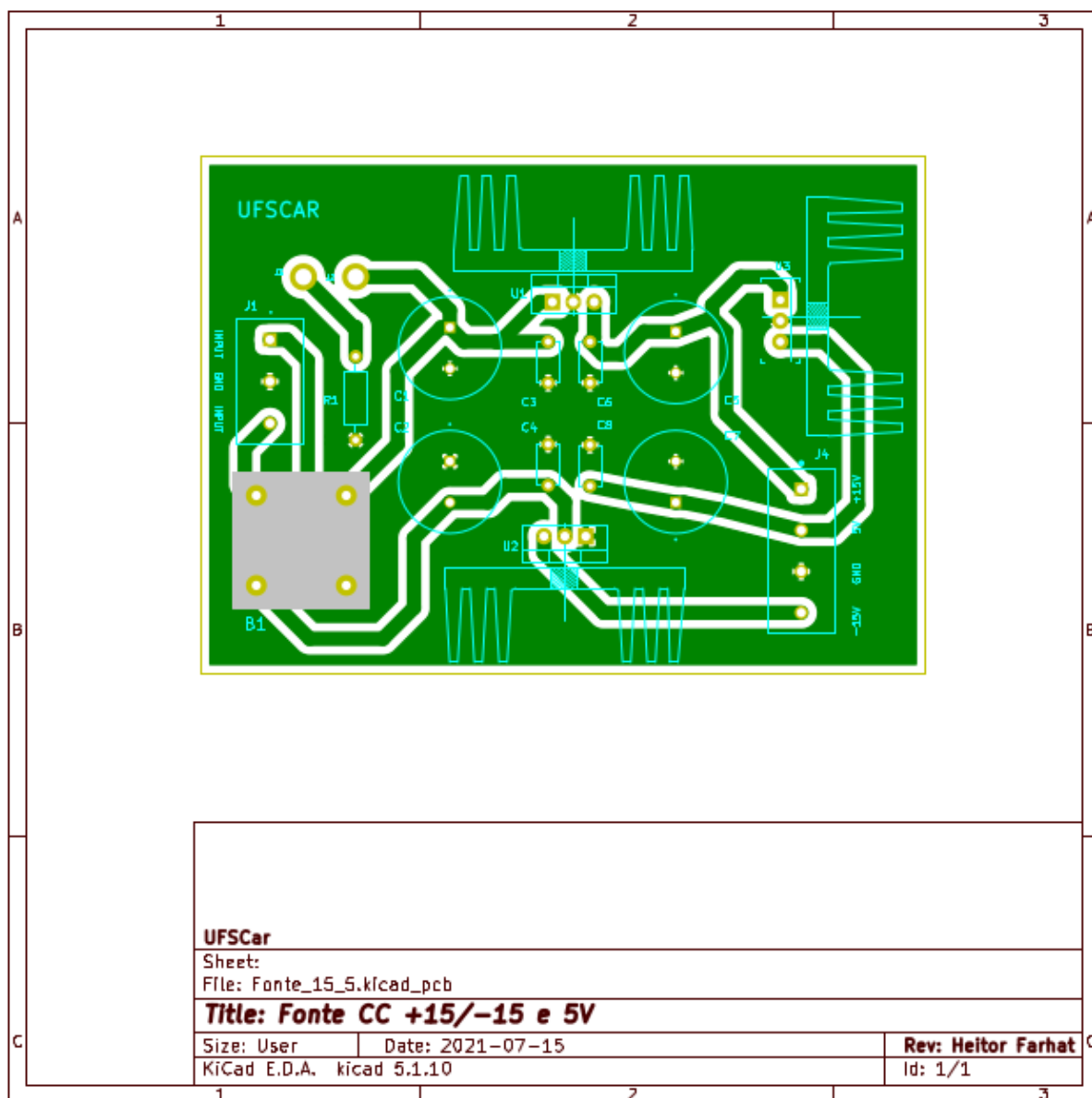


Fonte: Próprio autor

D.3 PLACA DE CIRCUITO IMPRESSO

A PCI desenhada a partir do esquemático é apresentada nesta seção na [Figura 47](#).

Figura 47 – PCI da Fonte de Baixa Tensão.



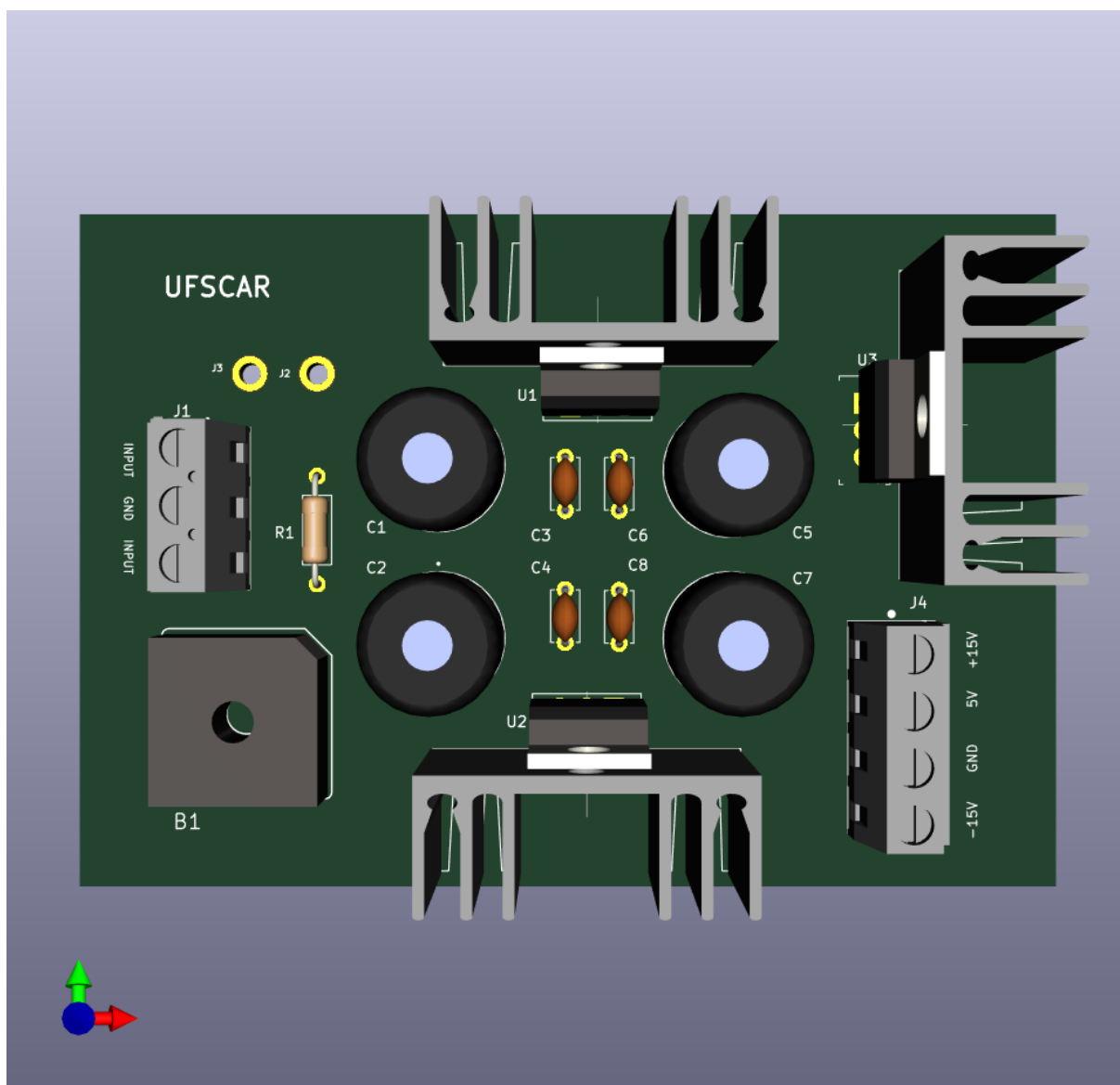
Fonte: Próprio autor

D.3.1 Visualização 3D

Os modelos 3D da PCI projetada foram gerados para uma melhor visualização da escala real dos componentes.

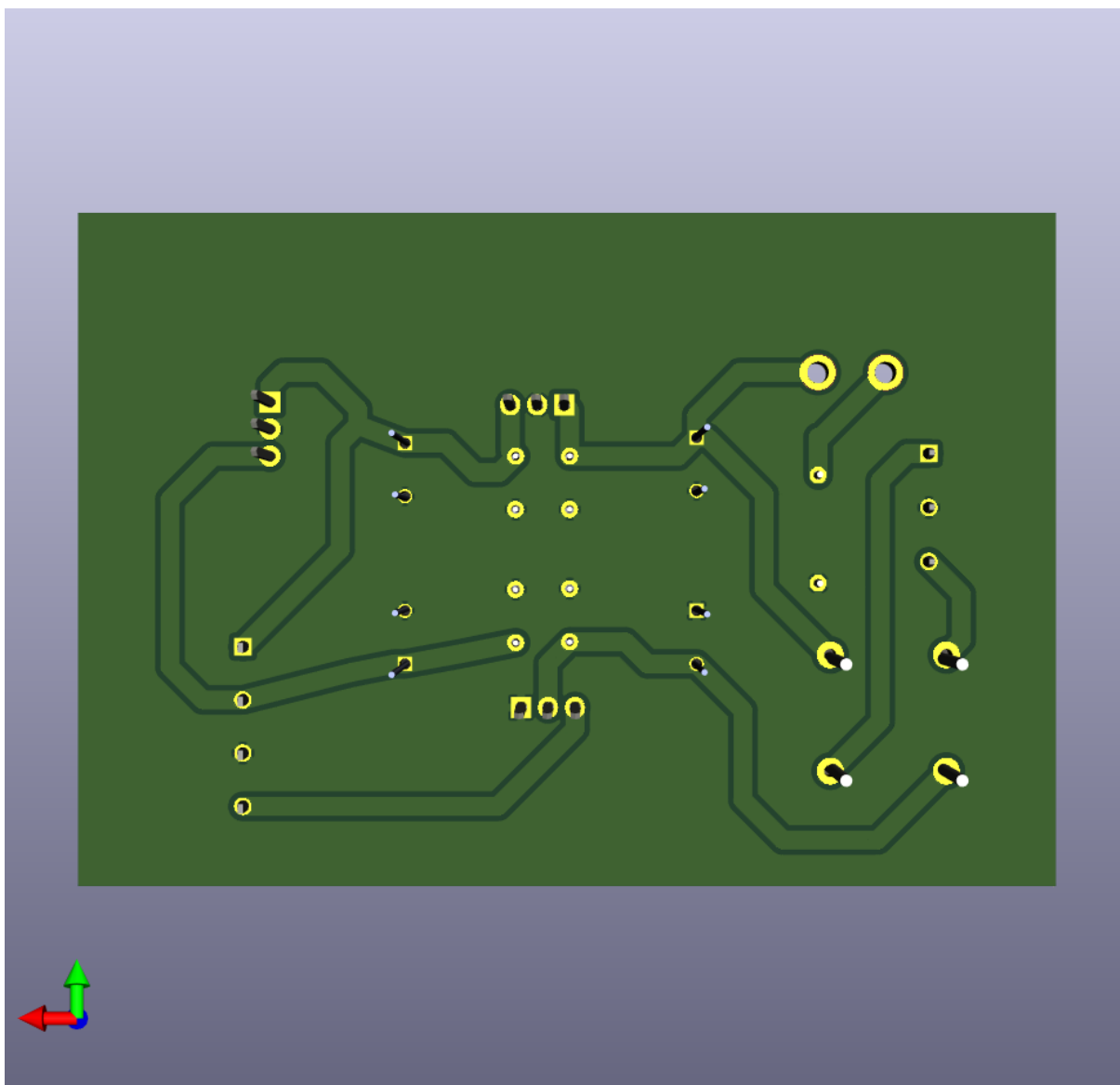
A [Figura 48](#) e a [Figura 49](#) apresentam os modelos 3D gerados, com perspectivas diferentes.

Figura 48 – Modelo 3D da PCI da Fonte de Baixa Tensão - Perspectiva de cima.



Fonte: Próprio autor

Figura 49 – Modelo 3D da PCI da Fonte de Baixa Tensão - Perspectiva de baixo.



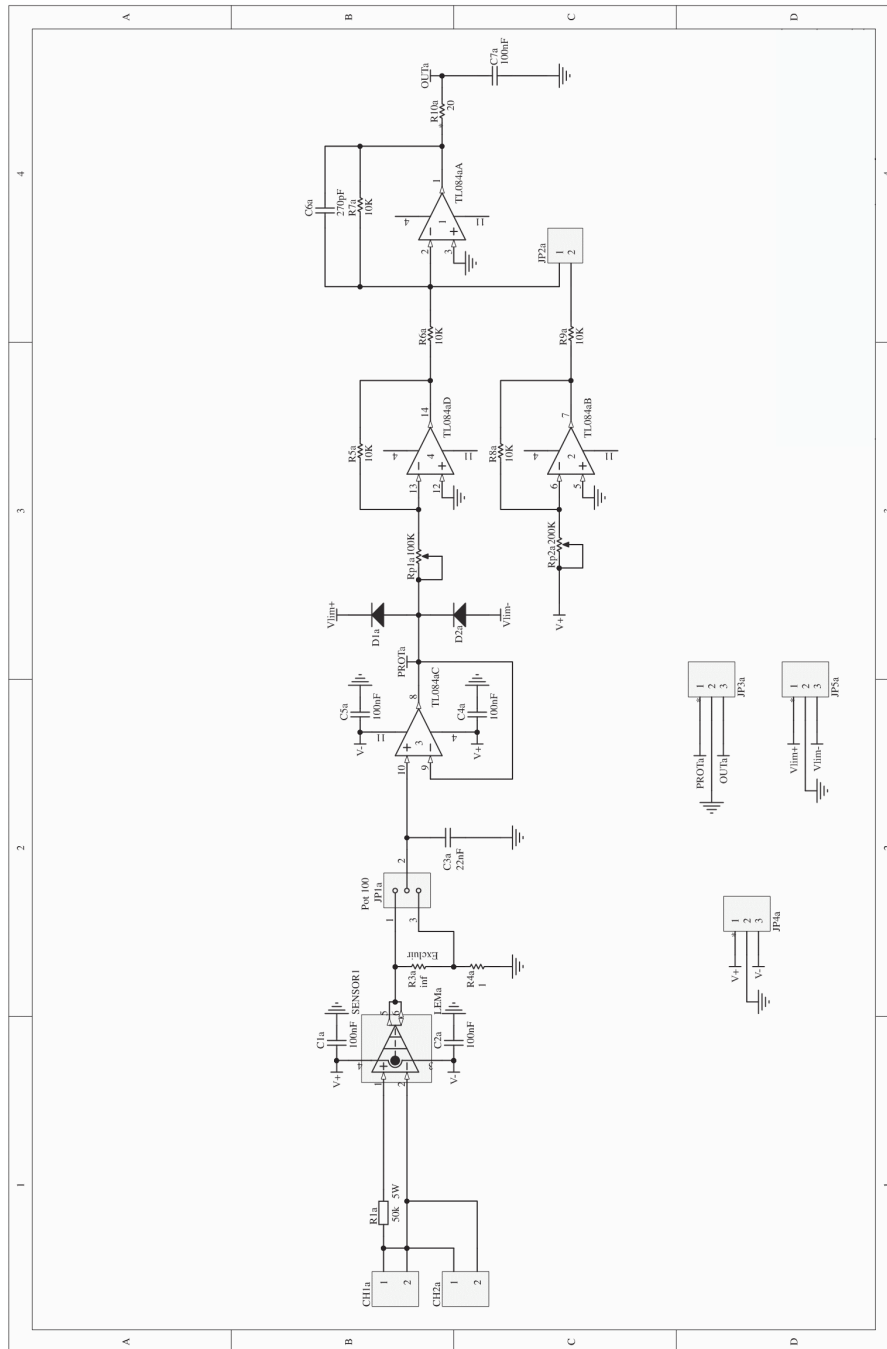
Fonte: Próprio autor

Anexos

ANEXO A – CIRCUITO CONDICIONADOR DE CORRENTE

O circuito de condicionamento de corrente utiliza o transdutor de Efeito Hall LEM LA-55P.

Figura 50 – Esquemático do circuito condicionador de corrente.



Fonte: GONÇALVES (2015)

Figura 51 – PCI do circuito condicionador de corrente.

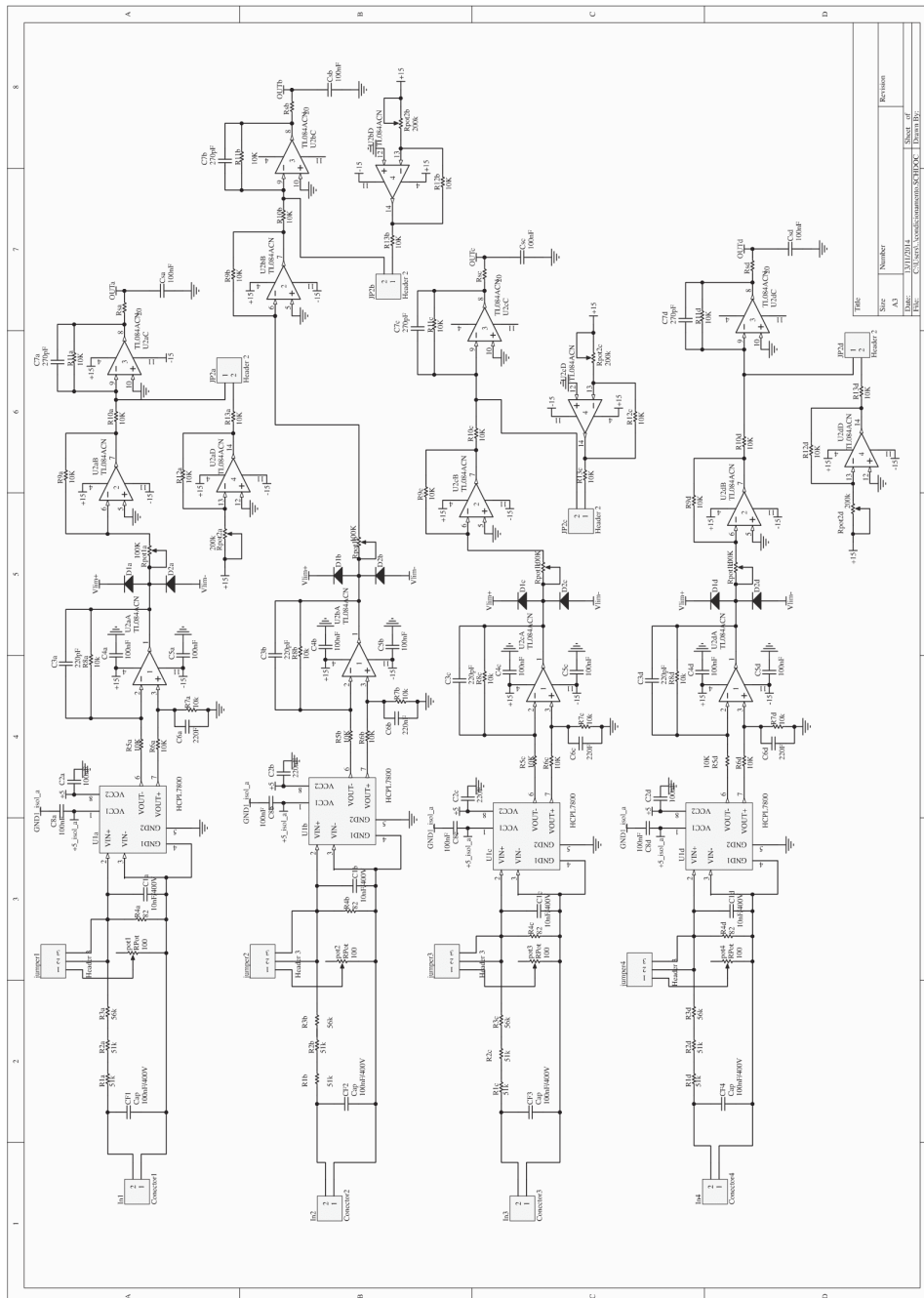


Fonte: GONÇALVES (2015)

ANEXO B – CIRCUITO CONDICIONADOR DE TENSÃO

O circuito de condicionamento de tensão utiliza o opto acoplador HCPL7800.

Figura 52 – Esquemático do circuito condicionador de tensão.



Fonte: GONÇALVES (2015)

Figura 53 – PCI do circuito condicionador de tensão.



Fonte: GONÇALVES (2015)

ANEXO C – TRANSFORMADORES

Figura 54 – Segmento da folha de dados do MST940.

SPECIFICATION FOR H.V.T	PART NUMBER	CUSTOMER
DPES - 04266	MST940	MAGSELLS

1. SCOPE

THIS SPECIFICATION APPLIES TO TRANSFORMER PART NO. MST938
FOR USING IN MICROWAVE OVEN WHICH IS MANUFACTURED BY **MAGSELLS**

2. APPLICABLE SAFETY STANDARD : IEC.PUB 335-2-25 & 335-1 CLASS 1

3. APPEARANCE AND CONSTRUCTION.

- 3.1 APPEARANCE : TRANSFORMER SHALL BE FREE FROM SUCH DEFICIENCIES AS DEFORMATION, CRACK OR RUST IN APPEARANCE.
- 3.2 TYPE, DIMENSION AND MARKING : SEE ATTACHED CONSTRUCTION DRAWING NUMBER
PRJ-04266
- 3.3 CLASSIFICATION OF TERMINAL : #250 FASTON TABS & RECEPTACLES.

4. MECHANICAL MST940

- 4.1 COMPRESSED STRENGTH OF TERMINALS : TERMINALS SHALL BE WITHSTAND WITHOUT BREAKING OR LOOSENING WHEN A STATIC LOAD OF 10 kg FOR 15 SECONDS IS APPLIED IN THE DIRECTION OF PULLING OUT TO THE TERMINAL.

MST940

5. ELECTRICAL PERFORMANCE

- 5.1 RATED PRIMARY VOLTAGE : AC 240 V
- 5.2 RATED FREQUENCY : 50 Hz
- 5.3 SECONDARY VOLTAGE.

CODE	NO-LOAD VOLTAGE (R.M.S)	DEVIATION
HIGH VOLTAGE(S1)	AC 2160 V	± 50 V

- 5.4 NO-LOAD CURRENT : NO-LOAD CURRENT SHALL BE LESS THAN 4.5 A
AT 50 Hz, AC 240 V SUPPLY.
- 5.5 NO-LOAD WATTAGE LOSS : NO-LOAD WATTAGE LOSS SHALL BE LESS THAN 80 W
AT 50 Hz, AC 240 V SUPPLY.
- 5.6 DIELECTRIC STRENGTH AND INDUCED VOLTAGE TEST : TRANSFORMER SHALL BE WITHSTAND AS FOLLOWING STATEMENT.

ITEM APPLIED POINT	STANDARD	MASS PRODUCTION
	APPLIED VOLTAGE(RMS)AND TIME	APPLIED VOLTAGE(RMS)AND TIME
PRIMARY WINDING - CORE	50 Hz, AC 2000 V, 1 MINUTE	50 Hz, AC 2500 V, 3 SECONDS
FILAMENT WINDING - CORE	50 Hz, AC 10000 V, 1 MINUTE	50 Hz, AC 10500 V, 3 SECONDS
FILAMENT WINDING - PRIMARY WINDING	50 Hz, AC 10000 V, 1 MINUTE	50 Hz, AC 10500 V, 3 SECONDS
INDUCED VOLTAGE - TEST	400 Hz, AC 720 V, 18SECONDS	400 Hz, AC 720 V, 3 SECONDS

- 5.7 INSULATION RESISTANCE : INSULATION RESISTANCE BETWEEN EACH WINDING, AND CORE, EXCEPT SECONDARY WINDING AND CORE, SHALL BE MORE THAN 100 MΩ MEASURED WITH DC 500V INSULATION

Fonte: Disponível em

<https://manualzz.com/doc/11617363/s-p-e-c-i-f-i-c-a-t...-high-voltage-transformer.-mst940-p...>

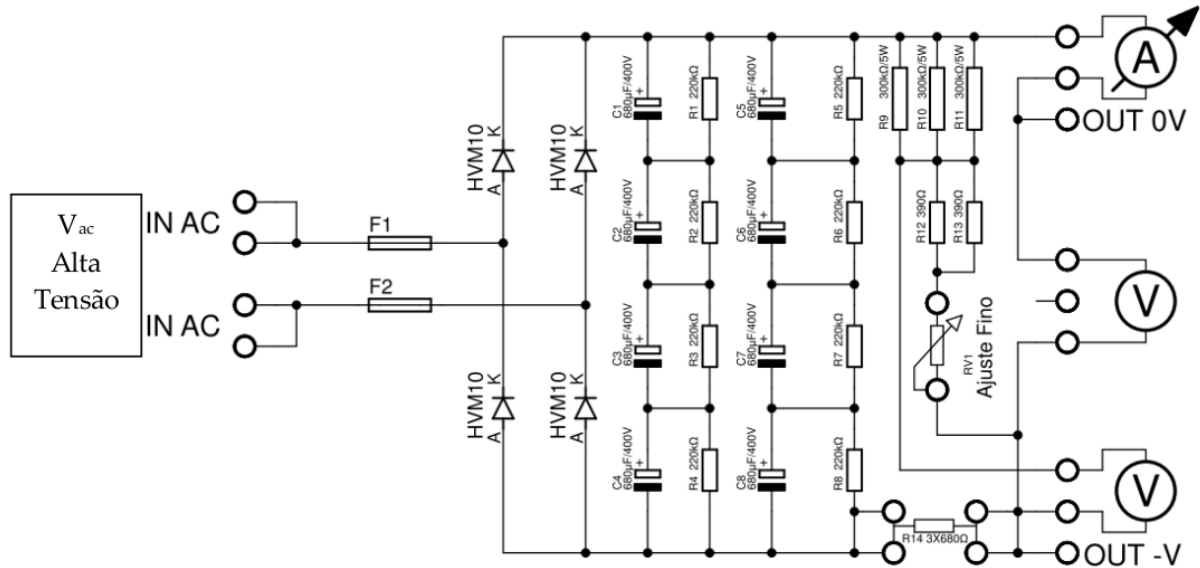
Figura 55 – Fotografia da carcaça do Gal-1000U-2.



Fonte: Disponível em
<https://www.nriparts.com/products/galanz-gal-1000u-2-transformers-obsolete/231404>

ANEXO D – ESQUEMÁTICO DO RETIFICADOR E FILTRO DE ALTA TENSÃO

Figura 56 – Retificador e Filtro de Alta Tensão.



Fonte: Pinto (2022)